

# 计算机组成原理实验

2019.3.21 — 2019.5.31

# 实验简介

- 实验目标：设计实现一个简单但完整的计算机
- 实验工具：Vivado 2016.2, Verilog HDL, Nexsy4-DDR实验板
- 时间地点：第4~14周, 周四或周五晚 6:30~9:30; 电三楼406、410
- 课程资源
  - FTP: 202.38.xx.xx, 用户名: , 密码:
  - QQ群: 755964308

# 实验内容安排

1. 运算器与寄存器 (1周)
2. 数据通路 with 状态机 (1周)
3. 寄存器堆 (1周)
4. 存储器 (1周)
5. 单周期**CPU**设计 (1周)
6. 多周期**CPU**设计 (2周)
7. 综合设计 (3周)

# 实验成绩评定

- **实验检查：80%**
- **实验报告：20%**
- **按时检查和提交报告：**延迟 $\leq 1$ 周，最多只能得分80%；延迟 $\leq 2$ 周，最多只能得分50%；延迟超过2周不得分
- **奖励成绩：**按时且超额完成实验内容，对超额部分的创意、检查和报告情况，奖励不超过满分的20%

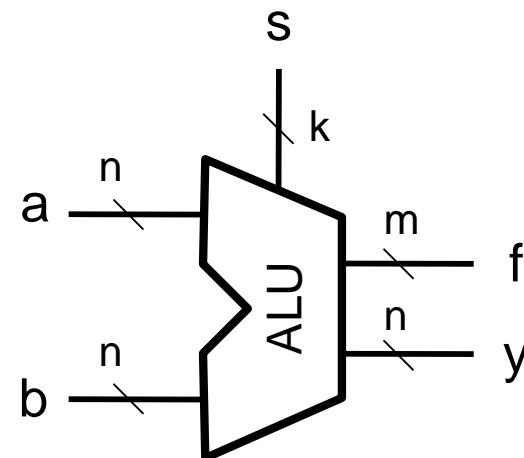
# 实验一 运算器与寄存器

2019.3.21

# 实验内容

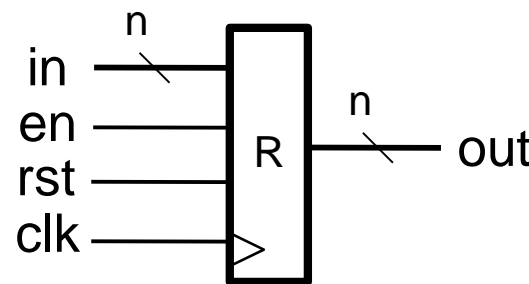
## 1. 算术逻辑单元 (ALU)

- **s**: 功能选择。加、减、与、或、非、异或等运算
- **a, b**: 两操作数。对于减运算, **a** 是被减数; 对于非运算, 操作数是 **a**
- **y**: 运算结果。和、差 .....
- **f**: 标志。进位/借位、溢出、零标志



## 2. 寄存器

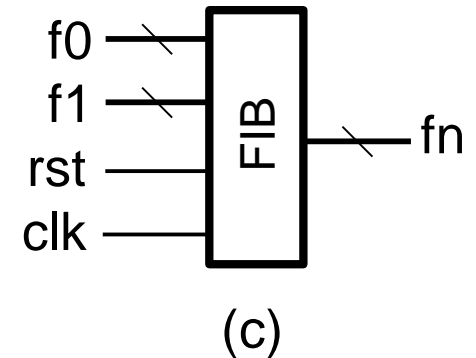
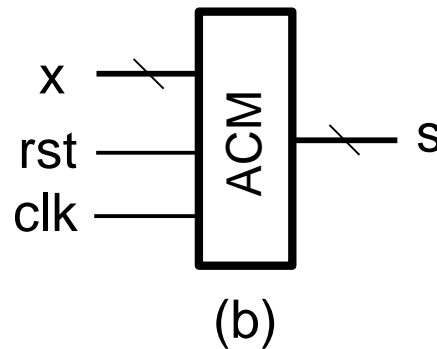
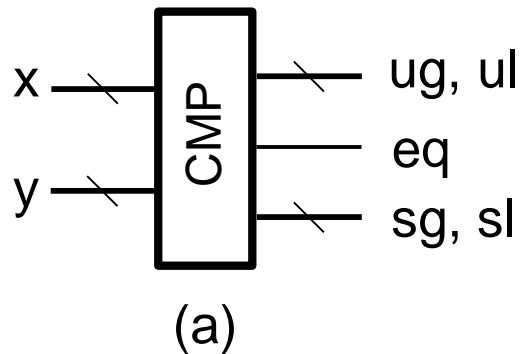
- **in, out**: 输入、输出数据
- **en, rst, clk**: 使能、复位、时钟



# 实验内容 (续)

## 3. ALU和寄存器的简单应用（不含FSM）设计

- a. 比较两个数的大小关系（考虑无符号数和有符号补码两种情况）
- b. 求多个数的累加和（来自同一端口分时输入）
- c. 求给定两个初始数的斐波拉契数列（结果从同一端口分时输出）



# 示例：标志含义

- **CF 进位/借位标志**

- 加法或减法时，如果最高位产生进位或借位时置1，否则清零

- **OF 溢出标志**

- 有符号数运算结果溢出时置1，否则清零

- **ZF 零标志**

- 结果为零时置1，否则清零

- **SF 符号标志**

- 结果最高位为1时置1，否则清零



# 示例：状态设置

- 已知：[X] = 1000 0111B, [Y] = 0111 1001B  
求[X ± Y]后的状态标志？

[X+Y]:

OF=0

$$\begin{array}{r} \text{CF}=1 \quad \begin{array}{c} \diagup \underline{11} \diagdown \\ 1000 \quad 0111 \\ + \quad 0111 \quad 1001 \\ \hline \diagup \underline{0000 \quad 0000} \diagdown \end{array} \end{array}$$

SF=0      ZF=1

[X-Y]:

OF=1

$$\begin{array}{r} \text{CF}=0 \quad \begin{array}{c} \diagup \underline{10} \diagdown \\ 1000 \quad 0111 \\ + \quad 1000 \quad 0111 \\ \hline \diagup \underline{0000 \quad 1110} \diagdown \end{array} \end{array}$$

SF=0      ZF=0

# 示例：标志应用

- 无符号数运算

- 利用CF实现多精度计算
- 利用CF和ZF判断两数大小

- 有符号数运算

- 利用CF实现多精度计算
- 利用OF判断溢出
- 利用OF、SF和ZF判断两数大小

无符号数比较

X与Y 关系	X-Y后标志	
	CF	ZF
X=Y	0	1
X>Y	0	0
X<Y	1	0

有符号数比较

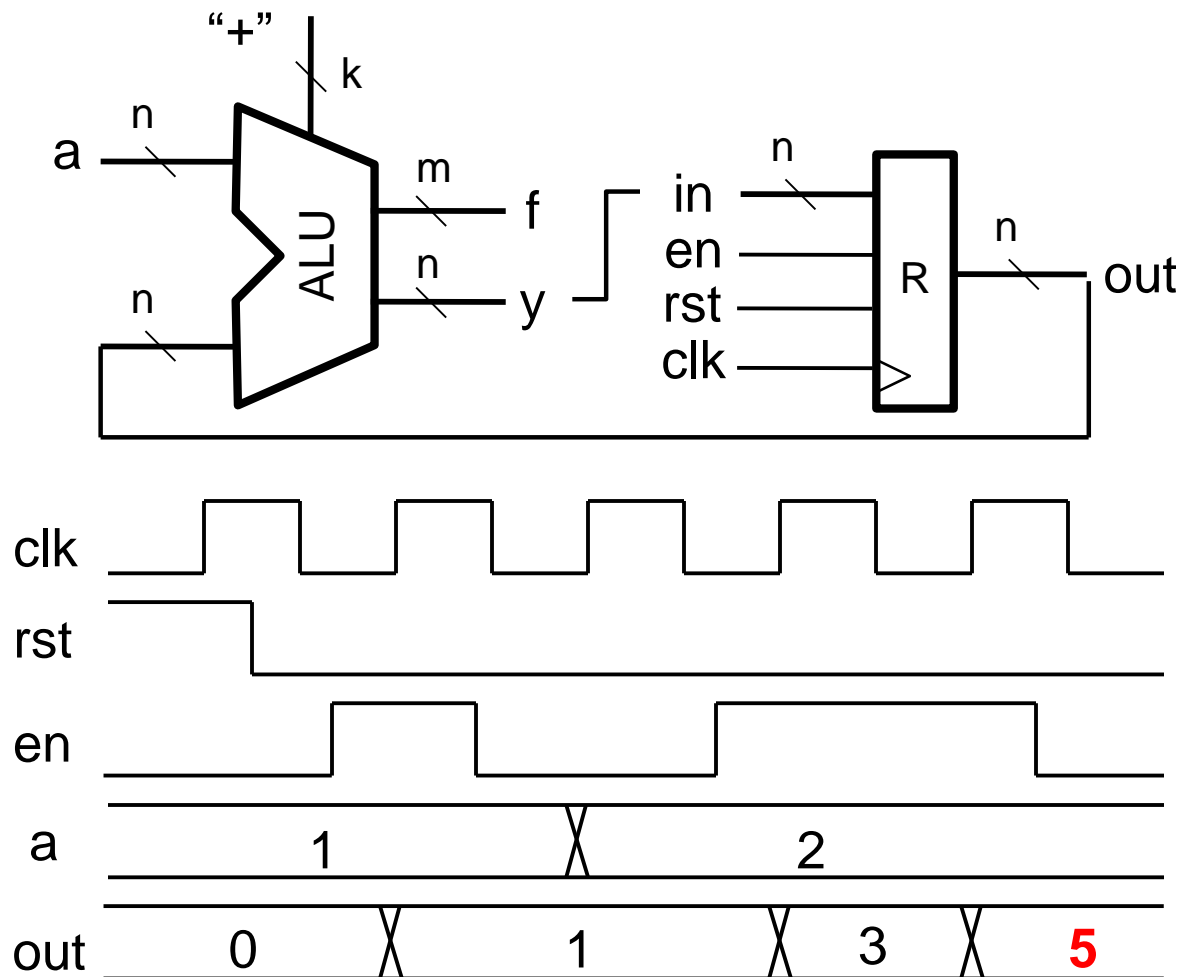
X与Y 关系	X-Y后标志		
	OF	SF	ZF
X=Y	0	0	1
X>Y	0	0	0
	1	1	0
X<Y	0	1	0
	1	0	0

# 示例：标志应用

- 前例中，  $[X]=10000111B$ ，  $[Y]=01111001B$   
     $[X + Y]$ :  $CF=1, OF=0, ZF=1, SF=0$   
     $[X - Y]$ :  $CF=0, OF=1, ZF=0, SF=0$
- 无符号数:  $X = 135, Y = 121, CF, ZF$   
     $X + Y = 0 \rightarrow$  有进位，结果为零  
     $X - Y = 14 \rightarrow$  无借位， $X > Y$
- 有符号数(补码):  $X = -121, Y = 121, OF, SF, ZF$   
     $X + Y = 0 \rightarrow$  正确  
     $X - Y = 14 \rightarrow$  溢出， $X < Y$

# 示例：累加器电路下载测试

- **en**有效时长有要求
- **en**经时钟同步，且维持1个时钟周期
- **en=1**，**clk**手动产生
- 去抖动处理



# 实验要求和检查

- 完成**1**和**3.c**的逻辑设计、仿真和下载测试
  - 逻辑设计采用模块化设计
  - 下载测试时，输入(包含时钟)由拨动开关和按钮开关设置，结果输出至**LED**指示灯
- 查看**1**和**3.c**的电路性能和资源使用情况
- 检查仿真结果是否正确
- 检查下载测试是否正确
- 检查代码设计，代码是否独立完成

# 实验报告

- 内容包括但不限于：逻辑设计、核心代码、仿真/下载结果、结果分析、实验总结、意见/建议等，附设计和测试代码
- 一周内提交实验报告
  - ftp://202.38.xx.xx/
  - 文件名格式：Lab1\_学号\_姓名.pdf（不满足该格式的视为未提交实验报告）
- 严禁抄袭，否则作零分处理

# The End