

的。例如, Intel 的 8254x 控制器 [Intel 2012] 实现了以太网协议, 我们将在 5.5 节中学习该协议; Atheros AR5006 [Atheros 2012] 控制器实现了 802.11 WiFi 协议, 我们将在第 6 章学习该协议。直到 20 世纪 90 年代后期, 大部分网络适配器还是物理上分离的卡 (如一块 PCMCIA 卡或者一块插进 PC 的 PCI 卡槽中的插入卡), 但越来越多的网络适配器被综合进主机的主板, 即所谓的局域网在主板配置。

在发送端, 控制器取得了由协议栈较高层生成并存储在主机内存中的数据报, 在链路层帧中封装该数据报 (填写该帧的各个字段), 然后遵循链路接入协议将该帧传进通信链路中。在接收端, 控制器接收了整个帧, 抽取出网络层数据报。如果链路层执行差错检测, 则需要发送控制器在该帧的首部设置差错检测比特, 由接收控制器执行差错检测。

图 5-2 显示了与主机总线 (例如一条 PCI 或 PCI-X 总线) 连接的网络适配器, 这里它看起来非常像与其他主机组件连接的任何其他 I/O 设备。图 5-2 还显示了尽管大部分链路层是在硬件中实现的, 但部分链路层是在运行于主机 CPU 上的软件中实现的。链路层的软件组件实现了高层链路层功能, 如组装链路层寻址信息和激活控制器硬件。在接收端, 链路层软件响应控制器中断 (例如, 由于一个或多个帧的到达), 处理差错条件和将数据报向上传递给网络层。所以, 链路层是硬件和软件的结合体, 即此处是协议栈中软件与硬件交接的地方。[Intel 2012] 从软件编程的角度提供了有关 8245x 控制器的可读性很强的概述 (以及详细的描述)。

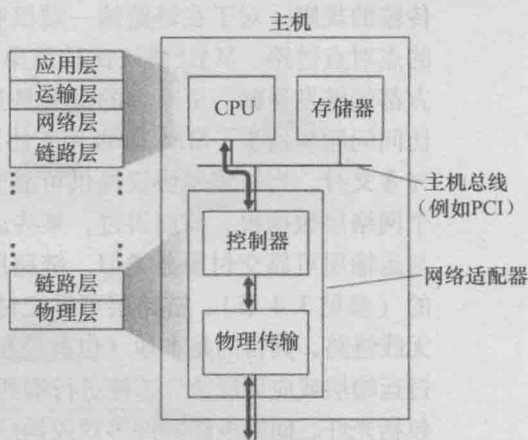


图 5-2 网络适配器：它与其他主机组件及协议栈功能的关系

## 5.2 差错检测和纠正技术

在上一节中, 我们提到了比特级差错检测和纠正 (bit-level error detection and correction), 即对从一个结点发送到另一个物理上连接的邻近结点的链路层帧中的比特损伤进行检测和纠正, 它们通常是链路层提供的两种服务。我们在第 3 章中看到差错检测和纠正服务通常也由运输层提供。在本节中, 我们将研究几种最简单的技术, 它们能够用于检测比特差错, 而且在某些情况下, 能够纠正这样的比特差错。对该主题理论和实现的全面描述是许多教科书的主题 (例如 [Schwartz 1980] 或 [Bertsekas 1991]), 而我们这里仅讨论必要内容。我们此时的目的是对差错检测和纠正技术提供的能力有一种直观的认识, 并看看一些简单技术在链路层中的工作原理及其如何实际应用。

图 5-3 图示说明了我们研究的环境。在发送结点, 为了保护比特免受差错, 使用差错检测和纠正比特 (Error-Detection-and-Correction, EDC) 来增强数据  $D$ 。通常, 要保护的数据不仅包括从网络层传递下来需要通过链路传输的数据报, 而且包括链路帧首部中的链路级的寻址信息、序号和其他字段。链路级帧中的  $D$  和 EDC 都被发送到接收结点。在接收结点, 接收到比特序列  $D'$  和  $EDC'$ 。注意到因传输中的比特翻转所致,  $D'$  和  $EDC'$  可能与初始的  $D$  和  $EDC$  不同。