

第一部分 乱序执行的验证

我采取的验证方式是让 reservation station 和 load-store buffer 在 valid 的时候（我的 ALU 是组合逻辑）输出当前周期数以及 pc 值。

测试点：000_array_test1

```
329    clk =      1740, ALU valid pc = 00001220
330    clk =      1749, ALU valid pc = 00001224
331    clk =      1758, ALU valid pc = 00001228
332    clk =      1776, ALU valid pc = 00001230
333    clk =      1777, store ter. pc = 0000122c
334    clk =      1787, ALU valid pc = 00001234
```

可以看出，运算指令 1230 比 store 指令 122c 更早完成。

```
457    clk =      2178, ALU valid pc = 00001230
458    clk =      2180, ALU valid pc = 00001234
459    clk =      2181, store ter. pc = 0000122c
```

这也是一个例子。

第二部分 上板测试

statement_test 测试点需要烧录之后立即测试，否则会卡住。我了解到有的同学也遇到了这个问题。

保险起见，我的 CPU 降频幅度很大。目前测试可能比较慢。一些比较小的测试点运行速度还是比较理想的，但 qsort 可能跑不进一分钟，heart 也比较慢。

```
create_clock -add -name sys_clk_pin -period 15.00 -waveform {0 5}
```

(from riscv/src/Basys-3-Master.xdc)