

计算机设计与实践

SoC设计&下板

2022·夏

哈工大



HITSZ 实验与创新实践教育中心
Education Center of Experiments and Innovations, HITSZ

实验目的

- ◆ 理解总线、接口与CPU的关系
- ◆ 掌握简易总线桥的实现方法
- ◆ 掌握I/O接口的基本结构及其实现方法



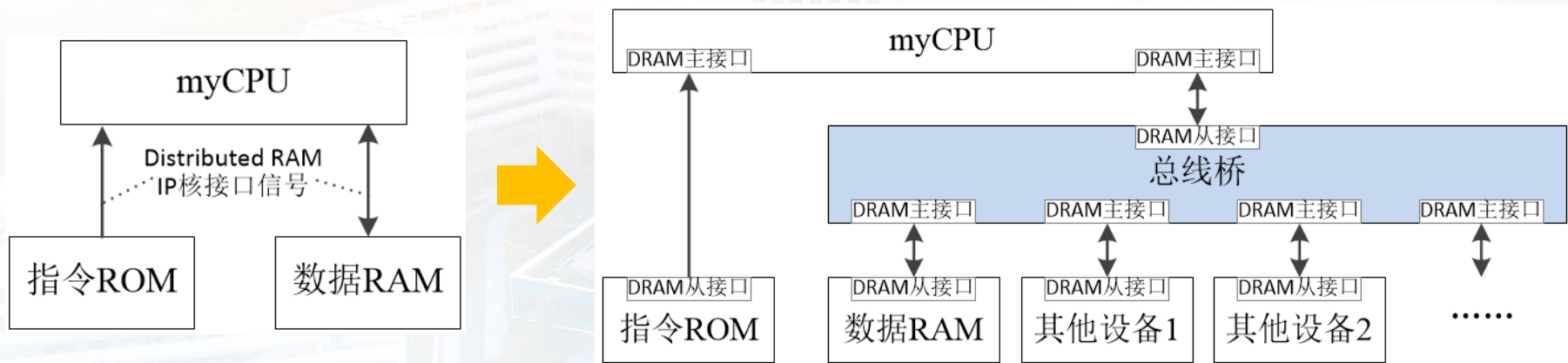
实验内容

- ◆ 设计DRAM总线桥
- ◆ 为数码管、拨码开关、LED、按键开关设计I/O接口
- ◆ 调试、下板并运行汇编实验的题目2



SoC设计 – 总线桥

- ◆ 没有总线和外设的CPU是“光杆司令”，没有实用价值
- ◆ 改造方法：提取RAM IP核接口信号总线作为系统总线 —— DRAM总线



SoC设计 – 总线桥

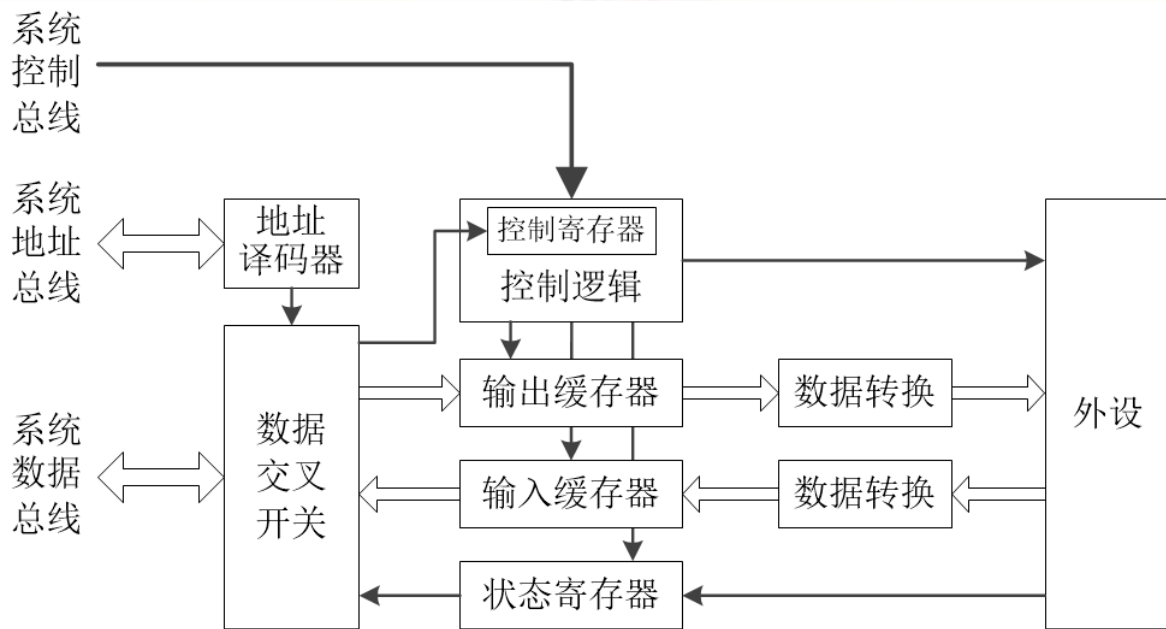
- ◆ 总线桥具备中转、控制等功能
 - ◆ 本课程实现的SoC较简单，不存在多个主设备，故无需仲裁
 - ◆ 总线桥下的每个设备都有自己的地址，故总线桥只需根据地址来转发访问请求
 - ◆ 此时，总线桥相当于交叉开关

SoC设计 – I/O接口

- ◆ 信号转换功能/预处理功能
 - ◆ 完成总线信号与I/O设备信号之间的转换，如电平转换、串并转换等
- ◆ 数据缓存功能
 - ◆ 缓存CPU和外设之间的数据，相应的缓存器称为数据口
- ◆ 接受和执行CPU命令的功能
 - ◆ 使用寄存器存放来自CPU的命令，该寄存器称为命令口
- ◆ 控制和监视外设执行的功能
 - ◆ 状态寄存器存储外设状态，称为状态口
- ◆ 设备选择功能/选址功能
 - ◆ 根据访问地址选择相应的I/O接口或接口中的设备

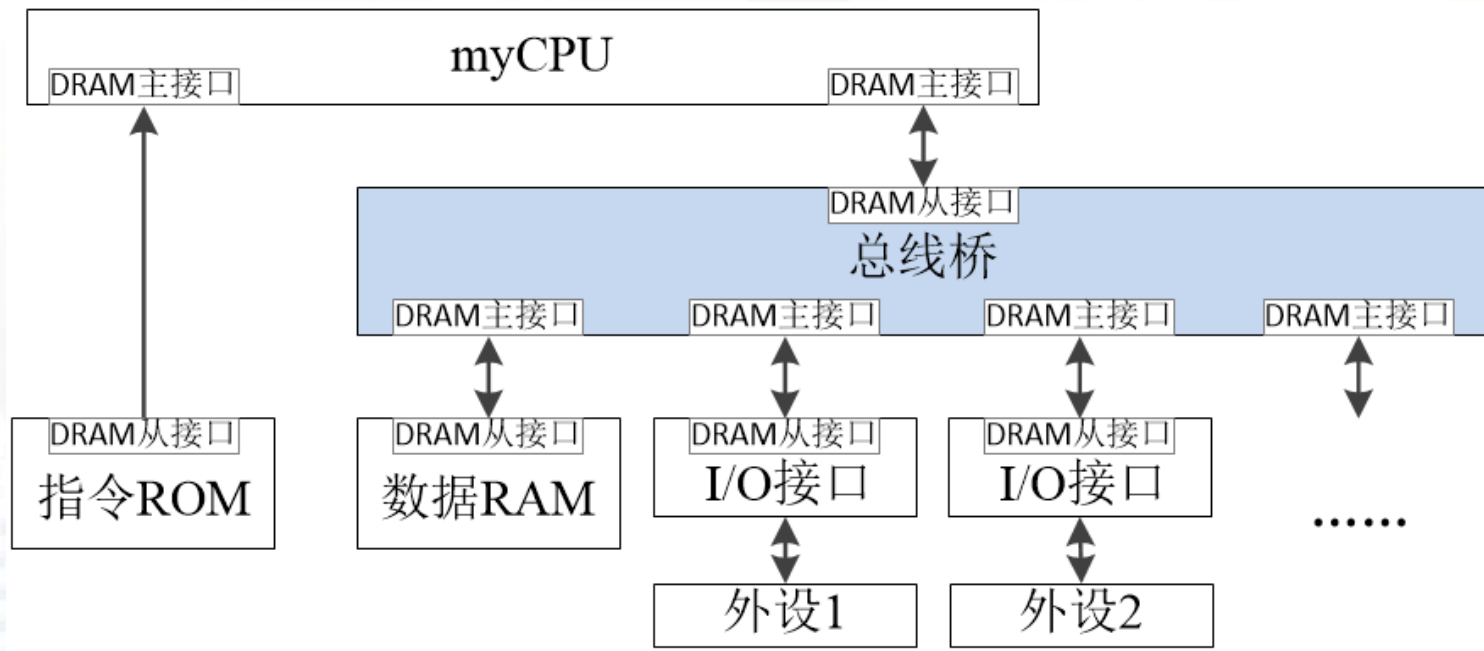
SoC设计 – I/O接口设计

- ◆ I/O接口电路的核心：数据口、命令口、状态口、控制逻辑
- ◆ CPU通过地址访问外设——**基地址确定I/O接口，偏移地址确定具体端口**



SoC设计

- 完整的SoC顶层模块架构 (必做：数码管、拨码开关、LED、按键开关)



下板调试

- ◆ 下板跑Trace
 - ◆ 使用提供的down_test.zip在开发板上运行Trace验证
- ◆ FPGA在线调试
 - ◆ ILA (Integrated Logic Analyzer) 抓取电路波形



下板要求

- ◆ 在单周期CPU跑过Trace后再调试下板
- ◆ 要求至少为**数码管**、**拨码开关**、**按键开关**、**LED**设计I/O接口电路
- ◆ 要求在SoC上运行实验1编写的汇编程序





HITSZ 实验与创新实践教育中心
Education Center of Experiments and Innovations, HITSZ