

Laboratorio de Estructura de Computadores

Curso 2015-2016

Práctica 2: Microprocesador simplificado (sumador)

La entrega estará compuesta de un único fichero que incluya:

- Todos los “.vhd” solicitados.
- Un fichero llamado “autores.txt” que contenga los nombres completos e identificadores de la pareja.

Todos estos ficheros deben entregarse en un único fichero comprimido cuyo nombre deberá seguir el formato establecido:

<<nº de grupo>>_<<nº de pareja (dos dígitos)>>_<<nº de práctica>>.[zip|rar]

Ej: grupo 2123, pareja 3 y práctica 2; su fichero será el 2123_03_2.zip

Los ejercicios deberán subirse a la actividad correspondiente de *Moodle*, identificada por el número de práctica. Sólo es necesario que suba los ficheros un miembro de la pareja. En caso de que ambos miembros de la pareja suban un fichero a *Moodle*, se corregirá sólo uno.

Todos los ficheros deberán contener en la cabecera los nombres de los autores y el identificador de la pareja. Asimismo, se recuerda que, los ficheros deberán estar correctamente comentados. Dado que no se entrega una memoria adicional, los comentarios de los ficheros deben ser claros y concisos. No atenerse a estas normas implicará una penalización en la nota.

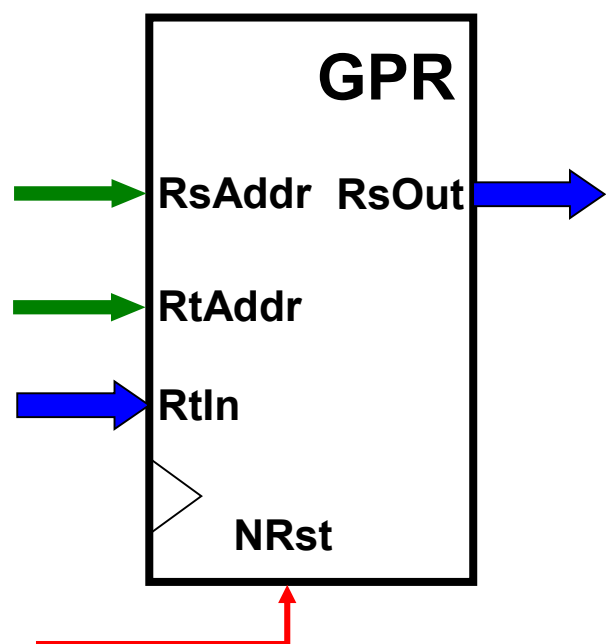
El límite de entrega de esta práctica será el martes anterior al comienzo de la siguiente práctica. Las parejas que no hayan entregado en plazo y forma serán calificadas con un cero en esa práctica.

Ejercicio 1. Diseño del banco de registros (2 puntos).

Diseñar en VHDL el módulo del banco de registros del microprocesador simplificado. La interfaz de este módulo se presenta en la siguiente figura. Junto al enunciado se suministra la plantilla de este fichero, “*Regs.vhd*”.

Este banco consta de 32 registros de 32 bits, que están identificados del 0 al 31. El registro 0 siempre tiene el valor de 0.

El banco de registros permite la lectura de uno de los registros (registro fuente). Dicha lectura debe ser combinacional. La dirección del registro leído es *RsAddr* (de 5 bits), y el dato leído se debe suministrar por *RsOut* (32 bits).



Además, el banco permite la escritura síncrona de un registro (registro destino). La dirección de este registro viene dada por la señal de 5 bits *RtAddr*, que puede tomar valores entre 0 y 31. El valor que tomará el registro se indica en la entrada de 32 bits *RtIn*. La escritura se hace efectiva

cuando se produce un flanco de subida del reloj. El banco de registros incluye una señal de reset, *NRst*, asíncrona y activa a nivel bajo que inicializará todos los registros a valor 0 cuando se active. Se recuerda que, además, el registro 0 siempre debe estar a 0.

Nota: los registros se implementan mediante la señal “regs” proporcionada en el fichero “*Regs.vhd*”. No cambie el nombre de dicha señal.

Objetivo

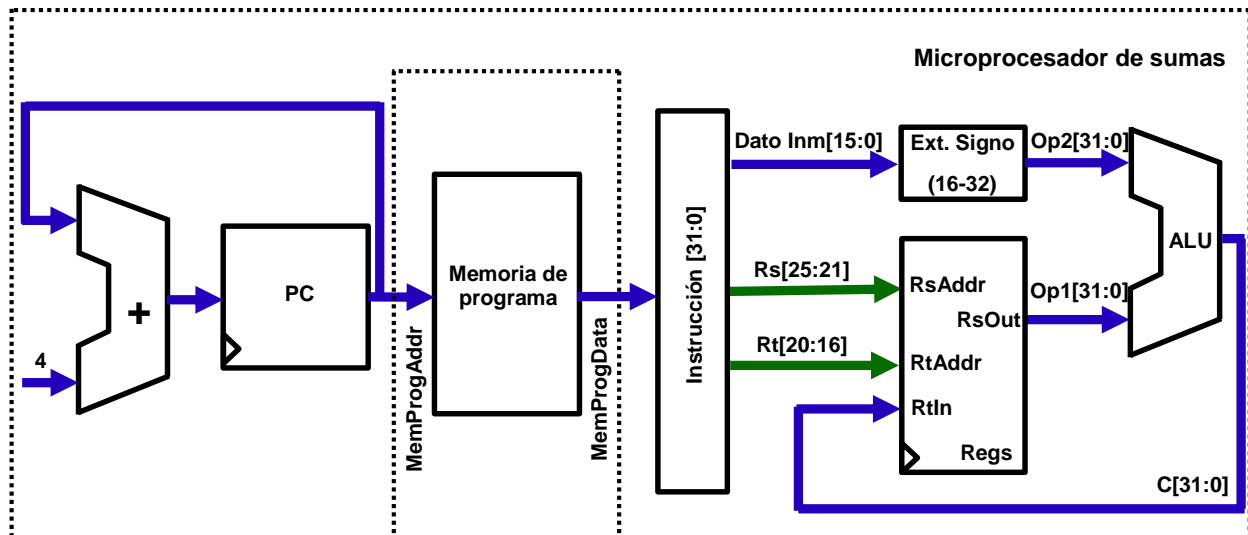
Diseñar y verificar mediante el testbench proporcionado, “*RegsTb.vhd*”, el funcionamiento del banco de registros.

Entrega

Se debe entregar el fichero “*Regs.vhd*”.

Ejercicio 2. Diseño del microprocesador de sumas (8 puntos).

En este ejercicio se trata de completar el diseño de un microprocesador que permita realizar únicamente sumas entre un registro y un dato inmediato. Para llevar a cabo este ejercicio se deben añadir al banco de registros los distintos elementos que proporcionan la funcionalidad necesaria y conectarlos tal y como se muestra en la siguiente figura.



El microprocesador a desarrollar no incluye la memoria de programa, que se suministra junto con el enunciado en el fichero “*MemProg.vhd*”, que se debe incorporar al proyecto como un archivo adicional pero que tan sólo es necesario para ejecutar el testbench de prueba del circuito.

Se suministra la entidad vacía del micro a desarrollar, “*MicroSuma.vhd*”. Aparte del reloj (*Clk*) y del Reset (*NRst*, asíncrono y activo por nivel bajo que pone los registros del banco de registros a 0 y también el contador de programa), la única entrada de esta entidad es *MemProgData*, de 32 bits, por donde llega de la memoria el código de cada instrucción. Y la única salida es *MemProgAddr*, también de 32 bits, por donde se debe suministrar el contador de programa, PC, que por tanto ha de ser también de 32 bits. Los elementos a desarrollar en el interior de esta entidad son los siguientes:

1. El módulo del banco de registros del apartado anterior, que se define e instancia como un componente en la entidad *MicroSuma*.
2. La ALU, que sólo suma, y de la que se suministra su entidad en el fichero “*ALUSuma.vhd*”. De igual forma que en el caso anterior se define e instancia como un componente en la entidad superior *MicroSuma*.
3. La extensión en signo del dato inmediato (de 16 a 32 bits) como una operación interna que forma parte de la arquitectura de la entidad *MicroSuma*.
4. La ruta de datos para el registro contador de programa (PC). El PC consiste en un registro de 32 bits y la circuitería que lo incrementa en 4 cada ciclo de reloj (tipo contador).

Para verificar el correcto funcionamiento del microprocesador, se suministra un banco de pruebas, “*MicroSumaTb.vhd*”. En él se instancia al micro a desarrollar y a la memoria suministrada, haciendo que se ejecute el programa de la misma, a saber:

```
R1 = R0 + 10;  
R2 = R1 + 5;  
R3 = R2 + 25;
```

Se debe comprobar el correcto funcionamiento del microprocesador comprobando los valores de los registros R1, R2 y R3, que son señales internas del banco de registros.

Objetivo

Comprender el problema propuesto, plantear e implementar una solución para dicho problema.

Entrega

Se deben entregar todos los ficheros VHDL desarrollados por los estudiantes: "*Regs.vhd*", "*ALUSuma.vhd*" y "*MicroSuma.vhd*".