



Dispositivo obsoleto

Utilice 24LC08B o 24LC16B.

24C08B/16B

EEPROM seriales I2C™ de 8K/16K y 5,0 V

CARACTERÍSTICAS

- Fuente de alimentación única con funcionamiento de 4,5-5,5 V • Tecnología CMOS de bajo consumo: corriente activa típica de 1 mA; corriente en espera típica de 10 μ A a 5,5 V • Organizado en 4 u 8 bloques de 256 bytes (4 x 256 x 8) o (8 x 256 x 8) • Bus de interfaz serial de 2 cables, compatible con I2C • Disparador Schmitt, entradas filtradas para supresión de ruido
- Control de pendiente de salida para eliminar el rebote de tierra • Compatibilidad con 100 kHz • Ciclo de escritura con temporizador automático (incluido borrado automático) • Búfer de escritura de página para hasta 16 bytes • Tiempo de ciclo de escritura típico de 2 ms para escritura de página • Protección de escritura de hardware para toda la memoria • Puede funcionar como una ROM en serie • Protección ESD > 4000 V • 1 000 000 de ciclos de BORRADO/ESCRITURA garantizados
- Retención de datos > 200 años • Paquetes SOIC de 8 pines, 8 o 14 conductores • Disponible para rango de temperatura extendido
 - Comercial (C): 0°C a +70°C
 - Industrial (I): -40°C a +85°C
 - Automotriz (E): -40°C a +125°C

DESCRIPCIÓN

El 24C08B/16B de Microchip Technology Inc. es un PROM borrable eléctricamente de 8K o 16K bits diseñado para usarse en rangos de temperatura extendidos/automotrices. El dispositivo está organizado en cuatro u ocho bloques de memoria de 256 x 8 bits con una interfaz serial de 2 cables. El 24C08B/16B también tiene una capacidad de escritura de páginas para hasta 16 bytes de datos.

El 24C08B/16B está disponible en el paquete SOIC de montaje superficial de 8 pines DIP estándar y de 8 y 14 conductores, siglos.

TIPOS DE PAQUETES

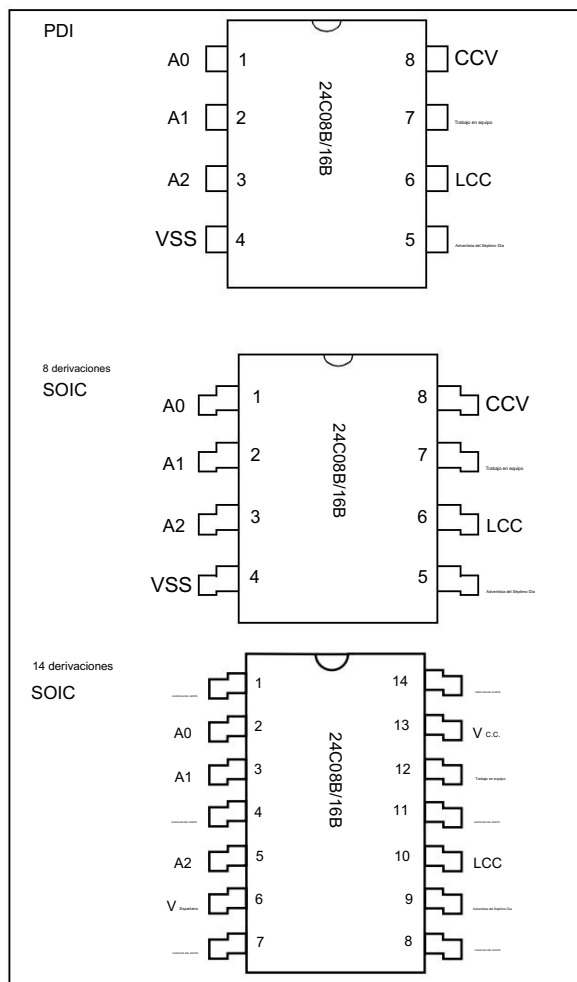
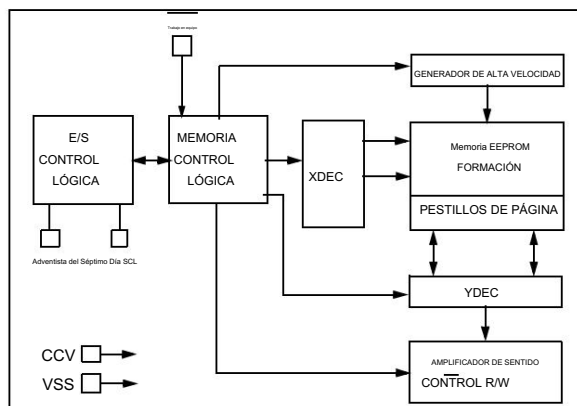


DIAGRAMA DE BLOQUES



1.0 CARACTERÍSTICAS ELÉCTRICAS

1.1 Calificaciones máximas*

VCC.....7,0 V

Todas las entradas y salidas con respecto a VSS-0,6 V a VCC +1,0 V

Temperatura de almacenamiento-65°C a +150°C

Temperatura ambiente con alimentación aplicada-65°C a +125°C

Temperatura de soldadura de los cables (10 segundos)+300°C

Protección ESD en todos los pines..... ≥ 4 kV

*Aviso: Tensiones superiores a las enumeradas en "Clasificaciones máximas" puede causar daños permanentes al dispositivo. Esta es solo una evaluación de estrés y el funcionamiento funcional del dispositivo en esos o cualquier otras condiciones superiores a las indicadas en los listados operativos de esta especificación no está implícita. Exposición a la clasificación máxima Las condiciones durante periodos prolongados pueden afectar la confiabilidad del dispositivo.

TABLA 1-1: TABLA DE FUNCIONES DE LOS PINES

Nombre	Función
VSS	Suelo
LCC	Dirección serial/E/S de datos
LCC	Reloj en serie
CCV	Entrada protegida contra escritura
A0, A1, A2 Sin conexión interna	Fuente de alimentación de +4,5 V a 5,5 V

TABLA 1-2: CARACTERÍSTICAS DE CC

VCC = +4,5 V a +5,5 V Comercial (C): Tamb = 0°C a +70°C Industrial (I): Tamb = -40°C a +85°C Automotriz (E): Tamb = -40°C a +125°C					
Parámetro	Símbolo	Mínimo	Máximo	Unidades	Condiciones
Pines WP, SCL y SDA:					
Voltaje de entrada de alto nivel	VIH	.7 Vcc —		V	
Voltaje de entrada de bajo nivel	VIL	— .3 VCC		V	
Histéresis de las entradas del disparador Schmitt	VHYS	.05 Vcc —		V (Nota)	
Voltaje de salida de bajo nivel	VOL	—	.40	V IOL = 3,0 mA, VCC = 4,5 V	
Corriente de fuga de entrada	ILI	-10	10	µA VIN = 0,1 V a VCC	
Corriente de fuga de salida	OIT	-10	10	µA VOUT = 0,1 V a VCC	
Capacitancia del pin (todas las entradas/salidas)	CIN, COUT	—	10	pF VCC = 5,0 V (Nota 1) Tamb = 25 °C, FCLK = 1 MHz	
Corriente de funcionamiento	La CPI escribe Lectura de la CPI	— —	3 1	mA mA	VCC = 5,5 V, SCL = 400 kHz
Corriente de espera	CCI	—	100	µA VCC = 5,5 V, SDA = SCL = VCC WP = VSS	

Nota: Este parámetro se muestrea periódicamente y no se prueba al 100%.

FIGURA 1-1: TIEMPO DE INICIO/PARADA DEL BUS

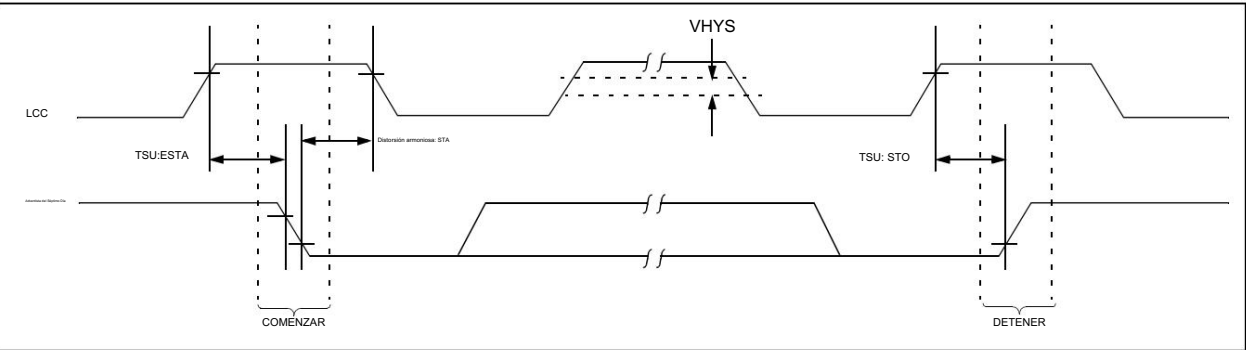
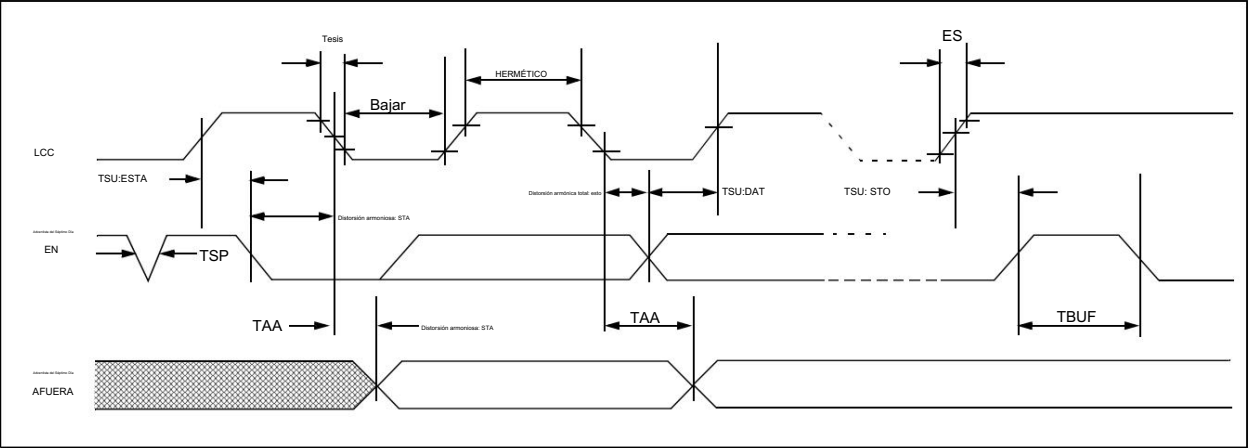


TABLA 1-3: CARACTERÍSTICAS DE LA CA

Parámetro	Símbolo	Mínimo	Máximo	Unidades	Observaciones
Frecuencia de reloj	FCLK	—	100	kilociclos	
El reloj marca la hora	HERMÉTICO	4000 —		ns	
Hora baja del reloj	Bajar	4700 —		ns	
Tiempo de subida de SDA y SCL	ES	—	1000	ns	(Nota 1)
Tiempo de caída de SDA y SCL	Tesis	—	300	ns	(Nota 1)
Tiempo de retención de la condición de INICIO	Distorsión armónica: STA	4000 —		ns	Después de este período se genera el primer pulso de reloj.
Tiempo de configuración de la condición de INICIO	TSU:ESTA	4700 —		ns	Sólo relevante para repetidos Condición de INICIO
Tiempo de retención de entrada de datos	Distorsión armónica total: esto	0	—	ns	
Tiempo de configuración de entrada de datos	TSU:DAT	250	—	ns	
Tiempo de configuración de la condición STOP	TSU: STO	4000 —		ns	
Salida válida desde el reloj	TAA	— 3500		ns	(Nota 2)
Tiempo libre en autobús	TBUF	4700 —		ns	Tiempo que el bus debe estar libre antes de que pueda iniciarse una nueva transmisión
Tiempo de caída de salida del VIH mín. a máx. VIL	Todo el día	—	250	ns	(Nota 1), CB ≤ 100 pF
Supresión de picos de filtro de entrada (pines SDA y SCL)	TSP	—	50	ns	(Nota 3)
Tiempo de ciclo de escritura	TWR	—	10	EM	Modo byte o página
Resistencia	—	1M	— ciclos		25 °C, VCC = 5,0 V, modo de bloqueo (nota 4)

- Nota 1: No probado al 100 %. CB = capacitancia total de una línea de bus en pF.
- 2: Como transmisor, el dispositivo debe proporcionar un tiempo de retardo mínimo interno para unir la región indefinida. (mínimo 300 ns) del flanco descendente de SCL para evitar la generación involuntaria de condiciones de INICIO o DETENCIÓN.
- 3: Las especificaciones combinadas de TSP y VHYS se deben a las nuevas entradas de disparador Schmitt que proporcionan una mejora Supresión de ruido y picos de frecuencia. Esto elimina la necesidad de una especificación TI .
- 4: Este parámetro no está probado, pero está garantizado por caracterización. Para obtener estimaciones de resistencia en una aplicación específica, consulte el Modelo de resistencia total que se puede obtener en nuestro sitio web.

FIGURA 1-2: DATOS DE TEMPORIZACIÓN DEL BUS



2.0 DESCRIPCIÓN FUNCIONAL

El 24C08B/16B admite un bus bidireccional de 2 cables y un protocolo de transmisión de datos. Un dispositivo que envía datos al bus se define como transmisor y un dispositivo que recibe datos como receptor. El bus debe ser controlado por un dispositivo maestro que genera el reloj serial (SCL), controla el acceso al bus y genera las condiciones de INICIO y DETENCIÓN, mientras que el 24C08B/16B funciona como esclavo. Tanto el maestro como el esclavo pueden funcionar como transmisor o receptor, pero el dispositivo maestro determina qué modo se activa.

3.0 CARACTERÍSTICAS DEL AUTOBÚS

Se ha definido el siguiente protocolo de bus :

- La transferencia de datos puede iniciarse únicamente cuando el bus no esté ocupado.
- Durante la transferencia de datos, la línea de datos debe permanecer estable siempre que la línea de reloj esté en ALTA. Los cambios en la línea de datos mientras la línea de reloj esté en ALTA se interpretarán como una condición de INICIO o DETENCIÓN.

En consecuencia, se han definido las siguientes condiciones de bus (Figura 3-1).

3.1 Autobús no ocupado (A)

Tanto las líneas de datos como las de reloj permanecen ALTAS.

3.2 Iniciar transferencia de datos (B)

Una transición de ALTA a BAJA de la línea SDA mientras el reloj (SCL) está ALTO determina una condición de INICIO. Todos los comandos deben estar precedidos por una condición de INICIO.

3.3 Detener la transferencia de datos (C)

Una transición de BAJO a ALTO de la línea SDA mientras el reloj (SCL) está en ALTO determina una condición de DETENCIÓN. Todas las operaciones deben finalizar con una condición de DETENCIÓN.

3.4 Datos válidos (D)

El estado de la línea de datos representa datos válidos cuando, después de una condición de INICIO, la línea de datos es estable durante la duración del período ALTO de la señal de reloj.

Los datos de la línea deben modificarse durante el período BAJO de la señal de reloj. Hay un pulso de reloj por bit de datos.

Cada transferencia de datos se inicia con una condición de INICIO y finaliza con una condición de DETENER. La cantidad de bytes de datos transferidos entre las condiciones de INICIO y DETENER está determinada por el dispositivo maestro y es teóricamente ilimitada, aunque solo se almacenarán los últimos 16 al realizar una operación de escritura. Cuando se produce una sobrescritura, se reemplazarán los datos según el orden de entrada y salida.

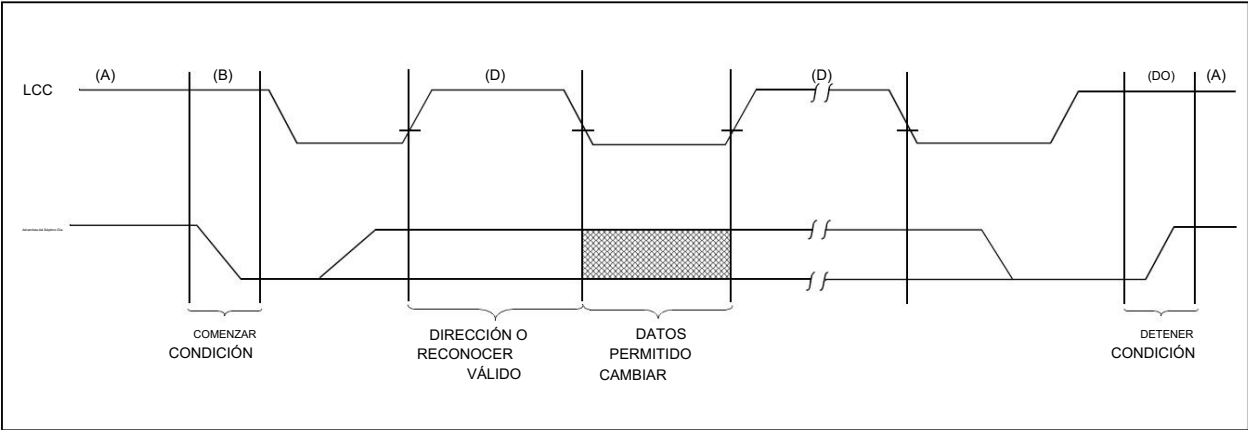
3.5 Reconocer

Cada dispositivo receptor, al ser direccionado, está obligado a generar un acuse de recibo después de la recepción de cada byte. El dispositivo maestro debe generar un pulso de reloj adicional que está asociado con este bit de acuse de recibo.

Nota: El 24C08B/16B no genera ningún bit de reconocimiento si hay un ciclo de programación interno en curso.

El dispositivo que realiza el reconocimiento tiene que bajar la línea SDA durante el pulso de reloj de reconocimiento de tal manera que la línea SDA esté estable en BAJA durante el período ALTO del pulso de reloj relacionado con el reconocimiento. Por supuesto, se deben tener en cuenta los tiempos de configuración y de retención. Durante las lecturas, un maestro debe indicar el fin de los datos al esclavo NO generando un bit de reconocimiento en el último byte que se ha registrado en el esclavo. En este caso, el esclavo (24C08B/16B) dejará la línea de datos en ALTA para permitir que el maestro genere la condición de DETENER.

FIGURA 3-1: SECUENCIA DE TRANSFERENCIA DE DATOS EN EL BUS SERIE



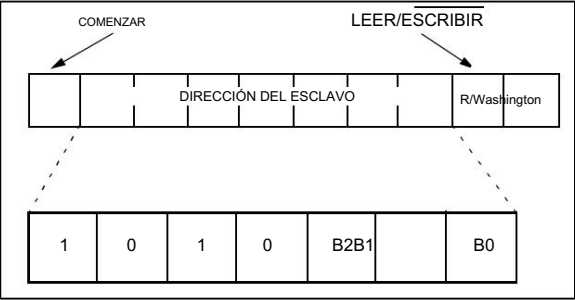
3.6 Direccionamiento de dispositivos

Un byte de control es el primer byte que se recibe después del condición de inicio del dispositivo maestro. El byte de control consta de un código de control de 4 bits, para el 24C08B/16B Esto se establece como 1010 binario para operaciones de lectura y escritura. Los siguientes tres bits del byte de control son el bloque Seleccionar bits (B2, B1, B0). Son utilizados por el maestro. dispositivo para seleccionar cuál de los ocho bloques de 256 palabras de Se debe acceder a la memoria. Estos bits son, en efecto, los Los tres fragmentos más significativos de la palabra dirección.

El último bit del byte de control define la operación a realizar. se realizará. Cuando se establece en uno, se realiza una operación de lectura. seleccionado, cuando se establece en cero, se selecciona una operación de escritura. Siguiendo la condición de inicio, el 24C08B/16B monitorea El bus SDA comprueba el identificador del tipo de dispositivo que se está transmitido, sobre un código 1010 el dispositivo esclavo emite una señal de reconocimiento en la línea SDA. Dependiendo de el estado del bit R/W, el 24C08B/16B seleccionará un operación de lectura o escritura.

Operación	Control Código	Seleccionar bloque R/W	—
Leer	1010	Dirección de bloque	1
Escribir	1010	Dirección de bloque	0

FIGURA 3-2: BYTE DE CONTROL ASIGNACIÓN



4.0 OPERACIÓN DE ESCRITURA

4.1 Escritura de bytes

Siguiendo la condición de inicio del maestro, el código del dispositivo (4 bits), la dirección del bloque (3 bits) y el El bit R/W, que es un nivel lógico bajo, se coloca en el bus mediante El transmisor maestro. Esto indica al destinatario receptor esclavo que un byte con una dirección de palabra seguirá después de haber generado un bit de reconocimiento durante el noveno ciclo de reloj. Por lo tanto, el siguiente byte transmitido por el maestro es la dirección de palabra y se escribirá en el puntero de dirección del 24C08B/16B.

recibiendo otra señal de reconocimiento del 24C08B/16B el dispositivo maestro transmitirá los datos Palabra que se escribirá en la ubicación de memoria direccionada. El 24C08B/16B reconoce nuevamente y el maestro genera una condición de parada. Esto inicia el proceso interno ciclo de escritura, y durante este tiempo el 24C08B/16B no generar señales de reconocimiento (Figura 4-1).

4.2 Escritura de página

El byte de control de escritura, la dirección de la palabra y los primeros datos Los bytes se transmiten al 24C08B/16B en el mismo como en una escritura de bytes. Pero en lugar de generar una parada condición el maestro transmite hasta 16 bytes de datos a los 24C08B/16B que se almacenan temporalmente en el búfer de página en el chip y se escribirá en la memoria después de que el maestro haya transmitido una condición de parada. Después la recepción de cada palabra, las cuatro direcciones de orden inferior Los bits del puntero se incrementan internamente en uno. Quedan siete bits de orden superior de la dirección de la palabra constante. Si el maestro debe transmitir más de 16 palabras antes de generar la condición de parada, la El contador de direcciones se actualizará y el anterior Los datos recibidos se sobrescribirán. Al igual que con la escritura de bytes. operación, una vez recibida la condición de detención se iniciará un ciclo de escritura interno (Figura 4-2).

Nota: Las operaciones de escritura de páginas se limitan a la escritura bytes dentro de una sola página física, independientemente del número de bytes que realmente se escriben. Los límites físicos de las páginas comienzan en las direcciones que son múltiplos enteros del tamaño del búfer de página (o 'tamaño de página') y terminan en direcciones que son números enteros múltiplos de [tamaño de página - 1]. Si un comando de escritura de página intenta escribir en una página física límite, el resultado es que los datos se ajustan alrededor del comienzo de la página actual (sobrescribiendo los datos previamente almacenados allí), En lugar de escribirse en la página siguiente como Podría esperarse que así sea. Por lo tanto, es necesario que El software de aplicación para evitar la escritura de páginas operaciones que intentarían cruzar una página límite.

FIGURA 4-1: ESCRITURA DE BYTES

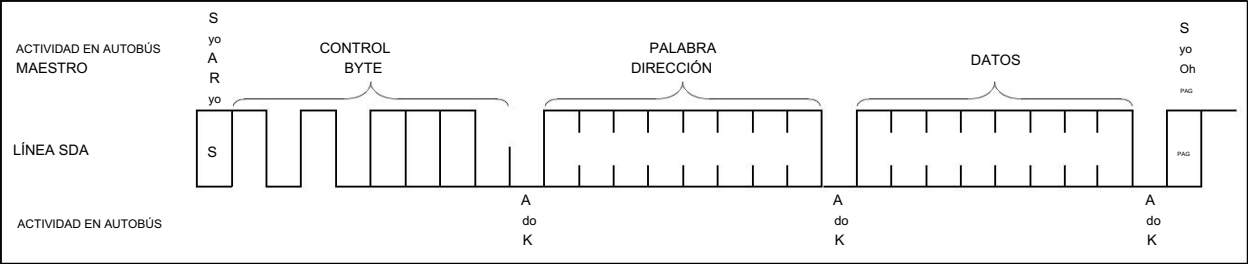
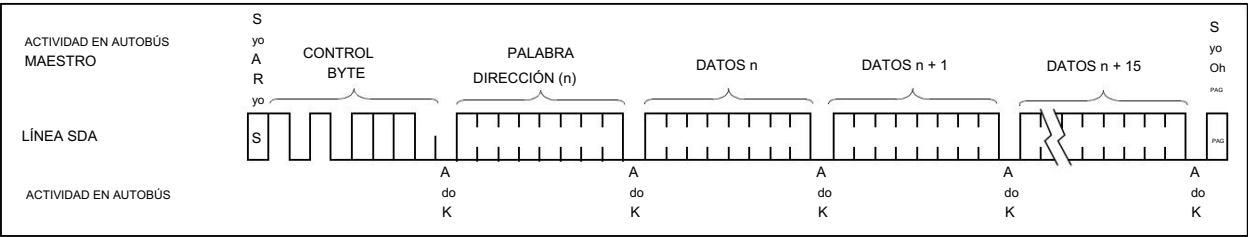


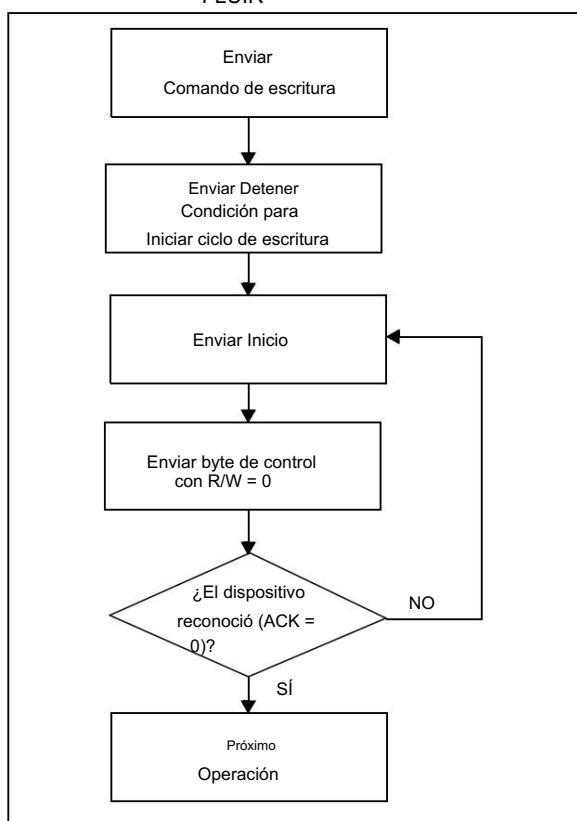
FIGURA 4-2: ESCRITURA DE PÁGINA



5.0 RECONOCER ENCUESTA

Dado que el dispositivo no reconocerá durante un ciclo de escritura, esto se puede utilizar para determinar cuándo se completa el ciclo (esta característica se puede utilizar para maximizar el rendimiento del bus). Una vez que se ha emitido la condición de detención para un comando de escritura desde el maestro, el dispositivo inicia el ciclo de escritura cronometrado internamente. El sondeo de ACK se puede iniciar de inmediato. Esto implica que el maestro envíe una condición de inicio seguida del byte de control para un comando de escritura ($R/W = 0$). Si el dispositivo aún está ocupado con el ciclo de escritura, no se devolverá ningún ACK. Si el ciclo se completa, entonces el dispositivo devolverá el ACK y el maestro puede proceder con el siguiente comando de lectura o escritura. Consulte la Figura 5-1 para ver el diagrama de flujo.

FIGURA 5-1: CONFIRMACIÓN DE ENCUESTA
FLUIR



6.0 PROTECCIÓN CONTRA ESCRITURA

El 24C08B/16B se puede utilizar como una ROM serial cuando el pin WP está conectado a VCC. La programación se inhibirá y toda la memoria estará protegida contra escritura.

7.0 OPERACIÓN DE LECTURA

Las operaciones de lectura se inician de la misma manera que las operaciones de escritura, con la excepción de que el bit R/W de la dirección esclava se establece en uno. Existen tres tipos básicos de operaciones de lectura: lectura de la dirección actual, lectura aleatoria y lectura secuencial.

7.1 Dirección actual Leer

El 24C08B/16B contiene un contador de direcciones que mantiene la dirección de la última palabra a la que se accedió, incrementada internamente en uno. Por lo tanto, si el acceso anterior (ya sea una operación de lectura o escritura) fue a la dirección n , la siguiente operación de lectura de la dirección actual accedería a los datos de la dirección $n + 1$. Al recibir la dirección del esclavo con el bit R/W establecido en uno, el 24C08B/16B emite un acuse de recibo y transmite la palabra de datos de 8 bits. El maestro no acusará recibo de la transferencia, pero sí genera una condición de detención y el 24C08B/16B interrumpe la transmisión (Figura 7-1).

7.2 Lectura aleatoria

Las operaciones de lectura aleatoria permiten al maestro acceder a cualquier ubicación de memoria de manera aleatoria. Para realizar este tipo de operación de lectura, primero se debe establecer la dirección de palabra. Esto se hace enviando la dirección de palabra al 24C08B/16B como parte de una operación de escritura. Después de enviar la dirección de palabra, el maestro genera una condición de inicio después del reconocimiento. Esto termina la operación de escritura, pero no antes de que se establezca el puntero de dirección interna. Luego, el maestro emite el byte de control nuevamente pero con el bit R/W establecido en uno. El 24C08B/16B emitirá entonces un reconocimiento y transmitirá la palabra de datos de 8 bits. El maestro no reconocerá la transferencia pero sí genera una condición de detención y el 24C08B/16B interrumpe la transmisión (Figura 7-2).

7.3 Lectura secuencial

Las lecturas secuenciales se inician de la misma manera que una lectura aleatoria, excepto que después de que el 24C08B/16B transmite el primer byte de datos, el maestro emite un acuse de recibo en lugar de una condición de detención en una lectura aleatoria. Esto indica al 24C08B/16B que transmita la siguiente palabra de 8 bits direccionada secuencialmente (Figura 7-3).

Para proporcionar lecturas secuenciales, el 24C08B/16B contiene un puntero de dirección interno que se incrementa en uno al finalizar cada operación. Este puntero de dirección permite leer en serie todo el contenido de la memoria durante una operación.

7.4 Protección contra el ruido

El 24C08B/16B emplea un circuito detector de umbral VCC que desactiva la lógica de borrado/escritura interna si el VCC está por debajo de 1,5 voltios en condiciones nominales.

Las entradas SCL y SDA tienen circuitos de filtro y disparo Schmitt que suprimen los picos de ruido para garantizar el funcionamiento adecuado del dispositivo incluso en un bus ruidoso.

FIGURA 7-1: LECTURA DE DIRECCIÓN ACTUAL

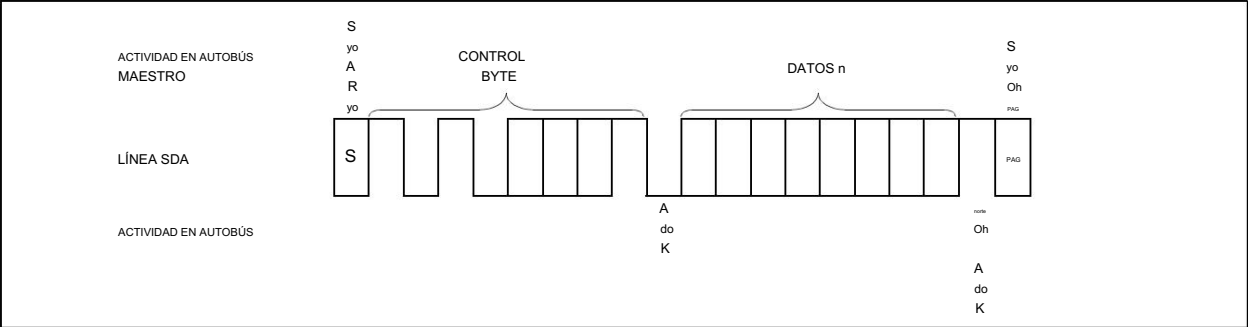


FIGURA 7-2: LECTURA ALEATORIA

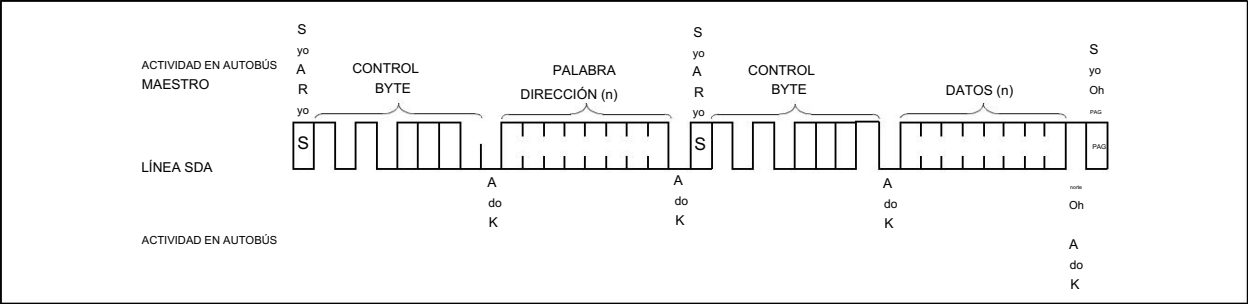
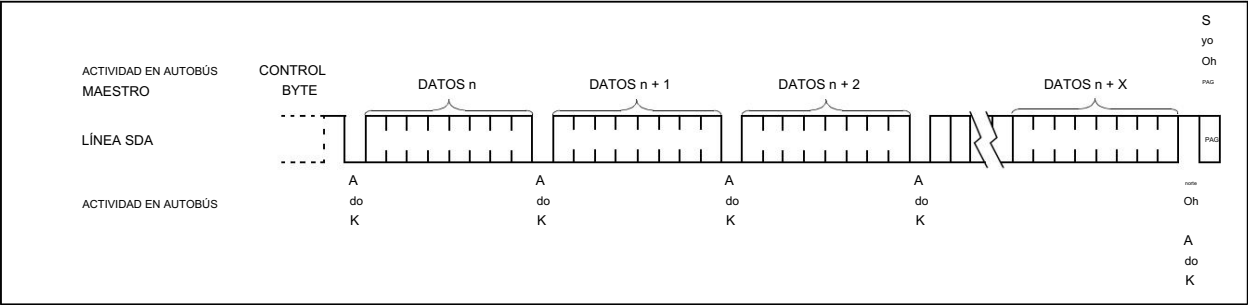


FIGURA 7-3: LECTURA SECUENCIAL



8.0 DESCRIPCIÓN DE LOS PINES

8.1 Dirección serial SDA/Entrada/Salida de datos

Este es un pin bidireccional que se utiliza para transferir direcciones y datos hacia y desde el dispositivo. Es un terminal de drenaje abierto, por lo tanto, el bus SDA requiere una resistencia pull-up a VCC (normalmente 10 kΩ).

Para la transferencia normal de datos, el SDA solo puede cambiar durante el nivel bajo de SCL. Los cambios durante el nivel alto de SCL se reservan para indicar las condiciones de INICIO y DETENCIÓN.

8.2 Reloj serial SCL

Esta entrada se utiliza para sincronizar la transferencia de datos desde y hacia el dispositivo.

8,3 WP

Este pin debe estar conectado a VSS o VCC.

Si está vinculado a VSS, se habilita el funcionamiento normal de la memoria (leer/escribir toda la memoria 000-7FF).

Si está vinculado a VCC, las operaciones de ESCRITURA se inhiben. Toda la memoria estará protegida contra escritura. Las operaciones de lectura no se ven afectadas.

Esta función permite al usuario utilizar el 24C08B/16B como una ROM serial cuando WP está habilitado (vinculado a VCC).

8.4 A0, A1, A2

Estos pines no los utiliza el 24C08B/16B. Se pueden dejar flotando o conectados a VSS o VCC.

NOTAS:

Sistema de identificación de productos 24C08B/16B

Para realizar un pedido u obtener información, por ejemplo, sobre precios o entregas, utilice los números de pieza indicados y consulte la fábrica o las oficinas de ventas indicadas.

24C08B/16B – E/P		
		Paquete:
		Temperatura
		Rango:
		Dispositivo:
		P = Plástico DIP (cuerpo de 300 milésimas), 8 conductores SL = SOIC de plástico (cuerpo de 150 milésimas), 14 conductores SN = SOIC de plástico (cuerpo de 150 milésimas), 8 conductores
		En blanco = 0°C a +70°C I = -40°C a +85°C E = -40°C a +125°C
		24C08B EEPROM en serie I2C de 8K 24C08BT 8K I2C EEPROM serial (cinta y carrete) EEPROM en serie I2C de 16 K 24C16B EEPROM serial I2C de 16 K 24C16BT (cinta y carrete)

Ventas y soporte

Hojas de datos

Los productos respaldados por una hoja de datos preliminar pueden tener una hoja de erratas que describe pequeñas diferencias operativas y soluciones alternativas recomendadas. Para determinar si existe una hoja de erratas para un dispositivo en particular, comuníquese con uno de los siguientes: 1.

Su oficina de ventas local de Microchip 2. El

Centro de documentación corporativa de Microchip FAX de EE. UU.: (602) 786-7277 3. El sitio mundial de Microchip (www.microchip.com)

Especifique qué dispositivo, revisión de silicio y hoja de datos (incluya el número de literatura) está utilizando.

Sistema de notificación de nuevos clientes

Regístrese en nuestro sitio web (www.microchip.com/cn) para recibir la información más actualizada sobre nuestros productos.

Tenga en cuenta los siguientes detalles de la función de protección de código en los dispositivos Microchip:

- Los productos de Microchip cumplen con las especificaciones contenidas en su hoja de datos de Microchip particular.
- Microchip cree que su familia de productos es una de las más seguras de su tipo en el mercado actual, cuando se utiliza de la manera prevista y en condiciones normales.
- Existen métodos deshonestos y posiblemente ilegales que se utilizan para violar la función de protección del código. Todos estos métodos, según nuestro conocimiento, requieren el uso de los productos de Microchip de una manera que no se ajusta a las especificaciones operativas contenidas en las hojas de datos de Microchip. Lo más probable es que la persona que lo haga esté cometiendo un robo de propiedad intelectual.
- Microchip está dispuesto a trabajar con el cliente que esté preocupado por la integridad de su código.
- Ni Microchip ni ningún otro fabricante de semiconductores puede garantizar la seguridad de su código. La protección del código no significa que estemos garantizando que el producto sea "irrompible".

La protección de códigos evoluciona constantemente. En Microchip nos comprometemos a mejorar continuamente las funciones de protección de códigos de nuestros productos. Los intentos de violar la función de protección de código de Microchip pueden constituir una violación de la Ley de Derechos de Autor del Milenio Digital. Si tales actos permitir el acceso no autorizado a su software u otro trabajo protegido por derechos de autor, puede tener derecho a presentar una demanda para obtener reparación en virtud de esa Ley.

Información contenida en esta publicación sobre el dispositivo

Las aplicaciones y similares se ofrecen únicamente a modo de sugerencia.

y puede ser reemplazado por actualizaciones. Es su responsabilidad

Asegúrese de que su aplicación cumpla con sus especificaciones.

No se otorga ninguna representación ni garantía y no se asume ninguna responsabilidad.

asumido por Microchip Technology Incorporated con respecto

a la exactitud o utilización de dicha información, o la infracción de

patentes u otros derechos de propiedad intelectual derivados de tales

Uso o no de los productos de Microchip como elementos críticos

Los componentes de los sistemas de soporte vital no están autorizados excepto

con la aprobación expresa por escrito de Microchip. No se otorgan licencias.

transmitida, implícitamente o de otro modo, bajo cualquier propiedad intelectual

derechos de propiedad.

Marcas comerciales

El nombre y el logotipo de Microchip, el logotipo de Microchip, Accuron, dsPIC, KEELOQ, microID, MPLAB, PIC, PICmicro, PICSTART, PRO MATE, PowerSmart, rPIC y SmartShunt son marcas comerciales registradas de Microchip Technology Incorporated en los EE. UU. y otros países.

AmpLab, FilterLab, MXDEV, MXLAB, PICMASTER, SEEVAL, SmartSensor y The Embedded Control Solutions Company son marcas comerciales registradas de Microchip Technology Incorporated en EE. UU.

Analog-for-the-Digital Age, Application Maestro, dsPICDEM, dsPICDEM.net, dsPICworks, ECAN, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, Migratable Memory, MPASM, MPLIB, MPLINK, MPSIM, PICkit, PICDEM, PICDEM.net, PICLAB, PICtail, PowerCal, PowerInfo, PowerMate, PowerTool, rLAB, rPICDEM, Select Mode, Smart Serial, SmartTel y Total Endurance son marcas comerciales de Microchip Technology Incorporated en los EE. UU. y otros países.

SQTP es una marca de servicio de Microchip Technology Incorporated en EE. UU.

Todas las demás marcas comerciales mencionadas en este documento son propiedad de sus respectivas empresas.

© 2004, Microchip Technology Incorporated, Impreso en EE. UU., Todos los derechos reservados.



Impreso en papel reciclado.

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip recibió la certificación del sistema de calidad ISO/TS-16949:2002 para su sede mundial y sus instalaciones de diseño y fabricación de obleas en Chandler y Tempe, Arizona y Mountain View, California, en octubre de 2003. Los procesos y procedimientos del sistema de calidad de la empresa se aplican a sus microcontroladores PICmicro® de 8 bits, dispositivos de salto de código KEELOQ®, EEPROM seriales, microperiféricos, memoria no volátil y productos analógicos. Además, el sistema de calidad de Microchip para el diseño y la fabricación de sistemas de desarrollo cuenta con la certificación ISO 9001:2000.



VENTAS Y SERVICIO A NIVEL MUNDIAL

Oficina corporativa

de AMERICAS 2355
West Chandler Blvd.
Chandler, AZ 85224-6199 Tel:
480-792-7200 Fax:
480-792-7277 Soporte
técnico: 480-792-7627 Dirección web:
www.microchip.com Atlanta 3780 Mansell
Road,
Suite 130 Alpharetta, GA 30022 Tel:
770-640-0034 Fax:
770-640-0307

Bostón

2 Lan Drive, Suite 120
Westford, Massachusetts 01886
Teléfono: 978-692-3848
Teléfono: 978-692-3821

Chicago

333 Pierce Road, Suite 180
Itasca, Illinois 60143
Teléfono: 630-285-0071
Teléfono: 630-285-0075

Dallas

16200 Addison Road, Suite 255
Plaza Addison
Addison, Texas 75001
Teléfono: 972-818-7423
Teléfono: 972-818-2924

Detroit

Edificio de oficinas Tri-Atria
32255 Carretera del Noroeste, Suite 190
Colinas de Farmington, Michigan 48334
Teléfono: 248-538-2250
Teléfono: 248-538-2260

Kokomo

2767 S. Albright Road
Kokomo, IN 46902
Teléfono: 765-864-8360
Fax: 765-864-8387

Los Angeles 25950

Acero St., Suite 200 Mission Viejo, CA
92691 Tel: 949-462-9523 Fax:
949-462-9608

San José

Avenida Terra Bella 1300
Vista de montaña, CA 94043
Teléfono: 650-215-1444
Teléfono: 650-961-0286

Toronto

6285 Northam Drive, Suite 108
Mississauga, Ontario L4V 1X5, Canadá
Teléfono: 905-673-0699
Teléfono: 905-673-6509

ASIA/PACÍFICO

Australia

Tecnología Microchip Australia Pty Ltd
Unidad 32 Calle Rawson 41
Epping 2121, Nueva Gales del Sur
Sídney, Australia
Teléfono: 61-2-9868-6733
Teléfono: 61-2-9868-6755

China - Unidad de
Beijing 706B
Wan Tai Bei Hai Bldg.
No. 6, calle Chaoyangmen Bei.
Pekin, 100027, China Tel:
86-10-85282100 Fax:
86-10-85282104 China -

Sala Chengdu. 2401-2402,
piso 24, Ming Xing Financial Tower
No. 88 TIDU Street Chengdu
610016, China Tel:
86-28-86766200 Fax:
86-28-86766599 China -
Fuzhou Unidad 28F, World
Trade Plaza No. 71

Wusi Road Fuzhou 350001, China
Tel: 86-591-7503506
Fax: 86-591-7503521 China
- RAE de Hong Kong
Unidad 901-6, Torre 2,
Metroplaza 223 Hing Fong Road Kwai
Fong, NT, Hong Kong Tel: 852-2401-1200
Fax: 852-2401-3431 China
- Shanghai Sala 701, edificio. B Far
East International Plaza
No. 317 Xian Xia Road

Shanghai, 200051 Tel:
86-21-6275-5700 Fax:
86-21-6275-5060 China - Shenzhen
Rm. 1812, 18/F, Building A,
United Plaza No. 5022
Binhe Road, Futian District
Shenzhen 518033, China
Tel: 86-755-82901380 Fax:

86-755-8295-1393 China - Shunde Room 401,
Hongjian Building, No. 2 Fengxiangnan Road,
Ronggui Town, Shunde District,
Foshan City, Guangdong
528303, China Tel:
86-757-28395507 Fax:
86-757-28395571 China - Qingdao Rm.
B505A, Fullhope Plaza, No. 12 Hong Kong Central Rd.

Qingdao 266071, China Tel:
86-532-5027355 Fax: 86-532-5027205 India Divyasree

Chambers 1er piso, ala A
(A3/A4)
No. 11, O'Shaughnessy Road
Bangalore, 560 025, India Tel:
91-80-22290061 Fax: 91-80-22290062 Japón Yusen
Shin
Yokohama Building 10F 3-17-2, Shin
Yokohama, Kohoku-ku, Yokohama, Kanagawa,
222-0033, Japón Tel: 81-45-471- 6166 Fax:
81-45-471-6122 Corea 168-1, Youngbo Bldg. 3 Floor
Samsung-
Dong, Kangnam-Ku Seúl, Corea
135-882 Tel: 82-2-554-7200 Fax:
82-2-558-5932 o
82-2-558-5934

Singapur 200
Middle Road #07-02
Prime Centre Singapur,
188980 Tel: 65-6334-8870
Fax: 65-6334-8850 Taiwán Sucursal de Kaohsiung
30F - 1
No. 8 Min Chuan 2nd
Road Kaohsiung
806, Taiwán Tel:
886-7-536-4816 Fax:
886-7-536-4817 Taiwán
Sucursal de Taiwán 11F-3,
No. 207
Tung Hua North
Road Taipei, 105,
Taiwán Tel: 886-2-2717-7175
Fax: 886-2-2545-0139
Taiwán Sucursal de Taiwán 13F-3, No. 295, Sec. 2, Kung
Fu Road
Hsinchu City 300,
Taiwán Tel: 886-3-572-9526 Fax: 886-3-572-6459

EUROPA

Austria

Calle Durisol 2
A-4600 Wels
Austria
Teléfono: 43-7242-2244-399
Teléfono: 43-7242-2244-393

Dinamarca

Centro de negocios Regus
Lautrup hoy 1-3
Ballerup DK-2750 Dinamarca
Teléfono: 45-4420-9895 Fax: 45-4420-9910

Francia

Parque de actividades del Moulin de Massy
43 Calle Saule Trapu
Batiment A - 1er Estacionamiento
91300 Massy, Francia
Teléfono: 33-1-69-53-63-20
Teléfono: 33-1-69-30-90-79

Alemania

Calle Steinheilstraße 10
D-85737 Ismaning, Alemania
Teléfono: 49-89-627-144-0
Teléfono: 49-89-627-144-44

Italia

Via Salvatore Quasimodo, 12
20025 Legnano (Michigan)
Milán, Italia
Teléfono: 39-0331-742611
Teléfono: 39-0331-466781

Países Bajos

Plaza Wägenburght 4
NL-5152 JR, Drunen, Países Bajos
Teléfono: 31-416-690399
Teléfono: 31-416-690340

Reino Unido

Carretera Eskdale 505
Triángulo ganador
Wokingham
Berkshire, Inglaterra RG41 5TU
Teléfono: 44-118-921-5869
Teléfono: 44-118-921-5820