

Indicaciones:

Las preguntas resaltadas con color **naranja** son preguntas cuyas respuestas no están confirmadas en el libro.
Las preguntas resaltadas con color **rojo** son preguntas cuyas respuestas no se encuentran no han sido resueltas por los autores de este solucionario.

SOLUCIONARIO DEL LIBRO MICROPROCESADORES INTEL

BARRY BREY 7° EDICIÓN

CAPITULO 01: Introducción al microprocesador y la computadora

1. ¿Quién desarrollo la maquina analítica?

Charles Babbage

2. En el censo de 1890 se utilizo un nuevo dispositivo llamado tarjeta perforada. ¿Quién desarrollo la tarjeta perforada?

Herman Hollerith

3. ¿Quién fue el fundador de IBM corporation?

Herman Hollerith

4. ¿Quién desarrollo la primera calculadora electrónica?

Konrad Zuse

5. ¿Para que propósito se desarrollo el primer sistema computacional electrónico?

Probablemente para diseño de aeronaves y misiles durante la II guerra mundial

6. ¿La primera computadora programable de propósito general se llamo?

ENIAC

7. El primer microprocesador en el mundo fue desarrollado en 1971 por

El Intel 4004 por Federico Faggin, Ted Hoff y Stan Mayor

8. ¿Quién era la condesa de Lovelace?

Augusta Ada Byron

9. ¿Quién desarrollo el primer lenguaje de programación llamado FLOWMATIC?

Grace Hopper

10. ¿Qué es una maquina de Von Neuman?

Una maquina que almacena las instrucciones de un programa en el sistema de memoria

CAPITULO 02: El microprocesador y su arquitectura

1. ¿Que son los registros visibles para los programas?

Son registros que se utilizan durante la programación de aplicaciones y se especifican mediante las instrucciones. Los microprocesadores 8086 al Pentium II se consideran visibles para los programas.

2. El 80286 direcciona registros que son de 8 y de 16 bits.

3. ¿Cuáles microprocesadores pueden direccionar los registros extendidos?

Los microprocesadores 80386 y posteriores (80486, Pentium, Pentium Pro y Pentium II, etc.)

4. El registro extendido BX se direcciona como EBX.

5. ¿Cuál registro guarda la cuenta para algunas instrucciones?

ECX (conteo)

6. ¿Cuál es el propósito del registro PI/EIP?

Guarda la dirección de desplazamiento del siguiente paso en el programa

7. ¿Cuáles son las operaciones aritméticas que no modifican el bit de bandera de acarreo?

En las transferencias de datos o cuando se realiza una operación de control

8. ¿Ocurrirá un desbordamiento si se suma un FFH con signo a un 01H con signo?

No, si suma +1 y -1 el resultado será cero, que es un número válido.

9. Se dice que un número que contiene 3 bits uno tiene paridad impar.

10. ¿Cuál bit de bandera controla la terminal INTR en el microprocesador?

La bandera I

CAPITULO 03: Modos de Direccionamiento –JRM

1. ¿Qué hace las siguientes instrucciones MOV?

MOV AX,BX	COPIAR BX EN AX
MOV BX, AX	COPIAR AX EN BX
MOV BL,CH	COPIAR CH EN BL
MOV AX, CS	COPIAR CS EN AX

2. Liste Los Registros De 08 Bits Que Se Utiliza Para El Direccionamiento De Registro

AL, AH, BL, BH, CL, CH, DL, DH

3. Liste Los Registros De 16 Bits Que Se Utiliza Para El Direccionamiento De Los Registros.

AX, BX, CX, DX, SP, BP, SI, DI

4. Liste Los Registros De 32 Bits Que Se Utilicen Para El Direccionamiento De Registros En

Los Procesadores 8086 A Pentium 4
EAX, EBC, EDX, ESP, EBP, EDI, ESI

5. Liste Los Registros De 16 Bits Que Se Utiliza Para El Direccionamiento De Registros Mediante PUSH ,MOV Y POP

CS, ES, DS, SS, FS y GS

6. ¿Que Error Tiene La Instrucción MOV BL,CX?

NO SE PUEDE ESPECIFICAR TAMAÑOS DE REGISTROS MIXTOS

7. ¿Que Error Tiene La Instrucción MOV DS,SS?

NO SE PERMITE COPIAR DE SEGMENTO A SEGMENTO

8.- Seleccione Una Instrucción Para Cada Una De Las Tareas

COPIAR EBX EN EDX	MOV EDX,EBX
COPIAR BL EN CL	MOV CL,BL
COPIAR SI EN BX	MOV BX ,SI
COPIAR DS EN AX	MOV AX, DS
COPIAR AL EN AH	MOV AH,AL

9. Seleccione Una Instrucción Para Cada una De Las Siguientes Tareas

MOVER 12H HACIA AL	MOV AL ,12H
MOVER 123H HACIA AX	MOV AX,123H
MOVER OCDM HACIA CL	MOV CL,OCDM
MOVER 100H HACIA SI	MOV SI,100H
MOVER 1200A2H HACIA EBX	MOV EBX,1200A2H

10.-Que Símbolo Especial Se Utiliza Algunas Veces Para Denotar Datos Inmediatos.

El símbolo #

CAPITULO 04: Instrucciones para mover datos

1. El primer byte de una instrucción es el código de operación a menos que contenga uno de los prefijos de sustitución.

2. Describa el propósito de los bits D y W que se encuentran en algunas instrucciones en lenguaje maquina.

El bit D indica la dirección de flujo para los datos (REG hacia R/M o R/M hacia REG) y el bit W indica el tamaño de los datos (byte o palabra / doble palabra)

3. Qué información se especifica mediante el campo MOD en un instrucción en lenguaje maquina?

Selecciona el modo de operación de direccionamiento para una instrucción en lenguaje maquina

4.

se si el campo de destino (REG) de una instrucción contiene 010 bits? ¿Qué registro DL

5. ¿Como se selecciona los registros de 32 bits en el microprocesador 80486?

Estableciendo el modificador .368 después de la instrucción .MODEL

6. Qué modo de direccionamiento de memoria se especifica cuando R/M= 001, con MOD=00 para una instrucción de 16 bits?

DS:[BX+DI]

7. Identifique los registros de segmento predeterminado que se asignan a los siguientes:

- (a) SP
- (b) EBX
- (c) DI
- (d) EBP
- (e) SI

(a): apuntador de la pila, (b): índice de base de 32 bits, (c): índice de destino, (d): apuntador de base de 32 bits, (e): índice de origen

8. Convierta el número 8B07H de lenguaje maquina a lenguaje ensamblador.

MOV AL,[BX]

9. Convierta un número 8B9E004CH de lenguaje maquina a lenguaje ensamblador.

10. Si parece una instrucción MOV SI,[BX+2] en un programa ¿Cuál es su equivalente en lenguaje máquina ?

8B7702

CAPITULO 05: Instrucciones aritméticas y lógicas

1. Seleccione una instrucción ADD que:

- a) **Sume BX a AX** ADD AX, BX
- b) **Sume 12H a AL** ADD AL, 12H
- c) **Sume EDI Y EBP** ADD EBP, EDI
- d) **Sume 22H a CX** ADD CX, 22H

- e) **Sume a AL los datos direccionados por SI** ADD AI, [SI]
 f) **Sume CX a los datos almacenados en la posición de memoria RANA** ADD RANA, CX

2. ¿Cuál es el error en la instrucción ADD ECX, AX?

No pueden usar registros de tamaño mixto

3. ¿Es posible sumar CX a DS con la instrucción ADD?

No porque no se permite la suma de registro de segmentos

4. Si AX=100H y DX=20FF, liste la suma y el contenido de cada bit del registro de banderas (C,A,S,Z y O) después de ejecutar la instrucción ADD AX,DX

AX=3100H, C=0, A=1, S=0, Z=0 y O=0

5. Desarrolle una secuencia corta de instrucciones para suma AL, BL, CL y AH. Almacene la suma en el registro DH

```
ADD DI, AL
ADD DI, BL
ADD DI, CL
ADD DI, AH
```

6. Desarrolle una secuencia corta de instrucciones para sumar AX, BX, CX, DX y SP. Almacene la suma en el registro DI.

```
ADD AX, BX
ADD AX, CX
ADD AX, DX
ADD AX, SP
ADD DI, AX
```

7. Desarrolle una secuencia corta de instrucciones para sumar ECX, EDX y ESI. Almacene la suma en el registro EDI.

```
ADD EDI, ECX
ADD EDI, EDX
ADD EDI, ESI
```

8. Seleccione una instrucción para sumar BX a DX, y que también sume el contenido de la bandera de acarreo (C) al resultado.

```
ADC DX, BX
```

9. Seleccione una instrucción que sume 1 al contenido del registro SP.

```
INC SP -> SP=SP+1
```

10. ¿Cuál es el error en la instrucción INC [BX]?

El ensamblador no puede determinar el tamaño de la posición de memoria

Debería escribirse: **INC BYTE PTR [BX]**
INC WORD PTR [BX]
INC DWORD PTR [BX]

CAPITULO 06: Instrucciones de control de programas

1. ¿Qué es un salto (JMP) Corto?

Se llaman saltos relativos. Es una instrucción de 2 bytes que permite saltos hacia posiciones de memoria que estén dentro del rango de +127 y -128 bytes desde la dirección que sigue después del salto.

2. ¿Qué tipo de JMP se utiliza cuando se brinca a cualquier lugar dentro de un segmento de código actual?

JMP cercano (intrasegmento)

3. ¿Qué tipo de instrucción JMP permite que el programa continúe su ejecución en cualquier posición de memoria en el sistema?

JMP lejano(intersegmento)

4. ¿Qué instrucción JMP es de 5 bytes?

Un salto (JMP) lejano

Los bytes 2 y 3 => contienen la nueva dirección del desplazamiento

Los bytes 4 y 5 => contienen la nueva dirección del segmento

5. ¿Cuál es el rango de un salto cercano en los microprocesadores 386-Pentium 4?

El rango es de ± 2 Gbytes

6. Indique el tipo de instrucción JMP (corto, cercano, lejano) que se ensambla para los siguientes casos.

(a) Si la distancia es de 0210H => cercana

(b) Si la distancia es de 0020H => corto

(c) Si la distancia es de 10000H => lejano

7. ¿Qué puede decirse sobre una etiqueta que va seguida del signo de los 2 puntos?

Que es una etiqueta externa

8. ¿Cuál registro o registros cambia el salto cercano para modificar la dirección del programa?

El registro IP o EIP

9. ¿Cuál registro o registros cambia el salto lejano para modificar la dirección del programa?

Los registros CS y IP

10. Explique qué hace la instrucción JMP AX. Identifíquela como una instrucción de salto cercano o lejano.

La instrucción JMP AX salta hacia la dirección de desplazamiento que se almacena en AX, esto solo puede ser un salto cercano.

CAPITULO 07: Uso del lenguaje ensamblador con c/c++

1.- ¿Soporta el ensamblador en línea macro secuencias en lenguaje ensamblador?

No, la principal limitación del ensamblador en línea es que no puede utilizar macro secuencias o instrucciones condicionales del flujo del programa.

2.- ¿Puede un byte definirse en el ensamblador en línea mediante el uso de la directiva DB?

No, los bytes deben definirse en C++ mediante el uso de char o de _int8.

3.- ¿Como se definen las etiquetas en el ensamblador de línea?

Se define poniendo un nombre para la etiqueta seguida de dos puntos.

4.- ¿Que registros pueden usarse en lenguaje ensamblador (ya sea módulos en línea o enlazados) sin almacenarse?

EAX, EBX, ECX, EDX y ES

5.- ¿Que registro se utiliza para devolver datos enteros de lenguaje ensamblador al programa en lenguaje C++ que hizo la llamada?

6.- ¿Que registro se utiliza para devolver datos tipos punto flotante de lenguaje ensamblador al programa en lenguaje C++ que hizo la llamada?

La pila del coprocesador de uso flotante.

7.- ¿Es posible utilizar la instrucción .if en el ensamblador de línea?

No, porque .if es un comando de MASM y el ensamblador en línea no soporta los comandos condicionales del MASM

8.- En el ejemplo 7-3, explique como la instrucción mov dl, cadena1[si] accede a los datos de cadena1.

Accede a los datos en el arreglo cadena1 mediante el uso del registro SI para indicar el elemento tipo cadena.

9.- En el ejemplo 7-3, explique por que se saco y se metió el registro SI.

Porque solo se pueden usar AX, BX, CX, DX y ES sin usar PUSH y POP, de lo contrario podría producirse algún error.

10.- Observe que en el ejemplo 7-5 no se utilizan bibliotecas de C++ (#incluye) ¿Piensa que el código compilado para este programa es mas pequeño que para un programa que realiza la misma tarea en lenguaje C++? ¿Por qué?

Si no se utilizan encabezados para un programa en C++, será mucho más pequeño.

CAPITULO 8: Programación del microprocesador

1. El ensamblador convierte un archivo fuente en un archivo objeto hexadecimal

2. ¿Qué archivos se generan a partir del archivo fuente PRUEBA.ASM, si éste se procesa mediante ML.EXE?

Cuando se ensambla el archivo PRUEBA.ASM, genera el archivo PRUEBA.OBJ y el archivo PRUEBA.EXE si no aparecen modificadores en la línea de comandos.

3. El programa enlazador vincula los archivos objeto y los archivos de biblioteca para crear un archivo ejecutable.

4. ¿Qué indica la directiva PUBLIC cuando se coloca en el módulo de un programa?

PUBLIC indica que hay una etiqueta disponible para otros módulos del programa.

5. ¿Qué indica la directiva EXTERN cuando se coloca en el módulo de un programa?

EXTERN declara que las etiquetas son externas para un módulo

6. ¿Qué directiva aparece con las etiquetas definidas como externas?

EXTRN

7. Describa el funcionamiento de un archivo de biblioteca que se enlaza a otros archivos objeto mediante el programa enlazador

El programa enlazador saca los procedimientos del archivo de biblioteca que requiere el programa y los enlaza al mismo.

8. ¿Qué directivas de lenguaje ensamblador delinean una macrosecuencia?

MACRO y ENDM

9. ¿Qué es una macrosecuencia?

Es un grupo de instrucciones para realizar una tarea. A diferencia de un procedimiento, la macro se inserta en el programa en el punto en donde va a utilizarse

10. ¿Cómo se transfieren los parámetros a una macrosecuencia?

Los parámetros se pasan a una macro a través de una lista de parámetros que va después de la palabra clave MACRO (en la misma línea)

CAPITULO 9

1. Liste las diferencias entre los microprocesadores 8086 y 8088.

Las principales diferencias entre el 8086 y el 8088 son:

Un bus de datos de 8 bits en el 8088 un bus de datos de 16 bits en el 8086, una terminal \overline{SSO} en el 8088 en el lugar de \overline{BHE} en el 8086, y un terminal IO/ \overline{M} en el 8088 en vez de una terminal M/ \overline{IO} en el 8086.

2. ¿Es el 8086/8088 compatible con TTL? Explique su respuesta.

Sí y no. El control de corriente de un cero lógico se reduce a 2.0mA y la inmunidad al ruido se reduce a 350mV.

3. ¿Cuál es el factor de salida del 8086/8088 para los siguientes dispositivos?:

- (a) **74XXX TTL:** 1
- (b) **47ALSXXX TTL:** 10
- (c) **74HCXXX CMOS:** 10

4. ¿Qué información aparece en el bus de direcciones/datos del 8088 cuando ALE esta activa?

Los bits de dirección $A_0 - A_7$.

5. ¿Cuáles son los fines de los bits de estado S_3 y S_4 ?

Los bits S_4 y S_3 muestran cual segmento se utiliza durante el ciclo de bus actual.. estos dos bits de estado podrían utilizarse para direccionar cuatro bancos de memoria separados de 1 Mbyte si se decodifican como A_{21} y A_{20} .

6. ¿Qué condición indica un 0 lógico en el terminal RD del 8086/8088?

Una operación de lectura.

7. Explique la operación de la terminal \overline{TEST} y de la instrucción WAIT.

La terminal Prueba es una entrada que se evalúa mediante la instrucción WAIT. Si \overline{TEST} es un 0 lógico, la instrucción WAIT funciona como una instrucción NOP y si \overline{TEST} es un 1 lógico, la instrucción WAIT espera a que \overline{TEST} se un 0 lógico. Esta terminal se conecta con más frecuencia al coprocesador numérico.

8. Describa la señal que se aplica a la terminal de entrada CLK de los microprocesadores 8086/8088.

El ciclo de trabajo debe ser del 33%.

9. ¿Qué modo de operación se selecciona cuando MN/MX se conecta a tierra?

Modo máximo.

10. ¿Qué indica la señal de estrobo WR que proviene del 8086/8088 sobre la operación del 8086/8088?

Que se está llevando a cabo una operación de escritura.

CAPITULO 10: Interfaz de memoria

1. ¿Qué tipos de conexiones son comunes para todos los dispositivos de memoria?

Son las entradas de dirección, las salidas ó entradas/salidas de datos, cierto tipo de entrada de selección y por lo menos una entrada de control.

2. Liste el número de palabras en cada dispositivo de memoria para los siguientes números de conexiones de dirección

- a) **8** → 256
- b) **11** → 2k
- c) **12** → 4k
- d) **13** → 8k

3. Liste el número de elementos de datos que se almacenan en c/u de los siguientes dispositivos de memoria y el número de bits en c/dato

- a) **2Kx4** → 2k posiciones de memoria de 4 bits cada una; ó 2048 posiciones de memoria de 4 bits cada una
- b) **1Kx1** → 1k (1024) posiciones de memoria de 1 bit cada una
- c) **4Kx8** → 4k (4096) posiciones de memoria de 8 bits cada una
- d) **16Kx1** → 16k (16384) posiciones de memoria de 1 bit cada una
- e) **64Kx4** → 64k (65536) posiciones de memoria de 4 bits cada una

4. ¿Cuál es el propósito de la terminal \overline{CS} o \overline{CE} en un componente de memoria?
Selecciona o HABILITA el dispositivo de memoria.

5. ¿Cuál es el propósito de la terminal \overline{OE} en un dispositivo de memoria?
Permite que los datos fluyan de las terminales de datos de salida de la ROM.

6. ¿Cuál es el propósito de la terminal \overline{WE} en una SRAM?
Produce una operación de lectura.

7. ¿Cuántos bytes de almacenamiento contienen los siguientes dispositivos de memoria EPROM?

- a) **2708** → 1k bytes
- b) **2716** → 2k bytes
- c) **2732** → 4k bytes
- d) **2764** → 8k bytes
- e) **27512** → 64k bytes

8. ¿Por qué una EPROM de 450ns no funciona directamente con un 8088 a 5MHz?
El microprocesador permite 460ns para la memoria a 5 MHz, pero como hay un pequeño retraso en las conexiones a memoria, sería mejor no utilizar un dispositivo de memoria de 450ns en dicho sistema sin un estado de espera.

9. ¿Qué puede decirse acerca de la cantidad de tiempo que se necesita para borrar y escribir en una posición de un dispositivo de memoria FLASH?
Este dispositivo de memoria puede borrarse en el sistema mediante electricidad, pero requiere más tiempo para borrarse que una RAM normal. Permite funcionar a velocidades muy superiores cuando los sistemas emplean lectura y escritura en diferentes puntos de esta memoria al mismo tiempo.

10. ¿Qué tipo de dispositivo utiliza el acrónimo SRAM?
La Memoria Estática de Acceso Aleatorio

CAPITULO 11: Interfaz básica de E/S

1.- Explique en qué sentido fluyen los datos para unas instrucciones IN y OUT

IN.- Introduce datos desde un dispositivo de E/S externo hacia el registro AL (8bit) o AX (16 bits)

OUT.- Envía datos des AL o AX hacia un dispositivo de E/S externo

2.- ¿En dónde se almacena el número de puerto E/S para una instrucción de E/S fija?

La dirección de E/S se almacena en el segundo byte de la instrucción.

3.- ¿En dónde se almacena el número de puerto E/S para una instrucción de E/S variable?

En el número de puerto de E/S de 16 bits.- en DX

4.- ¿En dónde se almacena el número de puerto E/S para una instrucción de E/S de cadena?

En el número de puerto de E/S de 16 bits.- en DX

5.- ¿En cuál registro se introducen datos mediante la instrucción IN de 16 bits?

En el registro DX

6.- Describa la operación de la instrucción OUTSB

Se envía un byte desde la posición de memoria del segmento de datos direccionado por SI hacia el puerto direccionado por DX, después SI=SI+-1

7.- Describa la operación de la instrucción INSW

Se introduce una palabra desde el puerto direccionado por DI y se almacena en la posición de memoria del segmento extra direccionada por DI después DI = DI+-2

8.- Compare un sistema de E/S por asignación de memoria con un sistema de E/S aislada

E/S por asignación de memoria	E/S aislada
<ul style="list-style-type: none"> No utiliza las instrucciones de memoria IN, INS, OUT y OUTS. En realidad se utiliza cualquier instrucción que transfiere datos entre el microprocesador y la memoria 	<ul style="list-style-type: none"> Se deben emplear las instrucciones IN, INS, OUT, OUTS

9.- ¿Cuál es la interfaz básica de entrada?

El dispositivo básico para entrada es un conjunto de búferes (registros) de tres estados.

10.- ¿Cuál es la interfaz básica de salida?

Es un enclavamiento que captura los datos de salida y los retiene para el dispositivo de salida.

CAPITULO 12 : Interrupciones

1. ¿Qué es lo que se interrumpe debido a una interrupción?

Interrumpe el programa que se está ejecutando en cualquier punto dado

2. Defina el termino interrupción

Una interrupción es una llamada a una subrutina iniciada por hardware o software.

3. ¿Qué es lo que se llama debido a una interrupción?

Se llama a un procedimiento el cual mediante el manejador de interrupciones o un procedimiento de servicio de interrupciones.

4. ¿Por qué las interrupciones liberan tiempo para el microprocesador?

Una interrupción solo utiliza tiempo de la computadora cuando se activa.

5. Liste las terminales de interrupción en el microprocesador

INTR, NMI, INTA.

6. Liste las 5 instrucciones de interrupción para el microprocesador

INT, INT3, INTO, CLI, STI.

7. ¿Qué es un vector de interrupción?

Es un elemento imprescindible para comprender las interrupciones de hardware y software.

8. ¿En qué parte de la memoria del microprocesador se encuentran los vectores de interrupción?

En el primer 1Kbyte del sistema de memoria en modo real y en cualquier parte de modo protegido.

9. ¿Cuántos vectores de interrupción distintos se encuentran en la tabla de vectores de interrupción?

256

10. ¿Qué vectores de interrupción están reservados por Intel?

Del 00H al 1FH. (Las primeras 32 posiciones)

CAPITULO 13: Acceso directo a memoria

1. ¿Qué terminales del microprocesador se utilizan para solicitar y aceptar una transferencia por DMA?

Hay dos señales de control que se utilizan para solicitar y admitir una transferencia de acceso directo a memoria (DMA) en el sistema basado en microprocesador. La terminal HOLD es una entrada que se utiliza para solicitar una acción de DMA y la terminal HLDA es una salida que admite la acción de DMA.

2. Explique lo que ocurre cada vez que se coloca un 1 lógico en la terminal de entrada HOLD.

El microprocesador suspende la ejecución de la instrucción actual y flota su dirección, información y canales para control.

3. Una lectura de DMA transfiere datos desde _____ hacia _____

Una lectura de DMA transfiere datos desde LA MEMORIA hacia EL DISPOSITIVO DE E/S.

4. Una escritura de DMA transfiere datos desde _____ hacia _____

Una escritura de DMA transfiere datos desde EL DISPOSITIVO DE E/S hacia LA MEMORIA.

5. ¿A través de qué señales del bus selecciona el controlador de DMA para seleccionar el dispositivo de E/S que se va a utilizar durante una transferencia por DMA?

Señales de control e información sobre direcciones de memoria durante la transferencia por DMA.

6. ¿Qué señal de terminal utiliza el controlador de DMA para seleccionar el dispositivo de E/S que se va a utilizar durante una transferencia por DMA?

Es la terminal DACK

7. ¿Qué es una transferencia por DMA de memoria a memoria?

Una transferencia DMA consiste principalmente en copiar un bloque de memoria de un dispositivo a otro. En lugar de que la CPU inicie la transferencia, la transferencia se lleva a cabo por el controlador DMA. Un ejemplo típico es mover un bloque de memoria desde una memoria externa a una interna más rápida. Tal operación no ocupa el procesador y como resultado puede ser planificado para efectuar otras tareas.

Un ejemplo de transferencia DMA de memoria a memoria: suponga que el contenido de las ubicaciones de memoria 10000H-13FFFH debe ser transferido a las ubicaciones de memoria

14000H-17FFFH. Esto se logra mediante una instrucción repetida de movimiento de cadena o, de manera más rápida, con el controlador de DMA.

8. Describa el efecto en el microprocesador y el controlador de DMA cuando las terminales HOLD y HLDA están en el nivel de 1 lógico.

El microprocesador es ideal y el controlador DMA gobierna al sistema.

9. Describa el efecto en el microprocesador y el controlador de DMA cuando las terminales HOLD y HLDA están en el nivel de 0 lógico.

10. El controlador de DMA 8237 es un controlador de DMA de _____ canales.

El controlador de DMA 8237 es un controlador de DMA de **CUATRO** canales.

CAPITULO 14: El Coprocesador aritmético, las tecnologías MMX y SIMD

1. Liste los tres tipos de datos que se cargan o se almacenan en memoria mediante el coprocesador.

Estos tipos de datos son: Entero con signo, BCD y Punto flotante.

2. Liste los tres tipos de datos enteros, el rango de los enteros que puede almacenarse en ellos y el número de bits que se asigna a cada uno.

Palabra (16 bits, $\pm 32K$)

Doble Palabra (32 bits, $\pm 2 G$)

Palabra cuádruple (64 bits, $\pm 9 \times 10^{18}$)

3. Explique cómo el coprocesador almacena un número BCD en memoria.

El formato decimal codificado binario (BCD) requiere 80 bits de memoria. Cada número se almacena como un entero empaquetado de 18 dígitos en nueve bytes de memoria con dos dígitos por byte. El décimo byte contiene sólo un bit de signo para el número BCD con signo de 18 dígitos.

La figura a continuación muestra el formato el numero BCD que se utiliza con el coprocesador aritmético. Observe que tanto los números positivos como los negativos se almacenan en formato real y nunca en formato de complemento a diez.

79

0

Byte de signo	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

FORMATO DE DATOS BCD PARA LA FAMILIA 80X87 DE COPROCESADORES ARITMÉTICOS

4. Liste los tres tipos de números de punto flotante que se utilizan con el coprocesador y el número de bits binarios que se asignan a cada uno.

Precisión simple (32 bits)

Precisión temporal (64 bits)

Precisión temporal (128 bits)

5. Convierta los siguientes números decimales en números de punto flotante con precisión simple:

- a) 28.75
- b) 624
- c) -0.615
- d) +0.0
- e) -1000.5

6. Convierta los siguientes números de punto flotante con precisión simple en decimales:

- | | | | | | |
|----|----------|----------|----------|----------|---------------|
| a) | 11000000 | 11110000 | 00000000 | 00000000 | <u>-7.75</u> |
| b) | 00111111 | 00010000 | 00000000 | 00000000 | <u>0.5625</u> |
| c) | 01000011 | 10011001 | 00000000 | 00000000 | <u>76.5</u> |
| d) | 01000000 | 00000000 | 00000000 | 00000000 | <u>20.0</u> |
| f) | 00000000 | 00000000 | 00000000 | 00000000 | <u>0.0</u> |

7. Explique qué hace el coprocesador cuando se ejecuta una instrucción normal del microprocesador.

El coprocesador aritmético funciona en paralelo con el microprocesador

8. Explique qué hace el microprocesador cuando se ejecuta una instrucción del coprocesador.

El microprocesador continúa ejecutando instrucciones de microprocesador (tipo entero), mientras que el coprocesador ejecuta una instrucción de punto flotante.

9. ¿Cuál es el propósito de los bits C_3 - C_0 en el registro de estado?

Los bits de código de condición indican condiciones relacionadas con el coprocesador.

10. ¿Qué operación se logra mediante la instrucción FSTSW AX?

Copia el registro de estado del coprocesador en AX.

CAPITULO 15: Interfaz de Bus**1. ¿A qué corresponde las letras ISA como acrónimo?**

Corresponden a Arquitectura Estándar de la Industria

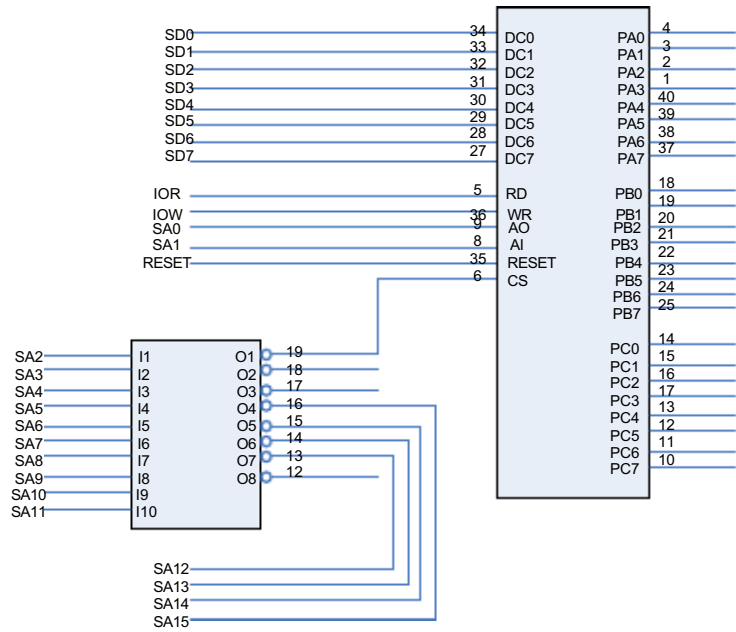
2. ¿Qué tamaño de transferencia de datos soporta del sistema de bus ISA?

De 8 o de 16 bits, dependiendo de la configuración de zócalo

3. ¿Se utiliza la interfaz de bus ISA con frecuencia para la expansión de memoria?

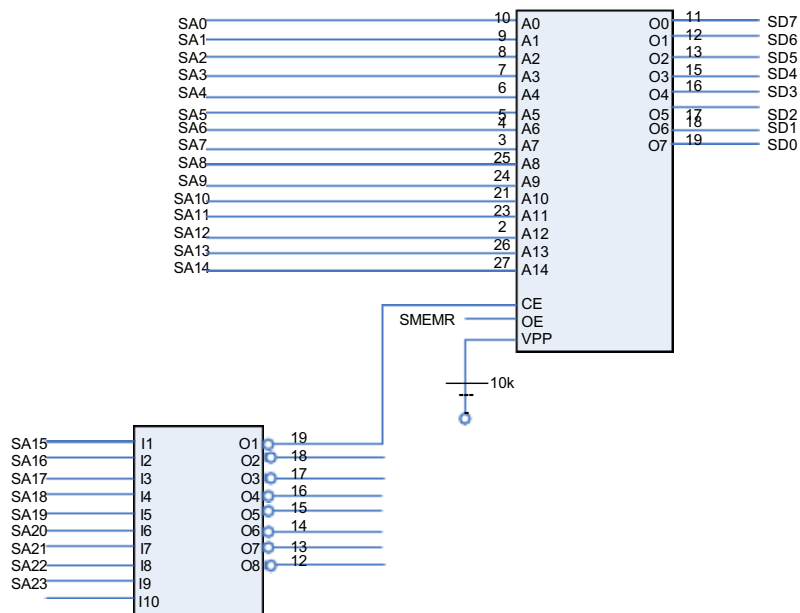
Es raro que se agregue memoria a cualquier tarjeta de bus ISA ya que solo opera a una velocidad de 8 MHz

4. Desarrolle una interfaz de bus ISA con frecuencia para la expansión de la memoria

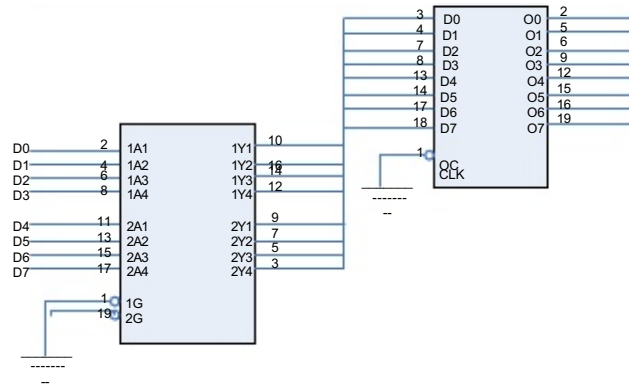


5. Desarrolle una interfaz de bus ISA que decodifique los puertos 0340H – 0343H para controlar un temporizador 8254

6. Desarrolle una interfaz de bus PCI de 32 bits que agregue una EPROM 27c256 en las direcciones de memoria FFFF000H-FFF7FFFH

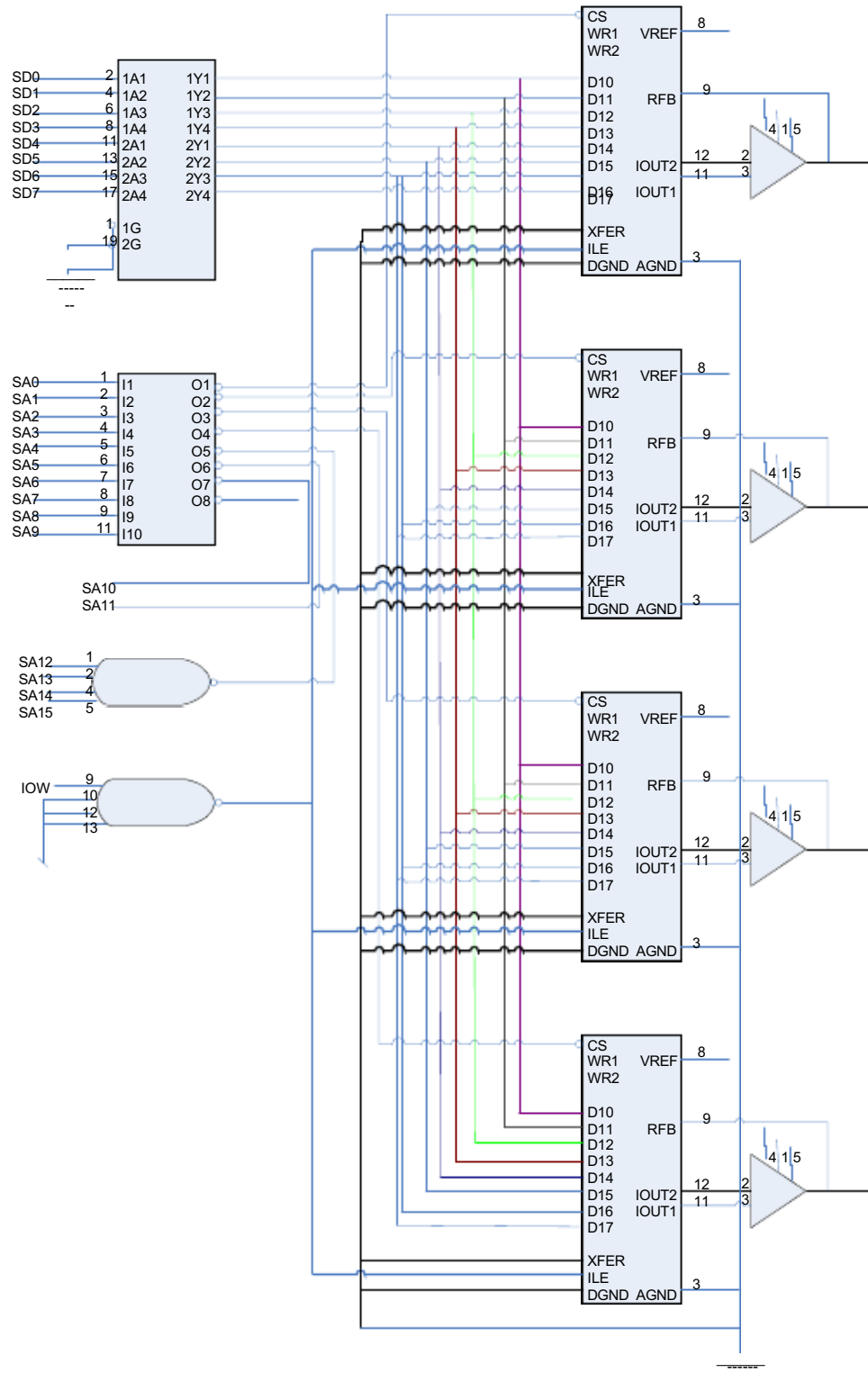


7. Suponiendo que cuenta con un búfer 24LS244 y un enclavamiento 74LS374, desarrolle una interfaz de bus ISA que contenga un puerto de entrada de 8 bits en la dirección E/S 308H y un puerto de salida de 8bits en la dirección E/S 30AH



8. Cree una interfaz de bus ISA que permita 4 canales de señales de salida analógicas, de 0 a 5.0V cada una. Estos 4 canales deberán codificarse en las direcciones de E/S

300H, 310H, 320H y 330H también desarrolle el software que soporte los 4 canales



9. Haga de nuevo la pregunta 8, solo en vez de 4 canales de salida usar 4 ADCs para crear 4 canales de entrada analógicas en las mismas direcciones.

10. Mediante el uso de un temporizador o de varios temporizadores 8254, desarrolle un temporizador cuarto oscuro en una tarjeta de bus ISA. Su temporizador deberá generar un 0 lógico para intervalos de 1/100 segundos, desde 1/100 segundos hasta 5 minutos. Use el reloj del sistema de 8 MHz como fuente de sincronización. El software que desarrolle deberá permitir al usuario seleccionar el tiempo desde el teclado. La señal de salida del temporizador deberá ser un 0 lógico durante el tiempo seleccionado y pasar a través de un inversor para habilitar un relevador de estado solido que controle el ampliador fotográfico

CAPITULO 16: Los microprocesadores 80186 80188 y 80286

1. Liste las diferencias entre los microprocesadores 8086/8088 y 80186/80188

Gran diferencia entre estos es la anchura de los buses

- 80186 al igual que el 8086 contiene un bus de datos de 16 bits
- 80188 al igual que el 8088 trae un bus de datos de 8 bits

Las estructuras internas de estos son idénticas. Pero el 80186/80188 contienen vectores de interrupción reservados adicionales y algunas características de E/S integrados muy poderosas conocidas como controladores integrados

2. ¿Qué mejoras se agregaron al 80186/80188 que no están presente en el 8086/8088?

Las mejoras de hardware incluyen temporizadores internos entradas de interrupción adicionales, lógica de selección de chip, puertos de comunicaciones en serie, terminales en paralelo, controlador de DMA y un controlador de interrupciones.

3. ¿En que tipos de circuitos integrados viene empaquetado el 80186/80188?

En 4 versiones CMOS: 80C186XL y 80C188XL versiones básicas y 80C186EC y 80C188EC versiones avanzadas

4. Si el cristal de 20MHz se conecta a X¹ y X² ¿Qué señal de frecuencia se encuentra en CLKOUT? 10 MHz

5. Describa las diferencias entre las versiones 80C188XL y 80C188EB del controlador integrado 80188

La versión 80C188EB contiene algunas nuevas características que no estaban a versiones anteriores. Estas son:

- 2 puertos de E/S (P1 y P2) que se comparten con otras funciones
- 2 interfaces de comunicaciones en serie que están integradas en el procesador

A diferencia de la versión XL esta no contiene un controlador DMA

6. El factor de salida de cualquier terminal del 80186/80188 es..... Para un 0 lógico

3 mA

7. ¿Cuántos periodos de reloj se encuentran en un ciclo de bus del 80186/80188?

4 periodos

8. ¿Cuál es la principal diferencia entre la sincronización del 8086/8088 y del 80186/80188?

El punto en el que aparece la dirección

9. ¿Cuál es la importancia del tiempo de acceso a memoria?

Tiempo de acceso es el que se asigna a la memoria y a la E/S, para que proporcionen datos al microprocesador, una vez que este envía su dirección a la memoria o a la E/S

10. ¿Cuánto tiempo de acceso a memoria permite el 80186/80188 si se opera con un reloj de 10MHz?

260 ns para la versión de 16 MHz que opera a 10MHz

CAPITULO 17

1. El microprocesador 80386 direcciona..... bytes de memoria en el modo protegido 4G

2. El microprocesador 80386 direcciona..... bytes de memoria virtual mediante la unidad de administración de memoria.

64T

3. Describa las diferencias entre el 80386DX y el 80386SX

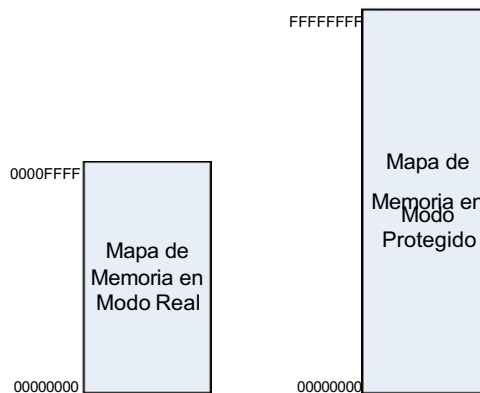
El 80386DX utiliza bancos de memoria a través de BLE y BHE, en el 80386SX los bancos de memoria se utilizan a través de habilitación de banco, BE3-BE0

El 80386SX no contiene la terminal de dirección A_0 debido a que esta decodificada en las señales BLE y BHE

El 80386DX no contiene las conexiones de dirección A_0 y A_1 porque están codificadas como las señales de habilitación de banco.

El 80386SX tiene un bus de direcciones de 16 bits y el 80386DX de 32 bits

4. Dibuje el mapa de memoria del 80386 cuando se opera en el (a) modo protegido; (b) modo real.



5. ¿Cuánta corriente hay disponible en las diversas conexiones de las terminales de salida del 80386? compare estas corrientes con las corrientes disponibles en la conexión de terminal de salida de un microprocesador 8086

Cada una de las terminales de salida del 80386 son capaces de suministrar 4.0 mA (conexiones de dirección y de datos) o 5.0 mA (otras conexiones), representando un aumento en comparación de los 2.0 mA disponibles en las terminales de salida del 8086

6. Describa el sistema de memoria del 80386; explique el propósito y la operación de las señales de selección de banco.

El tema de memoria tiene hasta 4 Gbytes y las señales de habilitación de banco seleccionan uno o más de los bancos de memoria de 8 bits.

7. Explique la acción de un reinicio de hardware en las conexiones del bus de direcciones del 80386

el reinicio inicializa el 80386, con lo cual empieza a ejecutarse el software en la posición de memoria FFFFFFFF0H. el 80386 se reinicializa en modo real, en tanto que las 12 conexiones de dirección de mas a la izquierda se mantienen en el nivel de 1 lógico (FFFFH) hasta que se ejecutan un salto lejano. Facilitando la compatibilidad con los microprocesadores antiguos

8. Explique como la canalización extiende el tiempo de acceso para muchas referencias a memoria en el sistema basado en el microprocesador 80386

La canalización permite que el microprocesador envíe la dirección de la siguiente posición de la memoria mientras retiene los datos de la operación de la memoria anterior.

Le permite a la memoria un tiempo adicional para acceder a los datos

9. Describa en forma breve como funciona el sistema de memoria caché

La memoria cache es un búfer que permite que el 80386 funcione de una manera mas eficiente con menores velocidades de DRAM. Mejora el rendimiento general de los sistemas de memoria para los datos que se utilizan más de una vez. Por lo general los dispositivos de memoria cache son componentes de memoria RAM estática con tiempos de acceso menores a 10 ns.

10. En el 80386, los puertos de E/S comienzan en la dirección de E/S _____ y se extienden hasta la dirección de E/S _____
0000H-FFFFH