

# Organização de Computadores

## **Apostila 4** **Parte 2**

## CAPÍTULO

**4****SUBSISTEMA DE MEMÓRIA****Assuntos**

UD IV – Subsistema de Memória – Parte 2

- 4.1 Introdução
- 4.2 Organização da Memória Principal
- 4.3 Operações com a Memória Principal
- 4.4 Capacidade de armazenamento de Memória Principal

**Objetivos**

- Conhecer o funcionamento da Memória Principal

## 4.1 Introdução

A **Palavra**, conforme visto anteriormente, é uma unidade de manipulação de dados que interessa diretamente aos processadores, pois conforme iremos ver mais adiante, na UD V – Processadores, são usadas pelos processadores para manipular (transferência) dados com a Memória Principal.

Embora este conceito seja claro, na verdade não existe uma relação igual entre as unidades de transferência da CPU e Memória Principal (MP), em virtude de haver interesses divergentes entre fabricantes desses dois componentes.

Palavra – é a unidade de informação do sistema UCP/MP que deve representar o valor de um número (um dado) ou uma instrução de máquina. Desse modo, a MP deveria ser organizada como um conjunto sequencial de palavras, cada uma diretamente acessível pela UCP. Na prática isso não acontece porque os fabricantes seguem ideias próprias, não havendo um padrão para o tamanho da palavra e sua relação com a organização da MP. Por exemplo, os antigos processadores Intel 8086/8088 possuíam palavra com um tamanho igual a 16 bits; a palavra dos processadores Intel 80486 e Pentium, bem como dos processadores Motorola 68000, é igual a 32 bits, enquanto a MP associada a todos esses processadores é organizada em células (a unidade de armazenamento) com 8 bits de tamanho.

[Mário Monteiro]

### Unidade de Armazenamento

A Memória Principal (MP) é dividida em partes iguais, de tamanho de armazenamento fixo (em bits) chamadas de Célula que são localizadas por seu endereço (um número normalmente expresso em hexadecimal), isto é, cada célula possui um endereço único que o identifica na memória, para fins de acesso a seu conteúdo.

Como as células são unidades de armazenamento, não faz sentido obter-se conteúdos de parte da célula, isto é, quando se busca saber o conteúdo de uma determinada célula, este conteúdo é acessado por inteiro.

*Endereço, conteúdo e posição de MP* – em toda organização composta de vários elementos, que podem ser identificados e localizados individualmente para, com eles, ser realizado algum tipo de atividade, há necessidade de se estabelecer um tipo qualquer de identificação para cada elemento e associar a esta identificação um código (ou coisa parecida) que defina sua localização, de modo que cada elemento possa ser facilmente identificado e localizado.

[Mário Monteiro]

Esta identificação em forma de endereço e o próprio uso de células, só fazem sentido quando aplicadas em memórias eletrônicas – já estudadas na parte 1 desta apostila.

*Unidade de armazenamento* – consiste no grupo de bits que é inequivocamente identificado e localizado por um endereço. A MP é, então, organizada em unidades de armazenamento, denominadas *células*, cada uma possuindo um número de identificação – seu endereço – e contendo em seu interior uma quantidade M de bits, que se constitui na informação propriamente dita (pode ser uma instrução ou parte dela, pode ser um dado ou parte dele).

[Mário Monteiro]

## **Unidade de Transferência**

Em operação de/ou para MP, representa a quantidade de bits transferidas da MP (leitura) ou para a MP (escrita), e deveriam ser igual à palavra, mas conforme comentado anteriormente nem sempre isso ocorre.

Há de se levar em consideração também o tamanho do barramento interno para a realização dessa transferência.

## 4.2 Organização da MP

A Memória Principal (MP) é formada por um conjunto de **N** Células dispostas sequencialmente onde cada célula possui um endereço único que inicia-se, também de forma sequencial e crescente, a partir do **0** (zero) e vai até o **N-1**.

Observe então que o último endereço da memória é indicado pelo total de células (N) que existe a memória menos 1.

Exemplo:

**Se uma MP possui 20.000 células, então o maior valor endereçável da memória é igual 19.999, pois  $N=20.000$  e  $N - 1 = 19.999$ .**

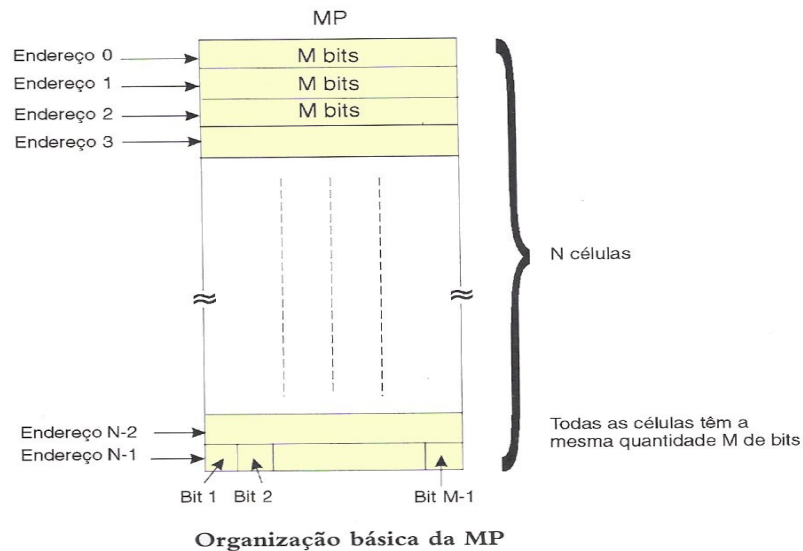
Cada Célula possui **M** bits de capacidade de armazenamento (total de bits que comporta a célula), que é igual para todas as demais células. Antigamente existiam memórias que adotavam células de capacidade de armazenamento com valores de 4, 8 e 10 bits.

Os fabricantes de memórias, em consenso, resolveram adotar como padrão para **M** como sendo de 8 bits, em uso até hoje.

A Memória Principal é de acesso aleatório, isto é, usam tecnologia RAM (Random Access Memory), muito embora uma pequena porção são do tipo ROM (Read Only Memory) onde são armazenados os *firmware* para inicialização do Sistema Computacional.

A Memória Principal usa tecnologia dinâmica (DRAM), ou seja, necessita realizar ciclos de memória (*refresh*) para atualizar os níveis energéticos de suas células de forma a permitir o seu funcionamento correto.

Veja na figura 4.1 como é estruturada uma Memória Principal, de forma genérica, e identifique seus elementos básicos, como endereço, Células e tamanho de cada célula (M).



**Figura 4.1 – Estrutura de uma Memória Principal**

As MP possuem grupos de instruções permanentemente armazenados que possibilitam o início automático do sistema, ao ser ligado – são memórias somente de leitura (ROM).

### Quantidade de bits de uma célula

Este item, representado aqui pela letra “**M**”, é um requisito definido pelos fabricantes, e que padronizaram atualmente como sendo de 8 bits ( $M=8$  bits), conforme havíamos comentado anteriormente.

Célula de M bits permitem armazenar  $2^M$  combinações de valores, assim podemos concluir que se  $M=8$  bits então é possível armazenar um valor de até  $2^8=256$ .

**Porque  $2^M$  ?**

**A quantidade de bits de uma célula (valor de M)**

Já mencionamos que uma célula é constituída de um conjunto de circuitos eletrônicos, baseados em semicondutores, que permitem o armazenamento de valores 0 ou 1, os quais representam um dado ou uma instrução.

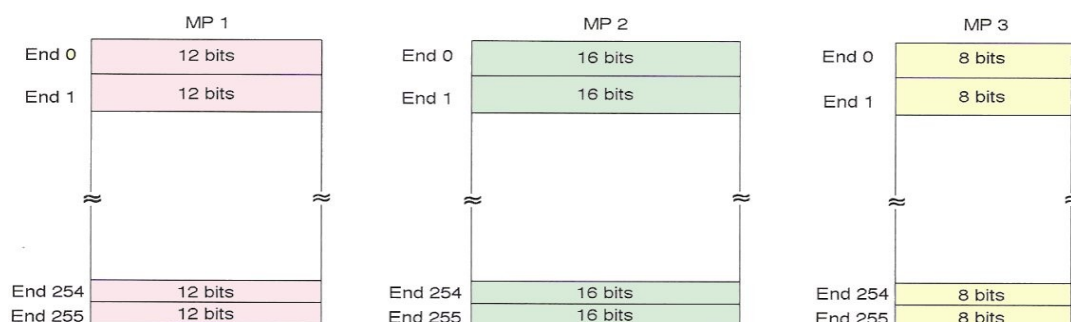
A quantidade de bits que pode ser armazenada em cada célula é um requisito definido pelo fabricante. Uma célula contendo M bits permite o armazenamento de  $2^M$  combinações de valores, uma de cada vez, é claro.

Atualmente, praticamente todos os fabricantes vêm adotando um tamanho padrão de célula de 8 bits. No passado, no entanto, vários tamanhos foram utilizados.

[Mário Monteiro]

Observe a figura 4.2 e faça uma comparação das três memórias onde o valor M é diferente. Veja que em cada uma das três memórias possuem um total de 256 células.

O que as diferenciam é a capacidade de armazenamento de suas células (12, 16 e 8 bits, respectivamente), que conseqüentemente resultará, também, em diferentes capacidades de armazenamento destas memórias.



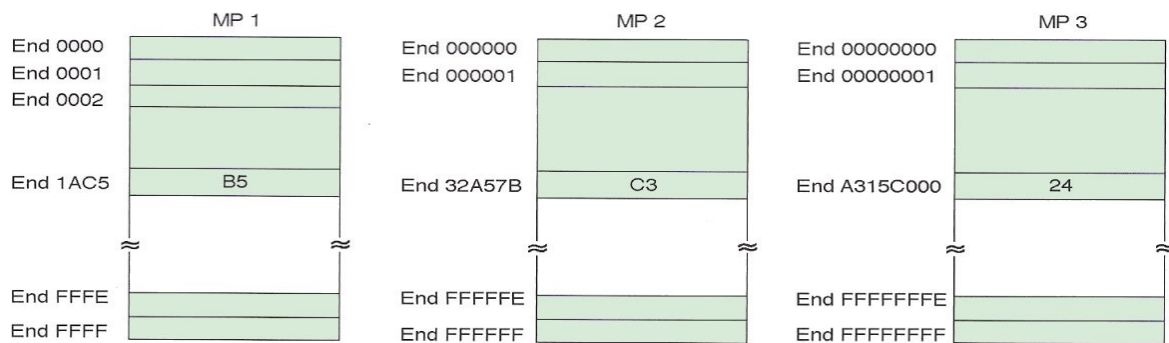
Exemplos de MP com mesma quantidade de células (256)  
porém com largura de célula diferente

**Figura 4.2 – Memórias Principal com Células de tamanho diferentes**

Já na figura 4.3, as memórias possuem células com capacidade de armazenamento iguais, porém com quantidades de células diferentes.

Em ambos os casos isso vem a refletir na capacidade total de armazenamento das memórias.

Então devemos observar qual é a arquitetura de construção das memórias para se inferir sua capacidade total de armazenamento.



Exemplos de MP com mesma largura de célula  
porém com quantidade de células diferente

**Figura 4.3 – Memórias Principal com quantidades de células diferentes**

## Capacidade Máxima de Endereçamento

Este conceito é muito utilizado por programadores mais experientes, que fazem programas acessando valores diretos da memória, para armazenamento de variáveis, por exemplo.

Assim, é muito importante sabermos qual é a capacidade máxima de endereçamento da MP para não cometamos erros de conflitos de acesso à memória ao se fazer manipulação direta por elas, em outras palavras, é importante sabermos qual é o maior endereço da MP.

Imagine uma MP com as seguintes características:

Maior Endereço = FFFF(hexa) e possui Células de 8 bits (ou 1 Byte).

Sua capacidade de endereçamento é de FFFF(hexa) =  $2^{16} = 65536$ . Lembre-se que o primeiro endereço **SEMPRE** é o 0 (zero), logo o maior endereço será 65535.

Para sabermos a capacidade de armazenamento total dessa MP, basta realizarmos a multiplicação do total de células pelo número de bits (ou bytes)



de armazenamento de cada célula, então:

$$\text{Como: } 2^{16} = 2^6 \times 2^{10}$$

$= 64 \times 2^{10} = 64 \text{ K (kilo) células, com cada célula equivale a 1 byte, temos:}$

$$\text{Capacidade da MP} = 64\text{K} \times 1\text{bytes} = 64 \text{ Kbytes}$$

## 4.3 Operações com a Memória Principal

Basicamente as MP realizam duas operações distintas, que são provocadas pelo Processador. As operações: de **Escrita** (*write*) e **Leitura** (*read*).

### Escrita ( *Write* )

Os dados ou instruções são enviados do Processador para a MP para serem armazenados na memória e o conteúdo anteriormente existente na célula da MP é sobrescrito (trocado de valores, do antigo que existia pelo novo informado pela CPU).

Com isso dizemos que as operações de escrita **destroem** o conteúdo anterior armazenado na célula da MP.

### Leitura ( *Read* )

Os dados ou instruções são solicitados, pela CPU à MP e uma cópia desse dados que está armazenado na célula da MP é transferido para a CPU.

Observe que o conteúdo da célula onde foi realizada a leitura é mantida intacta, apenas uma cópia do dado ou instrução foi transferida para a CPU. Com isto, dizemos que as operações de leitura **não destroem** o conteúdo da

MP.

A realização de uma operação de leitura é efetivada através da execução de algumas operações menores (microoperação), cada uma consistindo em uma etapa ou passo individualmente bem definido. O tempo gasto para realização de todas estas etapas caracteriza o *tempo de acesso*. O intervalo de tempo decorrido entre duas operações consecutivas (leitura-leitura, leitura-escrita ou escrita-escrita) denomina-se *ciclo de memória*.

[Mário Monteiro]

## Estrutura de comunicação entre o Processador e a MP

Vamos identificar os elementos internos que estão envolvidos na comunicação entre o Processador e a Memória Principal, conforme indicado na figura 4.4.

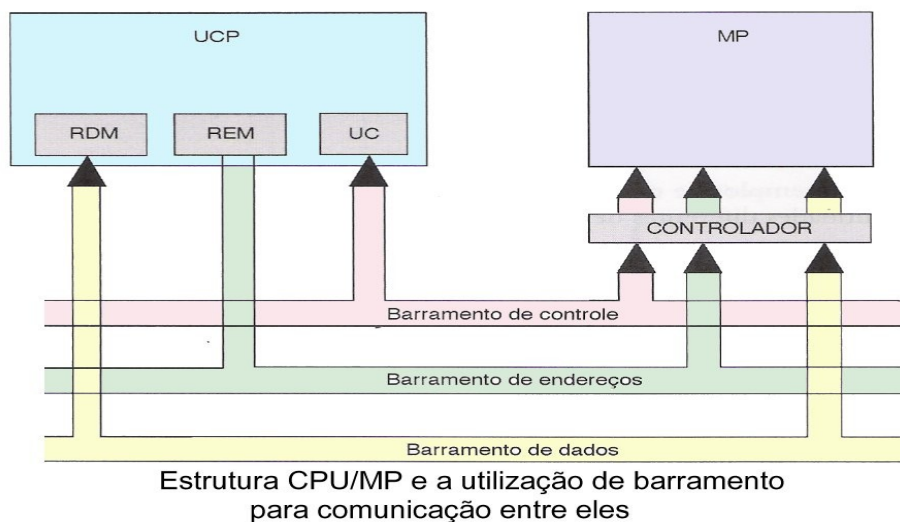


Figura 4.4 – Estrutura de comunicação entre o Processador e a Memória Principal

### RDM ( Registrador de Dados da Memória )

O RDM armazena temporariamente os **dados** que estão sendo manipulados pela CPU, sendo assim são memórias tipo registrador (topo da

hierarquia de memórias) e com isso são muito rápidas e possuem pequena capacidade de armazenamento. Armazena a mesma quantidade de bits do barramento de dados (veja a ligação do RDM com o barramento de dados na figura 4.4).

### **Barramento de Dados**

Barramento interno que interliga o RDM à MP para **transferência** de informações (**dados** e **instruções**). É por ele que os dados e instruções são transferidos de/para o Processador, sendo assim, este barramento é **bidirecional** – CPU para MP (**write**) ou MP para CPU (**read**).

Fazendo uma analogia, seria como se fosse uma rua de duplo sentido de trânsito de veículos (mão dupla).

### **REM ( Registrador de Endereços da Memória )**

O REM armazena temporariamente o **endereço** de acesso a uma posição (célula) da MP, ao início de uma operação de escrita ou leitura. Este endereço é encaminhado ao controlador da MP para localização da célula desejada.

O REM armazena a mesma quantidade de bits do barramento de endereços. Observe na figura 4.4 que o REM está interligado ao barramento de endereços.

### **Barramento de Endereços**

É o barramento que interliga o REM à MP para transferência dos bits que representam um certo endereço onde será realizada uma operação de escrita ou leitura.

Como as operações de escrita ou leitura **sempre** é da iniciativa da CPU, ou seja, é a CPU que indica qual ou quais células da MP serão manipuladas, este endereço só é repassado da CPU para a MP e com isso o Barramento de Endereço é tido como **unidirecional** – somente a CPU aciona a MP, indicando qual(is) endereço(s) será(ão) envolvido(s) para operações de escrita e leitura.

Este barramento possui tantos fios (linhas de transmissão) quantos são os bits que representam o maior valor de um endereço da MP.

Observe ainda que o tamanho do REM deve corresponder ao tamanho do próprio barramento de endereço, pois caso contrário seria impossível à CPU acionar endereços de MP superiores à sua capacidade (REM).

### **Barramento de Controle**

É o barramento que interliga a CPU à MP para passagem de sinais de controle nas operações de escrita e leitura. São por meio dos sinais de controle que a CPU indica à MP qual tipo de operação a ser realizada com ela, se de leitura ou escrita, além de outras informações trocadas entre estes dois componentes.

Assim, este barramento é bidirecional – pois a CPU pode informar à MP que tipo de operação será realizada (R ou W); Já a MP pode enviar sinais à CPU como *WAIT* para a CPU aguardar o término de uma operação em andamento, por exemplo.

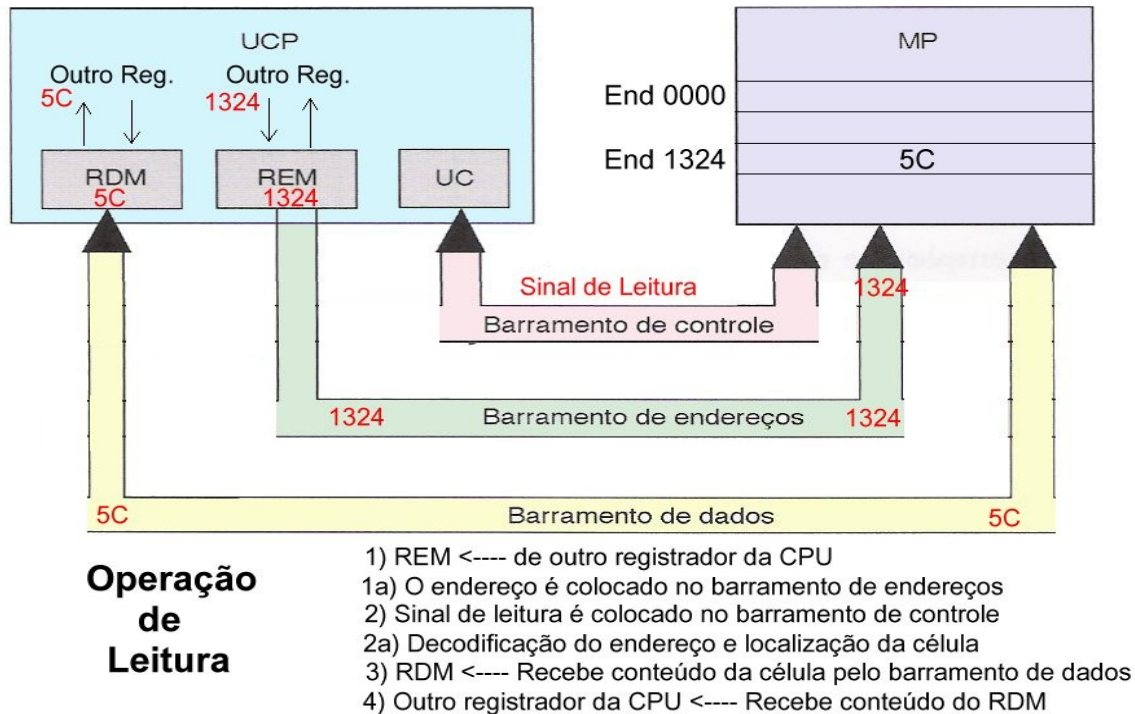
### **Controlador**

Também conhecido como Decodificador da MP tem a função de gerar sinais na MP para controlar o processo de escrita e leitura. É a interface entre a MP e os demais componentes do S. C.

O Controlador decodifica o endereço colocado pela CPU, no barramento de endereço, localiza a célula desejada para realização da operação e executa a transferência dos dados de/para a célula endereçada, conforme seja a operação em curso.

Em operações de leitura, cabe também ao Controlador buscar o conteúdo da célula endereçada e colocá-lo no barramento de dados para que estes cheguem à CPU.

## Esquema de uma Operação de **Leitura** com a MP



**Figura 4.5 – Etapas de uma operação de leitura entre CPU e MP**

### Detalhamento de cada etapa da operação de leitura

- 1) O REM recebe de outro registrador da CPU o endereço da célula da MP que contém o dado de que a CPU necessita utilizar para seu processamento;
  - 1a) Tão logo o REM receba esse endereço, ele é colocado no barramento de endereço, que comunica-se com a MP, por meio de seu Controlador;
- 2) A Unidade de Controle (estudaremos sobre ela em outra UD) da CPU envia para o barramento de controle um sinal de leitura, que chegará até o Controlador da MP;
  - 2a) O Controlador (Decodificador) da MP recebe o endereço que chegou pelo barramento de endereço, decodifica-o e localiza a célula onde será realizada a operação de leitura e envia seu conteúdo para o barramento de dados;
- 3) O RDM da CPU recebe o conteúdo da referida célula, via barramento de dados, e armazena-o neste registrador;
- 4) Este conteúdo armazenado no RDM é encaminhado para outro registrador interno da CPU para processar o dado recém-recebido. Assim se conclui a operação de leitura da MP.

### Esquema de uma Operação de **Escrita** com a MP

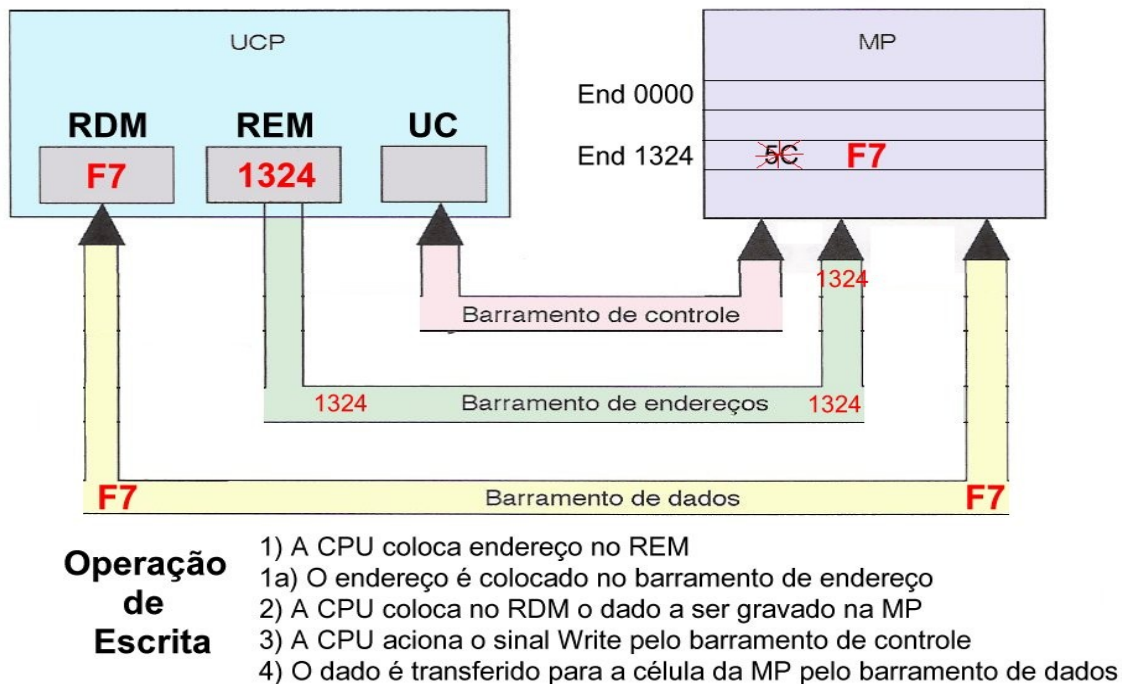


Figura 4.6 – Etapas de uma operação de escrita entre CPU e MP

### Detalhamento de cada etapa da operação de escrita

- 1) O REM recebe de outro registrador da CPU o endereço da célula da MP que será utilizada para armazenar na MP o dado oriundo da CPU;
  - 1a) Tão logo o REM receba esse endereço, ele é colocado no barramento de endereço, que comunica-se com a MP, por meio de seu Controlador;
- 2) O RDM recebe de outro registrador da CPU o dado que a CPU necessita armazenar na MP e coloca-o no barramento de dados, que também tem comunicação com o Controlador da MP;
- 3) A Unidade de Controle (estudaremos sobre ela em outra UD) da CPU envia para o barramento de controle um sinal de escrita, que chegará até o Controlador da MP;
- 4) O Controlador (Decodificador) da MP, que já recebeu o endereço que chegou pelo barramento de endereço, decodificando-o previamente e localizando a célula onde será realizada a operação de escrita; com o recebimento do dado, via barramento de dados, sobrescreve o conteúdo dessa célula pelo dado recebido. Assim conclui-se esta operação de escrita.

Conforme já foi explicado para a operação de leitura, a realização dos passos necessários à efetivação de uma operação de escrita gasta um tempo de acesso e a MP pode ou não estar preparada para realizar imediatamente nova operação.

Observação: A descrição dos passos relativos à realização de uma operação de leitura ou de escrita não teve o propósito de ser precisa no tempo e na sincronização absolutamente necessários se fosse desejada uma explicação mais profunda a respeito do mecanismo de sincronização de operações em um computador.

[Mário Monteiro]

## 4.4 Capacidade de Armazenamento de MP

### Relembrando:

$$1 \text{ K (Kilo)} = 2^{10} = 1.024$$

$$1 \text{ M (Mega)} = 2^{20} = 1.048.576$$

$$1 \text{ G (Giga)} = 2^{30} = 1.073.741.824$$

$$1 \text{ T (Tera)} = 2^{40} = 1.099.511.627.776$$

$$1 \text{ P (Peta)} = 2^{50} = 1.024 \text{ T}$$

Capacidade de memória refere-se genericamente à quantidade de informações que nela pode ser armazenadas em um instante de tempo. Tratando-se de um computador, cuja unidade básica de representação de informação é o bit, pode-se imaginar este elemento como unidade de medida de capacidade. Neste caso, poderia expressar a capacidade de uma memória com valores do tipo: 512 bits, 16.384 bits e 8.388.608 bits.

À medida que os valores crescem, torna-se mais complicado e pouco prático indicar o valor pela sua completa quantidade de algarismos. Foi mostrado que é possível simplificar esta informação através do emprego de unidades como o Kilo, o Mega, o Giga, o Tera e o Peta.

Desse modo, os mesmos valores antes indicados com todos os seus algarismos agora podem ser assim simplificados: 512 bits, 16K bits e 8M bits.

[Mário Monteiro]

A capacidade da Memória Principal é representada pela quantidade de células que a compõe. Como cada célula só possui um único e distinto endereço podemos, por analogia, indicar a capacidade da memória com sua quantidade de endereços, restando-nos apenas saber quanto cada célula pode armazenar.

Assim, para sabermos a capacidade de armazenamento da memória faríamos uma multiplicação da quantidade de células pela capacidade de armazenamento da célula, obtendo-se o que procurávamos.

Vale ressaltar que cada célula só pode armazenar uma única informação, pois do contrário seria necessário saber o endereço de cada dado armazenado na célula e a complexidade para essa abordagem seria muito maior. Portanto o Endereço da célula individualiza a capacidade de informação.

Na realidade, sabemos que não é possível armazenar 2 (dois) ou mais valores em uma célula de memória, ou seja, em um único endereço somente um valor (um dado) poderá ser localizado e identificado. Isto porque se fossem armazenados dois valores em um endereço (uma célula), o sistema não saberia identificar qual dos dois seria o desejado em uma



certa operação de leitura ou escrita (precisar-se-ia, então, de uma identificação a mais – um endereço dentro de um endereço), com todos os óbvios inconvenientes.

[Mário Monteiro]

No entanto, destaca-se que um dado pode ocupar vários endereços (várias células de memória). Isto é razoável em pensar. Senão vejamos: uma célula de 8 bits só poderá armazenar um valor até 255 (em decimal), como então iríamos armazenar uma variável de um programa que em determinado momento de sua execução tivesse um valor de 2500? Simples, usando várias células da memória para comportar esse valor.

Pelo que já comentamos podemos então expressar a capacidade de armazenamento da MP pela sua quantidade de Células. Não existe um padrão rígido para se indicar essa capacidade de armazenamento, mas no Mercado informal usa-se o Byte, pois as células atualmente têm tamanho de 8 bits (Byte) e é comum referir-se indicando apenas o valor (sem a unidade).

Exemplo: Memória (RAM) de 16 Megas, muito embora o correto seja 16 Megabytes.

Outra possível medida seria a **palavra** já que a palavra indica quantos dados ou instruções caberiam na memória. Na prática isso não ocorre – complica o cálculo de capacidade. O fato é que não há uma padrão universal

Mas o usual é:

**Bytes** => para computadores comerciais

**Palavra** => para computadores científicos como os supercomputadores , onde há uma excessiva manipulação com números.

**Exemplos de capacidade de memórias:**

**2Kbytes**

**34 K células**

**384 M palavras**

## Capacidade de MP – Cálculos

A Memória Principal possui  $N$  células e cada célula com tamanho de  $M$  bits.

Então, o total de endereços que podem existir em uma MP é de  $N$  endereços, onde cada endereço está associado a uma única célula (unidade).

Assim,  **$N$**  representa a **capacidade da memória**.

Analisando a estrutura que compõe a Memória Principal podemos inferir sobre alguns valores.

Sabemos que:

$N \Rightarrow$  quantidade de células ou endereços

$M \Rightarrow$  quantidade de bits de uma célula

Como cada bit representa um dos valores (**0** ou **1**) em um determinado instante de tempo, podemos afirmar que a célula pode armazenar entre **0** e  $2^M - 1$  (um de cada vez). De fato, se  $M = 8$  bits, então os possíveis valores a serem armazenados na célula são: 00000000 a 11111111 (em binário) ou 0 a 255 (em decimal).

Vejamos outra ideia:

$N$  = número de endereços

$E$  = total de bits para representar cada endereço. Lembre-se que o total de endereços é idêntico ao total de células que a MP possui.

então  $N = 2^E$

### Exemplo:

Se  $N = 512$  (células), podemos expressar este valor como potência de dois, já que a base é binária para armazenamento de forma eletrônica, e assim o valor 512 assumiria como sendo  $2^9$ , logo podemos concluir com base na fórmula acima que  $E = 9$  bits.

Uma outra forma de pensar seria: se 512 fosse convertido para binário (haveria necessidade de 9 bits para representar todos os valores de endereço desta memória).

Uma situação peculiar em relação ao comentado acima refere-se a seguinte questão: “e se o número de células da MP fosse igual a 520 ( $N=520$ ) e não mais 512, como seria resolvida essa questão baseada na fórmula  $N=2^E$  ?”

### Conclusão:

Observe que não existe uma potência “perfeita” possível para  $E$  que resulte no valor de  $N$ , para  $N=520$ , pois  $2^9=512$  e  $2^{10}=1024$ . Assim não se aplicaria esta solução.

Mas, com certeza para se representar todos os endereços dessa memória haveria necessidade de 10 bits ( $E=10$ ) uma vez que com 9 bits ficaria faltando 8 (oito) endereços a serem representadas, já que com 9 bits o máximo de endereços que se pode representar é o valor 512, insuficiente para este caso.

Entretanto é comum fazer referência à **Capacidade Máxima de Endereçamento** de uma memória com base no valor de  $E$ .

Neste caso, a Capacidade Máxima de Endereçamento é o resultado da Expressão  $2^E$ , logo  $2^{10}=1024$ , isto é, 1024 endereços máximos possíveis, muito embora esta memória do exemplo só possua 520 endereço, em consequência das 520 células indicadas para esta MP.

Para cálculos com memória usa-se a variável  $T$  para representar o total de bits que pode ser armazenados na MP, ou seja, expressa a capacidade total de armazenamento da memória.

Então,

$T=N \times M$  (já vimos que para sabermos a capacidade total de armazenamento de uma memória basta multiplicarmos o número de células ( $N$ ) pela capacidade de armazenamento de cada célula ( $M$ )).

Como  $N=2^E$ , então podemos substituir esta equação na fórmula acima o que resultaria em:

$$T = N \times M = 2^E \times M$$

**Exemplo:**

Para a MP de 512 células, e cada uma com 8 bits de tamanho, teremos:

N (total de células) = 512 células

M (tamanho de cada célula) = 8 bits

E (tamanho em bits que representa cada endereço) = 9 bits pois preciso de 9 bits para representar todos os endereços até 512

T (total de bits da memória) =  $512 \times 8 = 4096$  bits ou 512 bytes.

**Outra forma de calcular (uso de potências):**

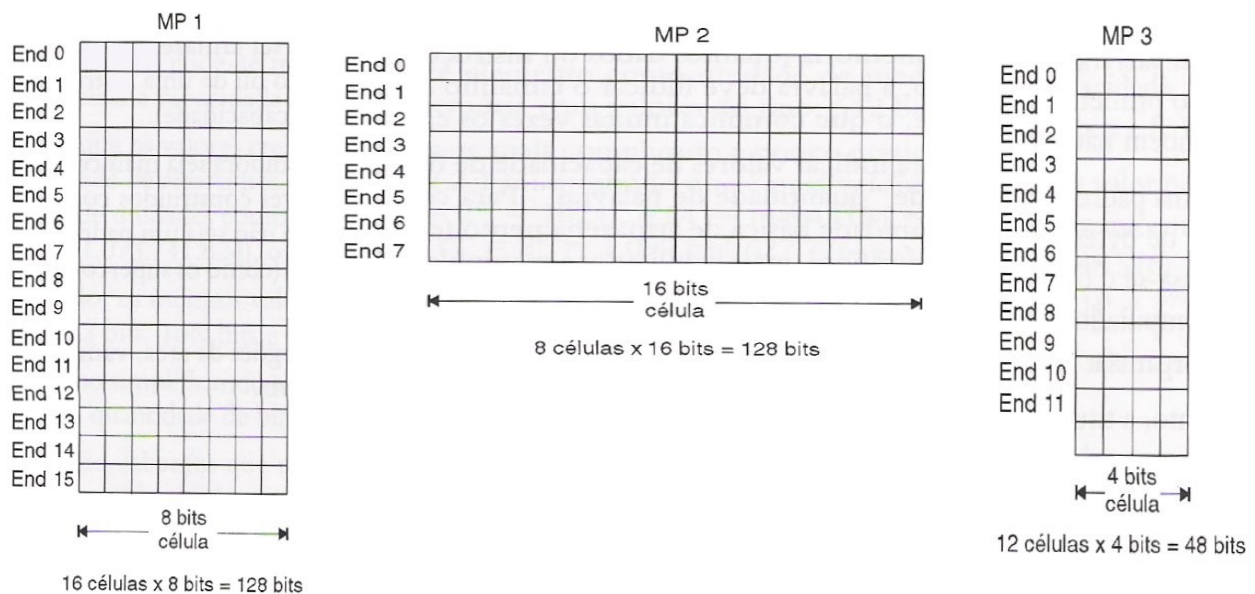
$$T = 512 \times 8 =$$

$2^9 \times 2^3$ , pois  $2^9 = 512$  e  $2^3 = 8$ , assim resulta em  $2^{12} =$

$2^2 \times 2^{10}$ , lembre-se que  $2^{10}$  equivale a 1 Kilo(1K) = **4 K**, logo:

**T = 4K bits**

Exemplos de MP com formatos variados:



**Figura 4.7 – MP com formatos estruturais variados**

## Considerações

Devemos considerar o seguinte:

O Barramento de Endereço (BE) possui o mesmo tamanho que a capacidade de armazenamento do Registrador de Endereço da Memória (REM), que por sua vez é projetado para armazenar os possíveis endereços da Memória Principal, logo igual a  $2^E$ , pelas razões já apresentadas anteriormente.

Resumindo teremos: **BE = REM = E bits**

Já o Barramento de Dados possui o mesmo tamanho que a capacidade de armazenamento do Registrador de Dados da Memória (RDM), e este valor como sendo um múltiplo da palavra, para agilizar a transferência dos dados entre MP e CPU.

## Exercícios

- 1) Uma memória RAM (MP) tem um espaço de endereçamento de 2K. Cada célula pode armazenar 16 bits. Qual o valor de bits que pode ser armazenado nesta memória e qual o tamanho de cada endereço?
- 2) Uma memória RAM (MP) é fabricada com possibilidade de armazenar um máximo de 256K bits. Cada célula pode armazenar 8 bits. Qual é o tamanho de cada endereço e qual é o total de células que podem ser utilizadas naquela RAM?
- 3) O que você entende por tempo de acesso a memória?
- 4) Quais são as possíveis operações que podem ser realizadas em uma memória?
- 5) Qual é a função do REM e do RDM?
- 6) Descreva os barramentos que interligam CPU e MP, indicando função e direção do fluxo de sinais de cada um.
- 7) Descreva passo a passo uma operação de leitura. Utilize um diagrama

esquemático.

8) Descreva passo a passo uma operação de escrita. Utilize um diagrama esquemático.

9) Um computador possui um RDM com 16 bits de tamanho e um REM com capacidade para armazenar números com 20 bits. Sabe-se que a célula deste computador armazena dados com 8 bits de tamanho e que ele possui uma quantidade N de células, igual à sua capacidade máxima de armazenamento.

Pergunta-se:

- a) Qual é o tamanho do barramento de endereços?
- b) Quantas células de memória são lidas em uma única operação de leitura?
- c) Quantos bits têm a memória principal?

10) Um computador possui uma capacidade máxima de memória principal (RAM) com 32K células, cada uma capaz de armazenar uma palavra de 8 bits.

Pergunta-se:

- a) Qual é o maior endereço, em decimal, desta memória?
- b) Qual é o tamanho do barramento de endereços deste sistema?
- c) Quantos bits podem ser armazenados no RDM e no REM?
- d) Qual é o total máximo de bits que pode existir nesta memória?

11) Considere uma célula de uma MP cujo endereço é, em hexadecimal, 2C81 e que tem armazenado em seu conteúdo um valor igual a, em hexadecimal, F5A. Sabe-se que, nesse sistema, as células têm o mesmo tamanho das palavras e que em cada acesso é lido o valor de uma célula.

Pergunta-se:

- a) Qual deve ser o tamanho do REM e do RDM nesse sistema?
- b) Qual deve ser a máxima quantidade de bits que pode ser implementada nessa memória?

## Respostas

### 1) Solução:

#### Solução

Se o espaço máximo endereçável é 2K, então:  $N = 2K$  (a quantidade máxima de células é 2K).

1 célula = 16 bits. Então:  $M = 16$  bits (tamanho em bits de cada célula).

Sendo  $N = 2^E$ , então:  $N = 2K = 2 \times 1024$  e convertendo em potências de 2, temos:  $2^1 \times 2^{10} = 2^{11}$ .

Se  $N = 2^E$  e  $N = 2^{11}$ , então:  $2^E = 2^{11}$  e  $E = 11$ .

Se  $E$  = quantidade de bits de cada número que expressa um endereço, e sendo  $E = 11$ , então os endereços de cada célula são números que têm 11 bits.

$T = N \times M = 2^{11} \times 16 = 2^{11} \times 2^4 = 2^{15}$ . Convertendo para múltiplo de  $K = 2^{10}$ , teremos:  $2^5 \times 2^{10} = 32K$ .

Respostas: Total de bits da MP: 32K (T)

Tamanho de cada endereço: 11 bits (E)

### 2) Solução:

$$T = 256K = 2^8 \times 2^{10} = 2^{18}$$

$$1 \text{ célula: } M = 8 \text{ bits} = 2^3 \text{ bits}$$

$$T = N \times M, \text{ logo } N = T/M = 2^{18} \div 2^3 = 2^{15}$$

$$N = 2^{15} = 2^5 \times 2^{10} = \mathbf{32 K}$$

$$\text{se } N = 2^5 = 2^E, \text{ logo } E = \mathbf{15 \text{ bits}}$$

3) É o período de tempo decorrido desde o instante em que foi iniciada a operação de acesso (endereço é colocado no barramento de endereços) até que a informação requerida tenha sido efetivamente transferida.

### 4) Leitura e escrita

5) REM: armazenar temporariamente o endereço de acesso a uma posição de memória, ao se iniciar uma operação de leitura ou escrita.

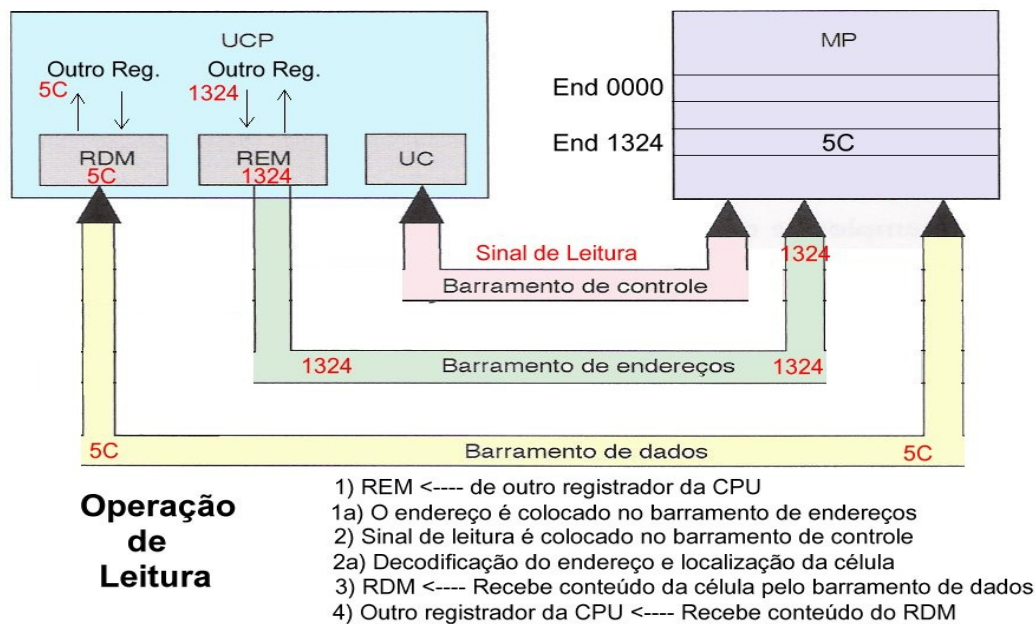
RDM: armazenar temporariamente uma informação que esteja sendo transferida da MP para a CPU (leitura) ou vice-versa (escrita).

6) Barramento de Endereços: interliga a CPU à MP, transferindo bits que significam endereço. É unidirecional, ou seja, trafega da CPU para a MP;

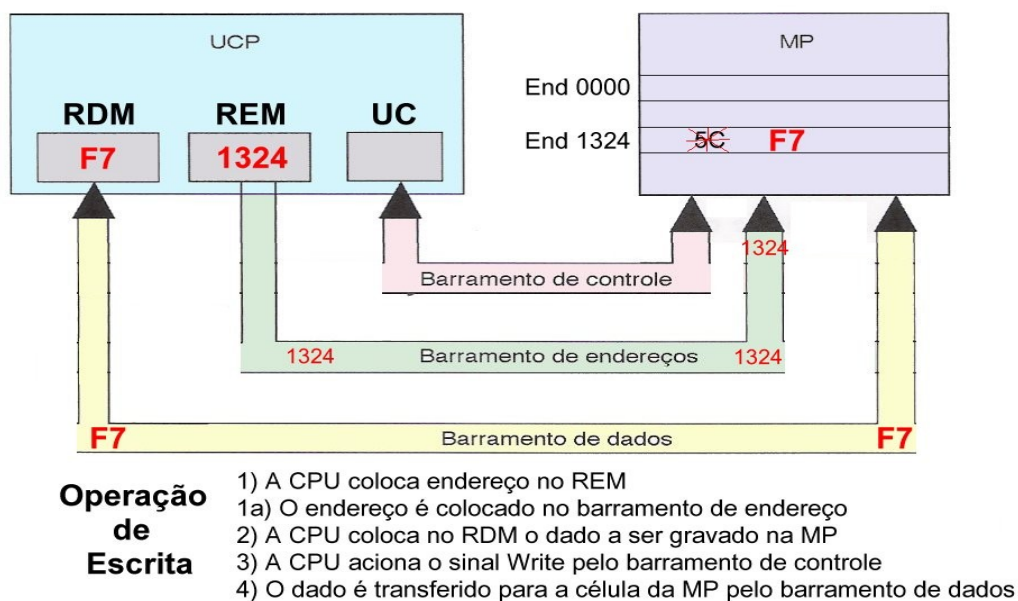
Barramento de Dados: interliga a CPU à MP, transferindo bits de informação. É bidirecional, isto é, os bits trafegam da CPU à MP (escrita) e da MP para CPU (leitura)

Barramento de Controle: Interliga a CPU à MP, para passagem de sinais de controle (leitura ou escrita)

### 7) Solução:



### 8) Solução:





9) Solução:

a) REM = 20 => E = 20 bits

b) Célula = 8 bits; RDM = barramento de dados = 16 bits => 2 células

c)  $N = 2^{20} = 1 \text{ M}$  endereços; cada endereço tem 8 bits =>  $1\text{M} \times 8 = 8\text{M}$  bits

10) Solução:

a)  $N = 32\text{K}$  células =  $2^{15}$  ; barramento de endereços de 15 bits => maior endereço = 111111111111111 = 7FFF (hexa)

b) 15 bits

c) REM = barramento de endereços => 15 bits; RDM = palavra = barramento de dados => 8 bits

d)  $N = 2^{15}$  ;  $M = 8$ ; total de bits =  $N \times M$  =>  $2^{15} \times 8$  =>  $2^{18} = 256 \text{ K bits}$

11) Solução:

a) 2C81 = 0010 1011 1000 0001 => REM = 16 bits; F5A = 1111 0101 1010 => RDM = 12 bits

b)  $N \times M$ ;  $N = 2^{16}$  ;  $M = 12$  =>  $2^{16} \times 12 = 3 \times 2^{18} = 758\text{K bits}$ .

c) REM = barramento de endereços => 15 bits; RDM = palavra = barramento de dados => 8 bits

d)  $N = 2^{15}$  ;  $M = 8$ ; total de bits =  $N \times M$  =>  $2^{15} \times 8$  =>  $2^{18} = 256 \text{ K bits}$

**Bons Estudos !**