# Organização de Computadores

**Apostila 5** 

Parte 1

CAPÍTULO

5

# **UNIDADE CENTRAL DE PROCESSAMENTO**

# **Assuntos**

UD V - Unidade Central de Processamento - Parte 1

- 5.1 Introdução
- 5.2 Ciclo de Instrução
- 5.3 Função Processamento

# **Objetivos**

- Conhecer as funções básicas de uma UCP
- Conhecer como é exercida a Função Processamento

# 5.1 Introdução

A UCP desempenha o papel da atividade-fim do sistema computacional pois é o componente responsável por gerar as informações efetivamente, além de realizar os controles necessários para que o SC funcione corretamente.

São fabricados num invólucro único – Chip compostos de milhões de circuitos integrados criados a partir de um grande avanço tecnológico – mais de 28 milhões de transistores – complexos e poderosos.

O processador central ou UCP é o componente vital do sistema de computação. Na realidade, a UCP é responsável pela realização de qualquer operação realizada por um computador. Isto quer dizer que a UCP comanda não somente as ações efetuadas internamente, como também, em decorrência da interpretação de uma determinada instrução, ela emite os sinais de controle para os demais componentes do computador agirem e realizarem alguma tarefa.

[Mário Monteiro]

A UCP, ou simplesmente Processador é o responsável por qualquer operação do sistema, sejam operações internamente ou emissão de sinais de controle aos demais componentes.

É o processador o responsável por buscar os dados e instruções da Memória, interpretar as operações e realizar efetivamente as operações com os dados (processamento).

Um processador tem, por propósito, realizar operações com os dados (chamadas de processamento) normalmente numéricos. Para realizar essas operações, o processador necessita, em primeiro lugar, interpretar que tipo de operação é a que ele irá executar (pode ser a soma de dois números, pode ser a subtração de dois números e assim por diante). Em seguida, antes da realização propriamente dita da operação é necessário que os dados estejam armazenados no dispositivo que irá executar as operações.

Os processadores foram projetados para realizarem as operações primitivas, isto é, as operações mais elementares como somar, subtrair, mover dado, transferir para um dispositivo E/S, etc.

Todo processador é construído de modo a ser capaz de realizar algumas operações, denominadas primitivas, tais como: somar, subtrair, mover um dado de um local de armazenamento para outro, transferir um valor (dado) par um dispositivo de saída, etc. Essas operações e a localização dos dados que elas manipulam têm que estar representadas na única forma inteligível pelo sistema, que é uma sequência de sinais elétricos, cuja intensidade corresponde a 0s e 1s (uma sequência de bits).

[Mário Monteiro]

Estas operações primitivas são representadas na forma de sinais elétricos (0 e 1), ou simplesmente em representação binária, as quais são chamadas de **Instruções de Máquina** (representadas por um grupo de bits diferentes entre si).

## Exemplo:

Se a operação é somar, a instrução de máquina (grupo de bits):

- ✓ Identifica essa operação e
- ✓ Indica onde estão os valores armazenados

Entretanto, para um programa executável, que a constituição de um conjunto de instruções de máquina sequencialmente organizada, iniciar seu processo pela UCP, há necessidade de que duas condições sejam atendidas:

- ✓ As instruções deve estar em células sucessivas da Memória
- √ O 1° endereço da instrução armazenado na CPU

Portanto, a UCP não somente realiza o processamento (executa a operação com os dados), como também controla todo o funcionamento do sistema (busca a descrição da operação a ser realizada – chamada instrução; interpreta que tipo de operação deverá ser realizado; localiza e busca os dados que serão processados e assim por diante).

[Mário Monteiro]





Uma instrução de máquina é a identificação formal do tipo de operação a ser realizado (portanto, cada operação consiste em uma instrução diferente), contendo um grupo de bits que identifica a operação a ser realizada e outro grupo de bits que permite a localização e acesso aos dados que serão manipulados na referida operação. Ou seja, se a operação desejada é uma soma, a instrução de máquina correspondente deve conter os bits necessários para indicar que se trata de soma e onde estão armazenados os valores que deverão ser somados.

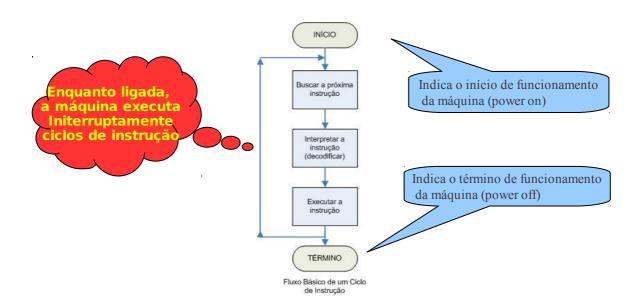
# 5.2 Ciclo de Instrução

A Função do processador consiste em:

- ✓ Buscar uma instrução da Memória (read)
- ✓ Interpretar a operação da instrução
- ✓ Buscar os dados da Memória
- Executar a operação e armazenar o resultado (se houver) no local definido pela instrução
- √ Reiniciar o processo buscando nova instrução

Esta etapas são denominadas de **Ciclo de Instrução**. Ou seja, a CPU executa sucessivamente pequenas operações (instruções de máquina) na ordem e sequência definidas pelo programa e repete-se **indefinidamente** até que:

- ✓ O Sistema Computacional seja desligado
- ✓ Ocorra algum erro
- ✓ Encontre uma instrução de parada



As atividades realizadas pelos processadores podem ser divididas em duas grandes categorias funcionais:

- ✓ A Função Processamento
- A Função Controle

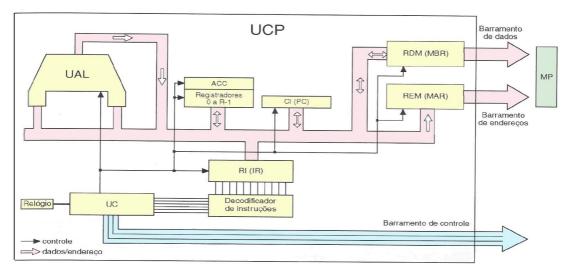
## Arquitetura simplificada da CPU

Este estudo está baseado nos primeiros processadores onde a arquitetura de processadores são mais simples e com isso facilita o entendimento do ciclo de instrução, a chamada arquitetura **SISD** – Single Instruction Stream – Single Data Stream, que representa a arquitetura idealizada por Neumann.

Esta arquitetura SISD é considerada ultrapassada, por gerar grande lentidão, onde as instruções são executadas de forma sequencial, o que não ocorre com arquiteturas mais modernas como a **CISC** e **RISC**, no entanto, para fins didáticos é muito útil pois sua relativa simplicidade nos ajuda no entendimento do funcionamento básico que envolvem processadores. Iremos comentar sobre elas mais adiante.

A figura a seguir apresenta os componentes principais que compõem esta arquitetura. Pode-se observar que os processadores possuem vários registradores, que o auxiliam em suas funções de processamento e controle.

Os componentes mais importantes podemos considerar como sendo a UAL ou ULA (Unidade de Aritmética e Lógica) e a UC (Unidade de Controle). São eles os responsáveis diretos pela execução das funções básicas do processador, processamento e controle, respectivamente.



Esquema simplificado de uma UCP

# **Arquitetura de CPU modernos**

Os processadores atuais são muito mais complexos que os apresentados anteriormente com a arquitetura SISD os quais possuem mais componentes.

Observe a figura a seguir e veja que neles o barramento interno conduz bits de dados de/para Memória Cache L1 e L2 (internos) e UAL.

Para destacar, foram criadas mais de uma Unidade de Aritmética e Lógica, além de uma específica para tratamento de cálculos com números de pontos flutuantes resultando numa maior velocidade de processamento com cálculos numéricos.

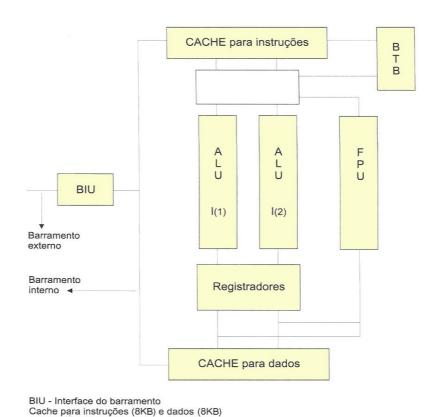
Por não haver este recurso em processadores antigos eram agregados ao sistema computacionais unidades adicionais para realizarem estas tarefas, os chamados **coprocessadores**.

Solidário aos processadores foram incluídos outros tipos de memórias mais rápidas que as Memórias Principais, a chamadas memórias cache, como vimos na unidade anterior. Onde possuem dois ou três níveis, as chamadas cache L1, L2 e L3.

Observa-se ainda na figura o surgimento de uma memória interna cache L1 => (cache instruções e dados)

Ex: 8Kb (instruções) + 8Kb (dados) = 16 Kb

O surgimento de mais de uma UAL sendo duas para cálculos com inteiros e uma para pontos flutuante.



Arquitetura simplificada do Pentium original

ALU (1) e (2) - Unidades aritméticas para inteiros

# 5.3 Função Processamento

Esta função do processador se encarrega de realizar as atividades relacionadas com a **efetiva execução** de uma operação (processar), ou seja a ação de manipular valores de forma sequencial para produzir um resultado útil.

O Resultado muda de acordo com a operação a ser executada.

Esta é a **atividade-fim** do sistema

#### Exemplo:

Operação sobre os valores A=5 e B=3

**Soma** – o sistema **interpreta** a instrução, **gera ações** para apresentar o resultado igual a 5+3=8

**Subtração** – sobre os mesmos valores o sistema interpreta a instrução e gera ações para encontrar 5 - 3 = 2

Parte das ações das duas operações são iguais (veja o ciclo de instrução).

Por exemplo, se uma instrução define que deve ser realizada uma operação de adição sobre os valores A=5 e B=3, o sistema, ao interpretar a instrução, gera as ações subsequentes que redundarão no resultado de valor igual a 5+3=8. Por outro lado, se o sistema interpretar uma outra instrução que defina a operação de subtração, ele deve gerar outras ações (embora sobre os mesmos dados) de modo que o resultado seja 5-3=2 (e não mais 8). É claro que parte das ações realizadas para executar as duas instruções é igual.

[Mário Monteiro]

As operações primitivas que compõem as instruções de máquina realizadas pela função processamento são:

- Operações aritméticas: Somar, subtrair, multiplicar, dividir
- Operações lógicas: And, or, xor ...
- Desvios: Alteração da sequência de execução de instruções
- ✓ Operações de Entrada e Saída

Processar o dado é executar com ele uma ação que produza algum tipo de resultado. Esta é, pois, a atividade-fim do sistema; ele existe para processar dados. Entre as tarefas comuns a esta função — processamento podem ser citadas as que realizam:

- operações aritméticas (somar, subtrair, multiplicar, dividir);
- operações lógicas (and, or, xor etc. ver Cap. 4);
- movimentação de dados (memória UCP, UCP memória, registrador registrador, etc.);
- desvios (alteração de sequência de execução de instruções);
- · operações de entrada ou saída.

O dispositivo principal desta área de atividades das UCP é chamado de UAL — Unidade Aritmética e Lógica. Os demais componentes relacionados com a função processamento são os registradores, que servem para armazenar dados (ou para guardar resultados) que serão usados pela UAL. A interligação entre estes componentes é efetuada pelo barramento interno da UCP.

A UAL é o dispositivo da UCP que executa realmente as operações matemáticas com os dados. Tais operações podem ser:

somamultiplicaçãodivisão

operação lógica AND
operação lógica XOR
deslocamento à direita
operação lógica OR
operação complemento
deslocamento à esquerda

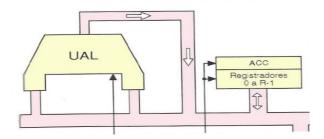
- incremento - decremento

Tais operações podem utilizar dois valores (operações aritméticas, operações lógicas), por isso a UAL possui duas entradas ou apenas um valor (como, por exemplo, a operação de complemento Ambas as entradas se conectam à saída (resultado da operação efetuada) pelo barramento interno de dados. Nos processadores mais antigos, o barramento interno de dados servia para interligar a UAL ao ACC e aos demais registradores e daí à memória principal, conforme pode ser observado nas Figs.

Nos processadores mais modernos, com mais componentes, o barramento interno conduz os bits de dados de e para a memória cache L1 (e L2 quando ambas são internas, como acontece com o processador Intel Pentium Pro) e daí para as UAL que processam valores inteiros e fracionários.

# Componentes responsáveis pelo processamento

Seu principal dispositivo é a **ULA** ou **UAL** – **Unidade de Aritmética e Lógica** que possui **registradores** (armazenamento de dados que serão utilizados pela UAL) e que são interligados pelo **barramento interno** do processador para transmissão de dados durante a operação. A figura a seguir destaca sua estrutura básica.



## **Unidade de Aritmética e Lógica ( UAL )**

Executa as operações matemática com os dados e tais operações podem usar dois valores, por isso possui duas entradas e uma saída única que liga-se ao Barramento interno de dados. CPU antigos usavam esse barramento para interligar UAL – Registradores – MP (barramento externo).

A Unidade de Aritmética e Lógica (UAL) são aglomerados de circuitos lógicos e componentes eletrônicos simples, que integrados, realizam operações de aritmética e lógica.

Processadores modernos possuem mais de uma UAL, como visto anteriormente, para tornar a execução das instruções mais rápidas.

Qualquer UAL é um aglomerado de circuitos lógicos e componentes eletrônicos simples que, integrados, realizam as operações já mencionadas. Ela pode ser uma parte pequena da pastilha do processador, usada em pequenos sistemas, ou pode compreender um considerável conjunto de componentes lógicos de alta velocidade, sendo que os processadores mais modernos utilizam em sua arquitetura mais de uma UAL, de modo a tornar a execução das instruções mais rápida.

A despeito da grande variação de velocidade, tamanho e complexidade, as operações aritméticas e lógicas realizadas por uma UAL seguem sempre os mesmos princípios fundamentais das UAL mais antigas.

## **Registradores**

Usados para transferir dados para a UAL oriundos da Memória Principal e também para gravar resultados originados pela própria UAL com objetivo de serem usados posteriormente pela ULA ou serem transferidos para a Memória Principal.

Mesmo com a existência de Cache nos processadores modernos, os registradores armazenam dados (temporariamente).

O uso de registradores é mais evidente na arquitetura RISC o qual possui mais registradores que a arquitetura CISC, usadas em nosso PC atuais.

Assim, os registradores servem de memória auxiliar básica da CPU.

Para que um dado possa ser transferido para a UAL, é necessário que ele permaneça, mesmo que por um breve instante, armazenado em um registrador (a memória específica da UCP). Além disso, o resultado de uma operação aritmética ou lógica realizada na UAL deve ser armazenado temporariamente, de mod que possa ser reutilizado mais adiante (por outra instrução) ou apenas para ser, em seguida, transferido para a memória. Mesmo no caso dos atuais processadores, dotados de uma quantidade apreciável de espaço de armazenamento nas memórias cache interna, L1, os registradores continuam a existir e ser importantes. Nos processadores com arquitetura do tipo RISC, por exemplo, a importância dos registradores é considerável e sua quantidade, por isso, maior que a dos processadores com arquitetura do tipo CISC.

[Mário Monteiro]

Nos processadores antigos chamavam-se de ACC (*Accumulator*) – Ligação da UAL com demais dispositivos da CPU.

Para atender aos propósitos mencionados, as UCP são fabricadas contendo uma certa quantidade de registradores, destinados ao armazenamento de dados. Servem, pois, de memória auxiliar básica da UAL. Os sistemas mais antigos, possuíam um registrador especial, denominado *acumulador* (abrevia-se, em inglês, ACC), o qual, além de armazenar dados, servia, também, de elemento de ligação da UAL com os restantes dispositivos da UCP, conforme já explicados. Posteriormente, a partir do surgimento da segunda geração de microprocessadores – os Intel 8086/8088 – o ACC desapareceu, optando-se por inserir no processador registradores especializados no armazenamento de dados, de endereços e de segmentos.

[Mário Monteiro]

Os Registradores de dados possuem tamanho igual ao da palavra para a CPU.

## **Exemplos:**

A palavra dos grande portes antigos IBM/370 era de 32 bits, os 16 registradores tinha igual capacidade.

Para os IBM PC (Intel 8088) possuíam registradores de 16 bits iguais ao da palavra.

Em geral, os registradores de dados da UCP têm uma largura (quantidade de bits que podem armazenar) igual ao tamanho estabelecido pelo fabricante para a palavra do referido processador.

[Mário Monteiro]

Os Pentium de 6º geração – tinham 8 registradores de 32 bits, e 6 registradores de 16 bits – para endereços de acesso à Memória Principal.

Existem vários registradores no processador, cada um com sua função específica. A seguir são descritos alguns desses registradores e sua utilização.

**Registradores de segmento** => usado na arquitetura moderna de CPU para cálculo dos endereços de acesso à MP na execução de programas.

**Registrador de Instrução (RI)** => Não participa diretamente do processamento mas são úteis na função controle. Veremos isso na parte 2.

**Contador de Instrução (CI)** ou **Program Count (PC)** => registra a contagem da instrução a ser executada. Este registrador é o responsável por determinar a sequência de execução das instruções a serem executadas pelo processador.

Além dos registradores de dados, a UCP possui sempre outros registradores (que não participam diretamente da função processamento), com funções específicas ou que funcionam para a área de controle, os quais serão descritos mais adiante. Entre estes registradores podemos citar desde já o registrador de instrução (RI) e o contador de instrução (CI) ou PC – *Program Counter*, que a Intel denomina EIP – *Instrution Pointer*, nos processadores mais modernos (Pentium), além do registrador de endereços de memória (REM) e o registrador de dados de memória (RDM), já descritos.

[Mário Monteiro]

Registrador de Dados da Memória (RDM) => armazena os dados de/para Memória.

**Registrador de Endereço da Memória (REM)** => armazena o endereço de acesso à Memória Principal.

**Registradores de PSW** - *Program Status Word* => Tem comportamento diferente dos demais. Indicam bits de estado, um a um. Serve para manter os estados do processo e ter o controle sobre sua execução.

Além dos registradores usuais para armazenamento de dados e de endereços, a área de processamento se vale de um outro tipo de registradores que auxiliam e completam a realização das operações matemáticas pela UAL, indicando o estado de vários elementos referentes à operação em si. Alguns fabricantes denominam esse conjunto de registradores de PSW – *Program Status Word*, que poderia ser traduzido como palavra de estado do programa.

Na realidade, o registrador se comporta conceitualmente de modo diferente dos demais registradores existentes na UCP, pois, em vez de armazenar dados de forma integral, isto é, um único valor, ele se divide em bits que possuem significado diferente, um por um.

[Mário Monteiro]

Este registrador especial possui bits específicos para se indicar os seguintes estados, dentre outros:

Sinal – sinal da última operação realizada

Overflow - 1 indica estouro do valor - erro

**Zero** – 1 indica último valor da Operação = 0

Carry (vai 1) – indica ocorreu vai um na soma

Paridade – quantidade de 1 do byte recebido

#### Influência do Tamanho da Palavra

Influi na capacidade de processamento (ciclo de instrução) além da quantidade de UAL a serem empregadas no processamento.

A capacidade de processamento de uma UCP (a velocidade com que realiza o ciclo de uma instrução) é em grande parte determinada pelas facilidades embutidas no hardware da UAL (ela é, aliás, só hardware) para realizar as operações matemáticas projetadas.

Um dos elementos fundamentais para isso é a definição do *tamanho da palavra* da UCP. O valor escolhido no projeto de fabricação da UCP determinará o tamanho dos elementos ligados à área de processamento, a UAL e os registradores de dados.

[Mário Monteiro]

Nos processadores mais antigos, como o 8080/8085, 8086/8088 ou mesmo o 80386, também o barramento interno de dados tinha uma largura, em bits, igual ao tamanho da palavra. Com a inserção de uma memória cache interna nos processadores, como no 486, e as L1 dos Intel Pentium e AMD K6, tornou-se mais vantajoso buscar mais dados de cada vez das memórias externas ao processador, já que estes poderiam ser armazenados na cache L1 antes de requeridos pelo processador, acelerando a velocidade de processamento. Desta forma, os barramentos de dados passaram a ter uma largura, em bits, maior do que o tamanho da palavra. Nos Pentium originais, o barramento interno de dados tinha largura de 64 bits, atualmente aumentado para 128 bits.

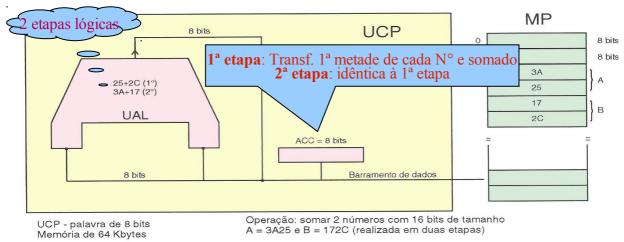
[Mário Monteiro]

O uso das Cache (L1 e L2) acelerou o processamento, pois grupos de dados maiores são trazidos, antes de serem requeridos pelos processadores, com isso o barramento de dados passou a ser maior que o da palavra. Ex: 64 e 128 bits.

Exemplo da influência do tamanho da palavra na velocidade de processamento:

Operação de soma de dois valores **A=3A25** e **B=172C** (16 bits cada) realizadas por dois sistemas, conforme figuras a seguir:

#### Sistema 1



Exemplo de uma operação de soma de 2 números, A e B, em um computador com palavra de 8 bits

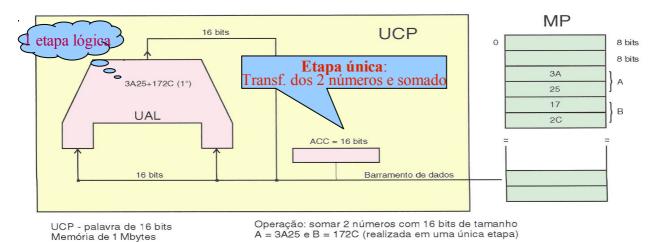
Sistema 1: palavra de 8 bits e MP de 64K células de 8 bits

#### Operação de soma no sistema 1

- a) A operação é realizada em duas etapas lógicas (na prática, são gastos diversos tempos de relógio, conforme será mostrado mais adiante, porque cada valor tem 16 bits e a UCP (UAL, registrador ACC e barramento de dados) só permite armazenar, processar e transferir dados com 8 bits de tamanho.
- b) Na primeira etapa é transferida para a UAL, via ACC e barramento de dados, a 1.ª metade de cada número (25 para o número A e 2C para o número B) e eles são somados.
- c) Na segunda etapa a operação é realizada de forma idêntica, exceto para a 2.ª parte dos valores (3A para o número A e 17 para o número B).
- d) A operação completa gasta um período de tempo igual a  $T_1$  (soma dos tempos  $T_1/2$  da etapa 1 e  $T_1/2$  da etapa 2).

A figura mostra este exemplo em um diagrama em bloco de uma UCP semelhante à do sistema 1, com a transferência dos valores sendo efetuada de 8 em 8 bits de cada vez.

#### Sistema 2



Exemplo de uma operação de soma de 2 números, A e B, em um computador com palavra de 16 bits

## S2: palavra de 16 bits e MP de 1M células de 8 bits

#### Operação de soma no sistema 2

- a) A operação é realizada em uma única etapa lógica, porque a UCP é fabricada para operar valores de 16 bits de tamanho, mesmo tamanho dos números. Desse modo, os números não necessitam ser divididos em duas partes como no sistema 1.
- b) A operação completa gasta um período de tempo igual a T<sub>2</sub>.

A figura mostra este exemplo em um diagrama em bloco de uma UCP semelhante à do sistema 2, com a transferência dos valores sendo efetuada de 16 em 16 bits de cada vez.

Considerando que a operação de soma no sistema 1 é realizada em duas etapas e a mesma operação no sistema 2 é realizada em uma etapa, o tempo  $T_2$  deve ser aproximadamente a metade do tempo  $T_1$ . Isto torna a capacidade da UCP do sistema 2 bem maior que a capacidade do sistema 1.

NOTA: E importante ressaltar que, nos exemplos anteriores, foram consideradas várias simplificações, não somente na arquitetura dos dois sistemas, como também no processo de soma, visando não complicar a explicação do essencial — a influência do tamanho da palavra na variação da capacidade de processamento dos sistemas. Nenhuma das simplificações feitas comprometeu a conclusão final.

**Desempenho** => maior ou menor tempo na execução de instruções pela UAL

Tamanho do **barramento** interno e externo maior ou igual à palavra (redução do ciclo de tempo).

No projeto de uma UCP, a definição do tamanho da palavra tem enorme influência no desempenho global de toda a UCP e, por conseguinte, do sistema como um todo. Vejamos:

- a) Influência ou desempenho devido ao maior ou menor tempo na execução de instruções com operações matemáticas na UAL, conforme demonstrado no exemplo anterior.
- b) Influência no desempenho devido ao tamanho escolhido para o barramento interno e externo da UCP. Conforme já mencionamos, obtém-se o máximo de desempenho quando a largura (tamanho) do barramento de dados é, no mínimo, igual ao tamanho da palavra (como nos exemplos mostrados). Se a largura do barramento for, por exemplo, igual a 16 bits em um sistema com palavra de 32 bits (UAL e registradores de 32 bits), então o movimento de 4 bytes de um dado tipo de caractere requererá dois ciclos de tempo do barramento, ao passo que em barramento de 32 bits requereria apenas um ciclo de tempo.

**Acesso à Memória** => Acompanhar à palavra para reduzir o ciclo de memória entre o RDM e a Memória – isso evita a CPU ficar em *Wait State* 

c) Influência também na implementação física do acesso à memória. Embora atualmente a capacidade das memórias seja medida em bytes (porque as células são sempre de largura igual a 8 bits), o movimento de dados entre UCP e memória é normalmente medido em palavras, porque o barramento de dados que une o RDM (MBR) à memória deve acompanhar em largura o valor da palavra. Para uma UCP de 32 bits de palavra, por exemplo, é desejável que a memória seja organizada de modo que sejam acessadas 4 células contíguas (4 bytes = 32 bits) em um único ciclo de memória. Se isto não ocorrer, a UCP deverá ficar em estado de espera (wait state). Como observamos, atualmente, o barramento de dados é ainda maior que o tamanho da palavra, em geral, múltiplo já do tamanho da palavra, acarretando um desempenho ainda melhor do sistema.

# REFERÊNCIAS

MONTEIRO, M. A. Introdução a Organização de Computadores, 2004.

Sites da Internet.