Theoretisches Aufgabenblatt 1

Aufgabe 1

Vergleichen Sie folgende eingebettete Systeme:

- Mobiler Serviceroboter
- Fahrkartenautomat
- automatischer Türöffner

Können alle 3 Systeme als eingebette bezeichnet werden? Stellen Sie dazu Eigenschaften, Komponenten und Anforderungen gegenüber.

Aufgabe 2

Was beschreibt die Von-Neumann Architektur und wie unterscheidet sie sich von der Harvard-Architektur?

- · Harvard:
 - je ein Befehls- und Datenbus
 - Befehle und Daten in getrennten Speichern
 - o schneller gleichzeitiger Zugriff auf Code und Daten
 - kommt hauptsächlich in Signalprozessoren und Mikrocontrollern zum Einsatz
 - Komponenten: E/A-Werk; Speicherwerk mit getrennten Speichern für Daten u.
 Programme; CPU bestehend aus Rechenwerk und Steuerwerk; Datenbus und Befehlsbus
 - Im CPU kommunizieren Rechen- und Steuerwerk; sonst DS und Rechenwerk über Datenbus und Programmspeicher (CS) mit Steuerwerk über Befehlsbus.
 - Vorteile: Befehle und Daten können gleichzeitig geladen werden schnell;
 Trennung von DS und CS sorgt dafür dass bei fehlerhafter Software kein
 Programmcode überschrieben werden kann
 - Nachteile: Freier Programmspeicher kann nicht für Daten genutzt werden oder umgedreht; selbst-modifizierender Code durch Trennung nicht möglich
- Neumann:
 - nur ein Bus für Befehle und Daten
 - Befehle und Daten in gemeinsamen Speicher "Architektur des minimalen Hardware-Aufwands" / "Prinzip des minimalen Speicheraufwands"

- flexible Aufteilung des Speichers zwischen Code und Daten
- kommt hauptsächlich im allg. Computer vor
- Komponenten: Eingabe/Ausgabewerk; Speicherwerk mit gemeinsamen Speicher für Daten und Programme; CPU mit Rechenwerk und Steuerwerk
- Rechen- und Steuerwerk tauschen Daten aus
- Speicherwerk und CPU tauschen untereinander und mit E/A-Werk Daten aus
- Problem: v. Neumann-Flaschenhals Verbindungssystem (Daten und Befehlsbus)
 wird zum Engpass zwischen Prozessor und Speicher

Pflichtaufgabe A

Welche Merkmale unterscheiden RISC- und CISC-Rechner? Was war die Intention zu deren Entwicklung? Wo liegen Vor- und Nachteile? Wo ist der AtMega 2560 einzuordnen?

- RISC (Reduced Instruction Set Computer)
 - weniger Instruktionen
 - elementare Befehle
 - Umsetzung im Steuerwerk fest verdrahtet
 - Preiswert in der Herstellung
 - weniger Addressierungsarten
 - Intention: eine Befehlsabarbeitung in jedem Takt
 - Cons:
 - Anzahl der Instruktionen wächst
 - mehr Speicherplatz für Programme nötig
 - benötigt größere Speicherbandbreite für den (Befehls-)Speicher
 - Pros:
 - Einfachheit
 - höhete Taktraten
 - Ausnutzung der Pipelinetechnik eher möglich
 - Speicherbandbreite kan durch Cachingtechniken erhöht werden
- CISC (Complex Instruction Set Computer)
 - weniger Register
 - profitiert mehr von Caching
 - Opcode unterschiedlicher länge
 - komplexere Addressierungsmöglichkeiten
 - Abarbeitung über Mikroprgramm
 - Intention: komplexe Rechenschritte mit einem Maschienenbefehl ausführen
 - Pros:
 - Große Auswahl an Befehlen

- kürzere Programme
- flexibel erweiterbar
- o Cons:
 - unterschiedliche Abarbeitungszeiten erschweren den Einsatz von Pipelining

AtMega = CISC

Aufgabe 3

Welche Parameter bestimmen die Energieaufnahme eines Mikrocontrollers zur Laufzeit?

- · Wahl des Betriebsmodis:
 - Aktive Clocks
 - Oszillatoren
 - Wake-UpGeräte

The Sleep Mode Control Register contains control bits for power management.

Bit	7	6	5	4	3	2	1	0	
0x33 (0x53)	-	-	-	-	SM2	SM1	SMO	SE	SMCR
Read/Write	R	R	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	O	O	0	o	0	0	0	

Bits 3, 2, 1 – SM2:0: Sleep Mode Select Bits 2, 1, and 0

These bits select between the five available sleep modes as shown in Table 11-2.

Table 11-2. Sleep Mode Select

SM2	SM1	SM0	Sleep Mode
0	0	0	Idle
0	0	1	ADC Noise Reduction
0	1	0	Power-down
0	1	1	Power-save
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Standby ⁽¹⁾
1	1	1	Extended Standby ⁽¹⁾

- Kommunikation von Sensorknoten
 - Lösung: Zeitslots zum Empfangen und Senden von Daten

Aufgabe 4

Warum hängt die maximale Taktrate von der Eingangsspannung ab?

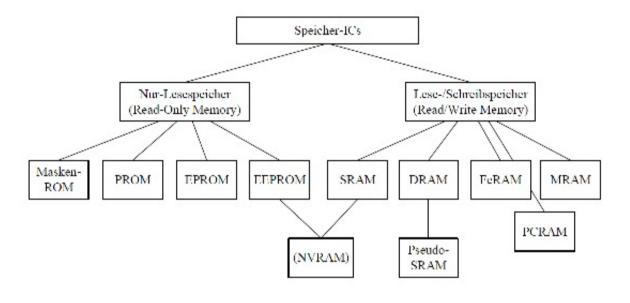
Aufgabe 5

Als Speicherelemente für eingebundene Systeme werden für nicht-flüchtigen Speicher

EEPROM und Flash - Elemente benutzt. Nennen Sie Gemeinsamkeiten sowie Vor- und Nachteile der beiden Speichermedien.

EEPROM - Electrically Erasable Programmable Read Only Memory

Тур	Geschwindigkeit	Größe	Schreibzugriffe	Datenerhalt ohne Spannung
RAM	++++	++++	beliebig oft	nein
EPROM	+	+++	~1000	ja
EEPROM	+	+++	10.000-1.000.000	ja
FLASH-ROM	++	+++++	1000-10.000	ja
OTP-ROM	+	+++	einmal	ja
Register	+++++	+	beliebig oft	nein
F-RAM	++++	+++	beliebig oft	ja



Aufgabe 6

Die Zahl der Schreibvorgänge auf einem EEPROM/Flash ist beschränkt. Erklären Sie diesen Effekt und beschreiben Sie eine Möglichkeit seinen Einfluß auf die Lebensdauer zu reduzieren.

Aufgabe 7

Erläutern Sie die Idee des "Memory-Mapped-IO".

MMIO ist ein Verfahren zur Kommunikation einer Zentraleinheit mit Peripheriegeräten. Die I/O-Register von elektronischen Bauelementen, mit denen angeschlossene Hardware gesteuert wird, werden in den Hauptspeicher-Adressraum abgebildet. Der Zugriff auf die Bauelemente kann dann über übliche Speicherzugriffsroutinen geschehen. Es werden keine besonderen

Befehle benötigt wie bei der Realisierung der Ein-/Ausgabe mittels I/O-Ports am Prozessor. Sind die Bauelemente in den Prozessor integriert (Mikrocontroller), ist Memory Mapped I/O der Regelfall. Das Gegenstück ist Port-Mapped I/O oder Isolated I/O – die Register der Bauelemente werden über eigene Portadressen in einem separaten I/O-Adressraum angesprochen.

- Vorteil: Zugriff über Strukturen und Pointer aus einer Hochsprache wie C oder C++
 vollständig auf die Hardware möglich, ohne Teile des Programms in Assembler bzw.
 Maschinensprache schreiben zu müssen. Homogene Befehle und Adressierungsarten.
- Nachteil: ein Teil des Adressraums dadurch belegt wird und nicht mehr für echten Hauptspeicher genutzt werden kann. Somit verkleinert sich die maximale nutzbare Speichergröße, was vor allem bei Prozessoren mit kleinen Adressräumen problematisch sein kann.

Heute herrscht immer noch ein Nebeneinander von Memory- und Port-Mapped-Verfahren. Memory-Mapped-I/O ist zwar eine Vereinfachung für die Softwareentwicklung, jedoch problematisch in Bezug auf die Konstruktion – insbesondere bei einem modularen Aufbau der Systeme. Memory-Mapped-I/O wurde daher anfänglich im Wesentlichen bei Systemen mit festem Aufbau verwendet, etwa vielen 8-Bit-Rechnern und dem Commodore Amiga. Die bei Personal Computern dominierenden Intel-Prozessoren bieten zwar auch Port-Mapped I/O an, werden aber trotzdem immer mehr auch in Memory-Mapped-Umgebungen betrieben, um deren Vorteile auszunutzen, was dank der in der 64-Bit-Ära größer gewordenen Adressräume leichter umsetzbar ist.

Pflichtaufgabe B

Wie sieht der maschinenlesbare (AtMega 2560 spezifische) Opcode für die Befehle out 0x10, r16 und sta 0x20, r16 aus? Erklären Sie die Unterschiede zwischen beiden Befehlen?

Description

Stores data from register Rr in the Register File to I/O Space (Ports, Timers, Configuration Registers, etc.).

Operation:

(i) I/O(A) ← Rr

Syntax: Operands: (i) OUT A,Rr $0 \le r \le 31, 0 \le A \le 63$ Program Counter: PC ← PC + 1

16-bit Opcode:

1011 1AAr	rrrr	AAAA
-----------	------	------

Description

Stores one byte from a Register to the data space. For parts with SRAM, the data space consists of the Register File, I/O memory and internal SRAM (and external SRAM if applicable). For parts without SRAM, the data space consists of the Register File only. In some parts the Flash memory has been mapped to the data space and can be written using this command. The EEPROM has a separate address space.

A 7-bit address must be supplied. The address given in the instruction is coded to a data space address as follows:

ADDR[7:0] = (INST[8], INST[8], INST[10], INST[9], INST[3], INST[2], INST[1], INST[0])

Memory access is limited to the address range 0x40...0xbf of the data segment.

This instruction is not available in all devices. Refer to the device specific instruction set summary.

Operation:

(i) (k) ← Rr

 Syntax:
 Operands:

 (i)
 STS k,Rr
 16 ≤ r ≤ 31, 0 ≤ k ≤ 127

Program Counter: PC ← PC + 1

16-bit Opcode:

1010 1kkk dddd kkkk

Note: Registers r0...r15 are remaped to r16...r31

Befehl: out 0x10,r16

• 16-bit Opcode: 1011 1011 0000 0000

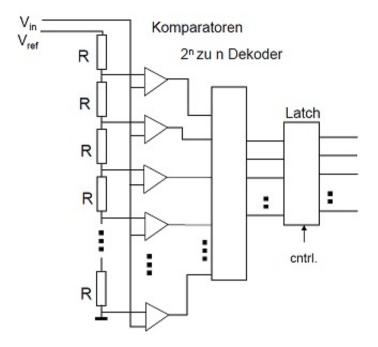
Befehl: sts 0x20,r16

16-bit Opcode: 1010 1010 0000 0000

Aufgabe 8

Beschreiben Sie die 3 in der Vorlesung vorgestellten Verfahren zur Analog-Digital-Wandlung und benennen Sie Vor- und Nachteile dieser Ansätze. Welches Verfahren kommt in dem in den Übungen verwendeten Mikrocontroller zum Einsatz?

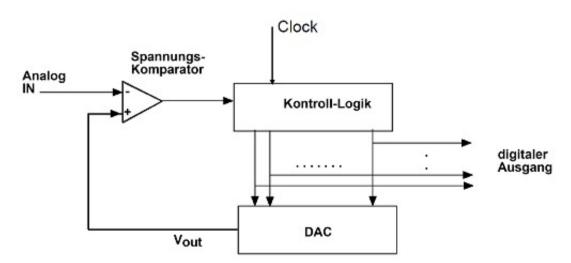
- 1. ParalleleWandlung-Flash Wandler
 - Vorteil: HoheGeschwindigkeit
 - Nachteil: Hardwareaufwand für höhere Auflösungen



Das analoge Eingangssignal wird im Flash-Umsetzer gleichzeitig von allen Komparatoren mit den (über einen linearen Spannungsteiler erzeugten) Vergleichsgrößen verglichen. Anschließend erfolgt durch eine Kodeumsetzung der 2^n-1 Komparatorsignale in einen n bit breiten Binärkode (mit n: Auflösung in Bit). Das Resultat steht damit nach den Durchlaufverzögerungen (Schaltzeit der Komparatoren sowie Verzögerung in der Dekodierlogik) sofort zur Verfügung. Im Ergebnis sind die Flash-Umsetzer also sehr schnell, bringen aber im Allgemeinen auch hohe Verlustleistungen und Anschaffungskosten mit sich (insbesondere bei den hohen Auflösungen).

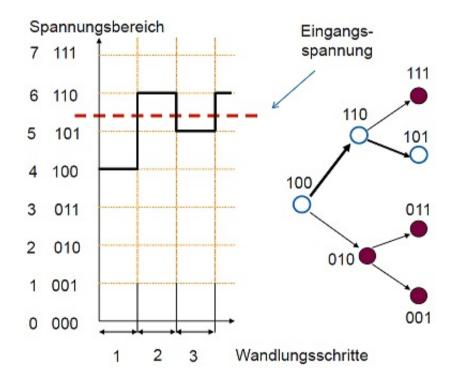
2. sequentielle Analog/Digital-Wandler: Zählverfahren

- Vorteil: sehr hohe Auflösungenmöglich; schaltung einfach umsetzbar kritisches Element DAC/Komperator
- Nachteil: Variierende Wandlungsdauer langsam



Bei Zählverfahren finden gleichzeitig zwei Dinge statt. Ein analoger durch die Messgröße beeinflusster Prozess, z. B. das stetige Laden eines Kondensators verbunden mit einem Komparator, und ein digitaler Prozess, der Zeiten oder Impulsdichten misst. Es gibt ein Verfahren, bei dem ein Zähler aufwärts oder abwärts allen Änderungen des Eingangssignals folgt, wie weiter unten beim Nachlauf-Umsetzer beschrieben. Die meisten Verfahren bauen die Zählung bei null beginnend in periodischer Wiederholung neu auf.

- 3. sequentieller Wandler: sukzessive Approximation/Wägeverfahren
 - Vorteil: GleicheWandlungsdauer



Diese arbeiten mit einem DAU, der einen Vergleichswert U_v jedes Mal neu aufbaut. Das Eingangssignal wird mittels Intervallschachtelung eingegrenzt. Einfache sukzessive Approximation setzt dabei pro Schritt ein Bit um. Ein um Größenordnungen genaueres und schnelleres Umsetzen kann dadurch erreicht werden, dass die Umsetzung redundant erfolgt, indem mit kleinerer Schrittweite umgesetzt wird, als einem Bit entspricht.