



Τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών
Πανεπιστήμιο Θεσσαλίας

ECE333 - Εργαστήριο Ψηφιακών Συστημάτων

Χειμερινό Εξάμηνο — Ακαδημαϊκό Έτος 2024-2025

4η Εργαστηριακή Εργασία

Ελεγκτής Επιταχυνσιόμετρου ADXL362

ADXL362 Accelerometer Driver

02/12/2024 έως 12/01/2025

Χ. Σωτηρίου - Δ. Γαρυφάλλου

Περιεχόμενα

1	Στόχος της Τέταρτης Εργασίας	2
2	Μέρος Α - Αποστολή δεδομένων από την πλακέτα στο εικονικό τερματικό μέσω UART	2
3	Μέρος Β - Υλοποίηση Ελεγκτή SPI Master	3
4	Μέρος Γ - Υλοποίηση Ελεγκτή ADXL362	4
4.1	Διαμόρφωση	4
4.2	Ανάγνωση Δεδομένων	6
5	Προθεσμία Παράδοσης, Υποβολή της Εργασίας και Παρουσίασης	7
6	Ερωτήσεις και Απορίες	8

1 Στόχος της Τέταρτης Εργασίας

Ο στόχος της τελικής εργαστηριακής εργασίας είναι η υλοποίηση ενός συστήματος ρύθμισης, λήψης και απεικόνισης δεδομένων του **επιταχυνσιόμετρου (accelerometer) ADXL362** της πλακέτας **Nexys A7-100T**. Για την απεικόνιση των δεδομένων προτείνεται η χρήση του UART Αποστολέα (Transmitter) που υλοποιήσατε στη 2^η εργαστηριακή εργασία σε συνδυασμό με κάποια εφαρμογή εικονικού τερματικού, όπως το **PuTTY**.

Το επιταχυνσιόμετρο ADXL362 ανιχνεύει επιταχύνσεις στις 3 διαστάσεις (X, Y και Z axis), οι οποίες μετρώνται ως πολλαπλάσια της επιτάχυνσης της βαρύτητας. Αναλυτικότερα, η επιτάχυνση σε κάθε άξονα δίνεται από τον τύπο $a = G * g$, όπου a είναι η επιτάχυνση, G είναι ο συντελεστής της επιτάχυνσης της βαρύτητας και g είναι η επιτάχυνση της βαρύτητας. Πιθανώς η έννοια των G που δέχεται το ανθρώπινο σώμα, εν πτήση, σε αγώνες ταχύτητας, σε ελεύθερη πτώση κτλ, σας είναι ήδη γνωστή. Τέλος, το επιταχυνσιόμετρο έχει την ικανότητα να συλλέγει και τιμές θερμοκρασίας (T) από το περιβάλλον του.

2 Μέρος Α - Αποστολή δεδομένων από την πλακέτα στο εικονικό τερματικό μέσω UART

Ο UART Αποστολέας που υλοποιήσατε στη 2^η εργαστηριακή εργασία μπορεί να χρησιμοποιηθεί για την αποστολή δεδομένων από την πλακέτα προς τον υπολογιστή μέσω της θύρας USB. Για τη λήψη των δεδομένων από την πλακέτα στον υπολογιστή σας θα χρειαστείτε κάποιο λογισμικό εικονικού τερματικού, όπως το PuTTY. Πληροφορίες για τη ρύθμιση της επικοινωνίας μεταξύ του PuTTY και της πλακέτας θα βρείτε στις αντίστοιχες **οδηγίες εγκατάστασης και χρησιμοποίησης εικονικών τερματικών της Digilent**. Χρησιμοποιήστε τον UART Αποστολέα για να αποστείλετε ένα μήνυμα της επιλογής σας από την πλακέτα στο τερματικό. Δώστε ιδιαίτερη προσοχή **(1)** στη συχνότητα αποστολής καθώς επίσης και **(2)** στη χρησιμοποίηση του Parity bit.

Serial line	<i>USBPort</i>
Speed (baud)	57600
Data bits	8
Stop bits	1
Parity	<i>Odd</i>
Flow control	<i>XON/XOFF</i>

Table 1: Communication parameters for PuTTY

Για τους σκοπούς της εργασίας, θα σας δωθεί έτοιμο το κομμάτι που διαχειρίζεται την κατάλληλη μετατροπή των ASCII δεδομένων που συλλέγετε από το επιταχυνσιόμετρο. Το module θα λαμβάνει τις τιμές X, Y, Z, και T σε μορφή ASCII και τις εκτυπώνει με κατάλληλη διαμόρφωση στο εικονικό τερματικό με την μορφή που φαίνεται στο Σχήμα 1.

Δεδομένου ότι οι τιμές που θα συλλέγετε από το επιταχυνσιόμετρο θα είναι σε δυαδικό σύστημα, εσείς θα πρέπει να τις μετατρέψετε σε μορφή BCD (δεκαδικό), και ύστερα να τις μετατρέπετε σε ASCII για να αξιοποιήσετε το module. Εφόσον υλοποιήσετε τον μετατροπέα δυαδικού σε ASCII, υλοποιήστε ένα πλαίσιο δοκιμής που θα μετατρέπει και α-

X:	<x_accelerometer_value>
Y:	<y_accelerometer_value>
Z:	<z_accelerometer_value>
T:	<temperature_value>

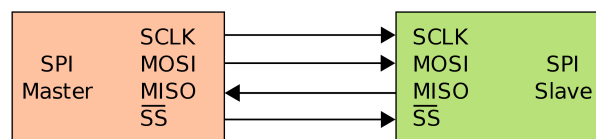
Σχήμα 1: Τύπωση Δεδομένων του Επιταχυνσιόμετρου στο Τερματικό

ποστέλει συγκεκριμένες τιμές X, Y, Z, και T. Ύστερα, επιβεβαιώστε την ορθή λειτουργία του κυκλώματος στην πλακέτα.

3 Μέρος Β - Υλοποίηση Ελεγκτή SPI Master

Η επικοινωνία με το επιταχυνσιόμετρο ADXL362, γίνεται μέσω ενός ενσωματωμένου ελεγκτή SPI. Ο δίαυλος Σειριακής Περιφερειακής Διεπαφής SPI (Serial Peripheral Interface) είναι ένα ευρέως διαδεδομένο βιομηχανικό πρωτόκολλο, το οποίο είναι παρόμοιο με το UART και σχεδιάστηκε από την εταιρεία Motorola το 1979. Οι ελεγκτές SPI μπορούν να λειτουργούν είτε ως μονάδες Master (ενεργές) είτε ως Slave (παθητικές). Τα σήματα του πρωτοκόλλου είναι τα εξής:

- **(1) SCLK:** Serial Clock - Ρολόι Σειριακής Επικοινωνίας (παράγεται από τη μονάδα Master)
- **(2) MOSI:** Master Out Slave In (έξοδος δεδομένων της μονάδας Master)
- **(3) MISO:** Master In Slave Out (έξοδος δεδομένων της μονάδας Slave)
- **(4) CS/SS:** Chip-Select/Slave-Select (active low — ελέγχεται από τη μονάδα Master και σηματοδοτεί την έναρξη της μετάδοσης δεδομένων προς τη μονάδα Slave)



Σχήμα 2: Τυπική Διαμόρφωση SPI Αρχιτεκτονικής

Για το σκοπό της επικοινωνίας με το επιταχυνσιόμετρο της πλακέτας πρέπει να υλοποιήσετε έναν SPI Master, που στέλνει σειριακά εντολές διαμόρφωσης προς το επιταχυνσιόμετρο, μέσω της εξόδου MOSI και διαβάζει τα δεδομένα του επιταχυνσιόμετρου από την είσοδο MISO. **Η υλοποίηση του SPI MASTER πρέπει να γίνει με FSM.**

Ένα τυπικό παράδειγμα υλοποίησης του πρωτοκόλλου παρουσιάζεται στο Σχήμα 3. Ο Master και ο Slave χρησιμοποιούν έναν shift register έκαστος. Σε κάθε κύκλο αποστέλλουν ένα bit στο κανάλι από τα σήματα MOSI/MISO ενώ ταυτόχρονα το κενό bit που δημιουργείται στο shift register λόγω shifting αποθηκεύεται το bit που υπάρχει ήδη στο κανάλι. Μπορείτε να βρείτε περισσότερες πληροφορίες για το πρωτόκολλο SPI στη [Wikipedia](#).

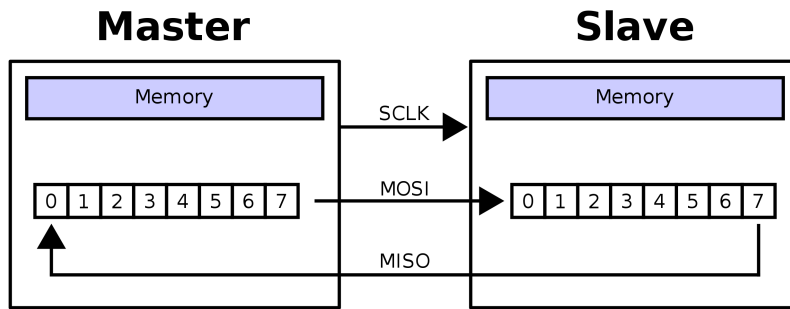
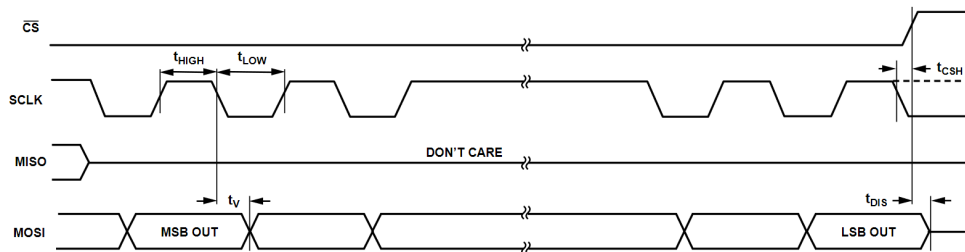


Figure 3: Υλοποίηση Κυκλικής Επικοινωνίας SPI με τη χρήση Shift Registers

Για την υλοποίηση του SPI Master χρειάζεται να οδηγήσετε το Ρολόι Σειριακής Επικοινωνίας SCLK στη συχνότητα των 1 έως 8 MHz όπως ορίζεται από τον κατασκευαστή του ADXL362. Στη σελίδα 23 του τεχνικού δελτίου δεδομένων του ADXL362 περιγράφεται αναλυτικά η λειτουργία του SPI Slave, ενώ στο Σχήμα 4 δίνεται ένα παράδειγμα για μια τυπική περίπτωση αποστολής δεδομένων βάση του πρωτοκόλλου.



Σχήμα 4: Χρονικό Διάγραμμα Αποστολής Δεδομένων SPI

Όταν η κυκλωματική υλοποίηση είναι ορθή, επιδείξτε τον κώδικα Verilog που γράψατε για το κύκλωμα (RTL Design), το διάγραμμα της FSM, το πλαίσιο δοκιμής (Testbench), και τα αποτελέσματα της προσομοίωσης σε επιτηρητή του εργαστηρίου.

4 Μέρος Γ - Υλοποίηση Ελεγκτή ADXL362

Στο τρίτο μέρος πρέπει να υλοποιηθεί ο ελεγκτής του επιταχυνσιόμετρου, ο οποίος, μέσω του SPI Master του Μέρους Β, θα αποστέλλει εντολές διαμόρφωσης στο επιταχυνσιόμετρο και θα διαβάζει τις μετρήσεις επιτάχυνσης στους άξονες X, Y, και Z όπως και τη θερμοκρασία του αισθητήρα T. Η υλοποίηση του ελεγκτή για το accelerometer πρέπει να γίνει με FSM.

4.1 Διαμόρφωση

Το ADXL362 περιέχει καταχωρητές για τη ρύθμιση της λειτουργίας του. Οι εντολές που υποστηρίζονται είναι:

- (1) 0x0A: εγγραφή σε καταχωρητή
- (2) 0x0B: ανάγνωση από καταχωρητή
- (3) 0x0D: ανάγνωση ουράς

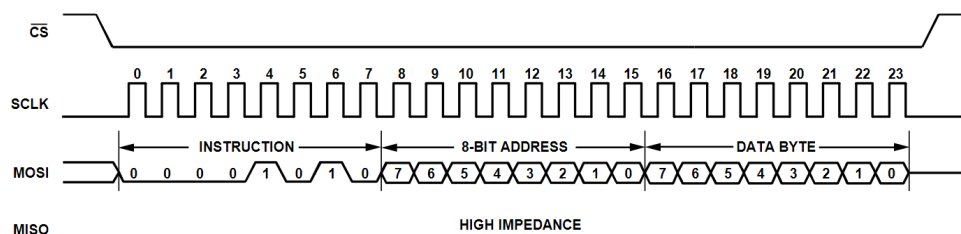
Reg	Name	Bits	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset	RW	
0x00	DEVID_AD	[7:0]	DEVID_AD[7:0]								0xAD	R	
0x01	DEVID_MST	[7:0]	DEVID_MST[7:0]								0x1D	R	
0x02	PARTID	[7:0]	PARTID[7:0]								0xF2	R	
0x03	REVID	[7:0]	REVID[7:0]								0x01	R	
0x08	XDATA	[7:0]	XDATA[7:0]								0x00	R	
0x09	YDATA	[7:0]	YDATA[7:0]								0x00	R	
0x0A	ZDATA	[7:0]	ZDATA[7:0]								0x00	R	
0x0B	STATUS	[7:0]	ERR_USER_REGS	AWAKE	INACT	ACT	FIFO_OVER-RUN	FIFO_WATER-MARK	FIFO_READY	DATA_READY	0x40	R	
0x0C	FIFO_ENTRIES_L	[7:0]	FIFO_ENTRIES_L[7:0]								0x00	R	
0x0D	FIFO_ENTRIES_H	[7:0]	UNUSED							FIFO_ENTRIES_H[1:0]	0x00	R	
0x0E	XDATA_L	[7:0]	XDATA_L[7:0]								0x00	R	
0x0F	XDATA_H	[7:0]	SX				XDATA_H[3:0]				0x00	R	
0x10	YDATA_L	[7:0]	YDATA_L[7:0]								0x00	R	
0x11	YDATA_H	[7:0]	SX				YDATA_H[3:0]				0x00	R	
0x12	ZDATA_L	[7:0]	ZDATA_L[7:0]								0x00	R	
0x13	ZDATA_H	[7:0]	SX				ZDATA_H[3:0]				0x00	R	
0x14	TEMP_L	[7:0]	TEMP_L[7:0]								0x00	R	
0x15	TEMP_H	[7:0]	SX				TEMP_H[3:0]				0x00	R	
0x16	Reserved	[7:0]	Reserved[7:0]								0x00	R	
0x17	Reserved	[7:0]	Reserved[7:0]								0x00	R	
0x1F	SOFT_RESET	[7:0]	SOFT_RESET[7:0]								0x00	W	
0x20	THRESH_ACT_L	[7:0]	THRESH_ACT_L[7:0]								0x00	RW	
0x21	THRESH_ACT_H	[7:0]	UNUSED					THRESH_ACT_H[2:0]			0x00	RW	
0x22	TIME_ACT	[7:0]	TIME_ACT[7:0]								0x00	RW	
0x23	THRESH_INACT_L	[7:0]	THRESH_INACT_L[7:0]								0x00	RW	
0x24	THRESH_INACT_H	[7:0]	UNUSED					THRESH_INACT_H[2:0]			0x00	RW	
0x25	TIME_INACT_L	[7:0]	TIME_INACT_L[7:0]								0x00	RW	
0x26	TIME_INACT_H	[7:0]	TIME_INACT_H[7:0]								0x00	RW	
0x27	ACT_INACT_CTL	[7:0]	RES		LINKLOOP		INACT_REF	INACT_EN	ACT_REF	ACT_EN	0x00	RW	
0x28	FIFO_CONTROL	[7:0]	UNUSED				AH	FIFO_TEMP	FIFO_MODE		0x00	RW	
0x29	FIFO_SAMPLES	[7:0]	FIFO_SAMPLES[7:0]								0x80	RW	
0x2A	INTMAP1	[7:0]	INT_LOW	AWAKE	INACT	ACT	FIFO_OVER-RUN	FIFO_WATER-MARK	FIFO_READY	DATA_READY	0x00	RW	
0x2B	INTMAP2	[7:0]	INT_LOW	AWAKE	INACT	ACT	FIFO_OVER-RUN	FIFO_WATER-MARK	FIFO_READY	DATA_READY	0x00	RW	
0x2C	FILTER_CTL	[7:0]	RANGE		RES	HALF_BW	EXT_SAMPLE	ODR			0x13	RW	
0x2D	POWER_CTL	[7:0]	RES	EXT_CLK	LOW_NOISE		WAKEUP	AUTOSLEEP	MEASURE		0x00	RW	
0x2E	SELF_TEST	[7:0]	UNUSED								ST	0x00	RW

Σχήμα 5: Χάρτης Καταχωρητών ADXL362

<SPI SS down> <cmd byte (0x0A or 0x0B)> <adrs byte> <data byte> <more data bytes (m-byte)> ... <SPI SS up>

Σχήμα 6: Απαιτούμενη Μορφή Δεδομένων Αποστολής SPI

Στο Σχήμα 7 δίνονται οι κυματομορφές του SPI Master για εγγραφή στους καταχωρητές του ADXL362. Η αναλυτική λίστα με τις διευθύνσεις των καταχωρητών και των λειτουργιών τους παρουσιάζεται στο Σχήμα 5 ([σελίδα 25 του τεχνικού δελτίου δεδομένων](#))



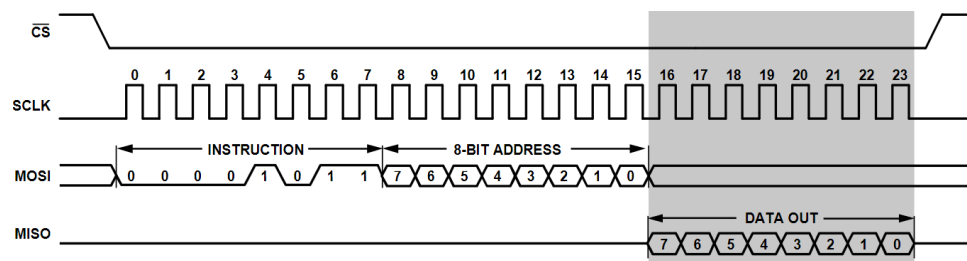
Σχήμα 7: Κυματομορφές Λειτουργίας Εντολής Εγγραφής SPI σε Καταχωρητή

Επίσης, στη [σελίδα 38, του τεχνικού δελτίου δεδομένων](#) φαίνονται συνοπτικά παραδείγματα της διαδικασίας διαμόρφωσης του συστήματος. Αφού κατανοήσετε τον τρόπο λειτουργίας του, η διαδικασία διαμόρφωσης που πρέπει να υλοποιήσετε για τους σκοπούς της εργασίας

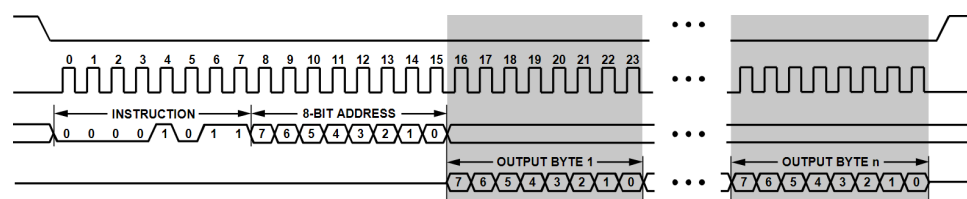
είναι:

- (1) Soft Reset Register Reset
- (2) Soft Reset Register Clear
- (3) Power Control Register: Enable Measurement
- (4) Filter Control Register: Set $2g$ range, $1/4$ Bandwidth, 200Hz Data_{OUT} Rate

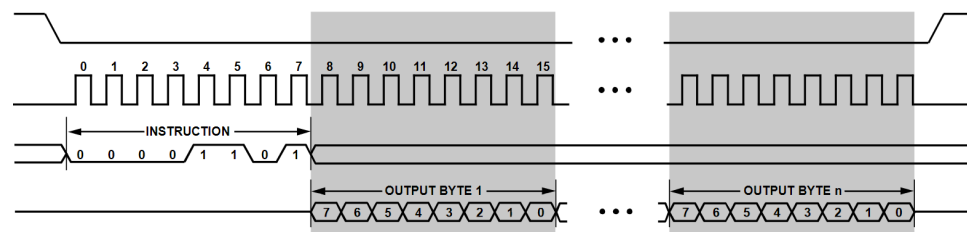
4.2 Ανάγνωση Δεδομένων



(α') Εντολή Ανάγνωσης SPI από Καταχωρητή



(β') Burst Εντολή Ανάγνωσης SPI



(γ') Εντολή Ανάγνωσης SPI Ουράς FIFO

Σχήμα 8: Κυματομορφές Λειτουργίας Διαφορετικών Εντολών Ανάγνωσης SPI

Για την ανάγνωση των δεδομένων από το επιταχυνσιόμετρο, μπορείτε είτε να χρησιμοποιήσετε τη FIFO (First-In-First-Out) δομή, είτε να διαβάσετε τα δεδομένα με ξεχωριστές εντολές ανάγνωσης (0x0A) από τους καταχωρητές δεδομένων X_DATA, Y_DATA, Z_DATA. Οι συγκεκριμένοι καταχωρητές περιέχουν τα 8 MSBs της πραγματικής μέτρησης του επιταχυνσιόμετρου και μπορείτε να τους χρησιμοποιήσετε για την ανάγνωση των δεδομένων, μιας και στα πλαίσια της εργασίας αυτό κρίνεται αρκετό. Αν παρόλα αυτά επιθυμείτε να πάρετε μετρήσεις με τη μέγιστη δυνατή ανάλυση μπορείτε να χρησιμοποιήσετε τους καταχωρητές X_DATA_H, X_DATA_L, Y_DATA_H, Y_DATA_L, Z_DATA_H, Z_DATA_L οι οποίοι περιέχουν και τα 16 bits της μέτρησης. Αναλυτικότερα, τα 8 MSBs αποθηκεύονται στους καταχωρητές με suffix “_H” και τα 8 LSBs σε αυτούς με suffix “_L”.

Το χρονικό διάγραμμα κυματομορφών ανάγνωσης SPI από καταχωρητή φαίνεται στο Σχήμα 8α'. Επίσης, δίνονται και τα χρονικά διαγράμματα κυματομορφών για Burst και

FIFO ανάγνωση στα Σχήματα 8β' και 8γ' αντίστοιχα. Περισσότερες λεπτομέρειες για τη λειτουργία και χρήση των Multi-byte Transfers (Burst mode) αλλά και της Ουράς FIFO βρίσκονται στο τεχνικό δελτίο δεδομένων.

Αφού καταφέρετε να διαβάσετε τα δεδομένα από το επιταχυνσιόμετρο επιτυχώς, πρέπει να τα αποστείλετε μέσω του UART, που υλοποιήσατε στο Μέρος Α, στο εικονικό τερματικό. Για ευκολότερη ανάγνωση των δεδομένων προτείνεται να εμφανίζετε είτε τις μέγιστες τιμές που μετρήθηκαν, είτε τα μηνύματα να σβήνονται και να γράφονται στην ίδια θέση ώστε να δίνεται η αίσθηση της απεικόνισης δεδομένων σε πραγματικό χρόνο. Τέλος, για λόγους απομείωσης των σφαλμάτων του αισθητήρα, προτείνεται να υπολογίζετε και να εμφανίζετε τον μέσο όρο πολλαπλών μετρήσεων αντί για μεμονωμένες μετρήσεις.

Σε πρώτη φάση, σας προτείνουμε να διαβάσετε τις τιμές καταχωρητών που δεν αλλάζουν καθόλη την διάρκεια λειτουργίας του επιταχυνσιόμετρου, όπως τους καταχωρητές στην διεύθυνσεις 0x00 και 0x01 (DEVID_AD και DEVID_MST, αντίστοιχα). Εφόσον διαβάσετε τις σωστές τιμές και επιβεβαιώσετε την ορθή λειτουργία του SPI Master, μπορείτε να προχωρήσετε στην λήψη των τιμών του επιταχυνσιόμετρου με οποιαδήποτε προεπεξεργασία θεωρήσετε απαραίτητη (π.χ., μέσος όρος πολλαπλών τιμών) πριν την τελική απεικόνιση στο τερματικό.

Όταν η κυκλωματική υλοποίηση είναι ορθή, επιδείξτε τον κώδικα Verilog που γράψατε για το κύκλωμα (RTL Design), το διάγραμμα της FSM, το πλαίσιο δοκιμής (Testbench), τα αποτελέσματα της προσομοίωσης και το κύκλωμα εν λειτουργία σε επιτηρητή του εργαστηρίου.

5 Προθεσμία Παράδοσης, Υποβολή της Εργασίας και Παρουσίασης

Η προθεσμία παράδοσης της Τελικής εργασίας είναι η **12/01/2025**.

Μέχρι την προθεσμία της εργασίας θα πρέπει:

- να έχετε υλοποιήσει και δοκιμάσει όλα τα επιμέρους μέρη της εργασίας στην πλακέτα,
- να έχετε υποβάλει τον κώδικα σας (RTL Design και Testbench),
- να έχετε υποβάλει μια αναλυτική παρουσίαση την οποία και θα παρουσιάσετε στην εξέταση της τελικής εργασίας στον διδάσκοντα και τους βοηθούς.

Σχετικά με την παρουσίαση, θα έχετε στη διάθεσή σας 20 λεπτά για να παρουσιάσετε συνοπτικά τους στόχους, τα πειράματα, και τα αποτελέσματα της δουλειάς σας. Η παρουσίαση θα πρέπει να περιλαμβάνει:

- Διαγράμματα Dataflow για τα βασικά modules,
- FSM State Graph(s) για την περιγραφή των καταστάσεων,
- Screenshots από simulations, όπου επαληθεύονται χρονισμοί ή λειτουργικότητα.

Σημειώνεται ότι ο χρόνος των 20 λεπτών είναι αυστηρός και πρέπει να τηρηθεί. Για αυτόν τον λόγο, φροντίστε να διατηρήσετε την παρουσίασή σας περιεκτική και ουσιαστική, αποφεύγοντας περιττές λεπτομέρειες. Ως guideline, θεωρήστε ότι η παρουσίαση πρέπει να περιλαμβάνει περίπου 20 διαφάνειες, αφιερώνοντας 1 λεπτό ανά διαφάνεια, όπου να δίνετε έμφαση στην οπτικοποίηση και την καθαρή δομή κάθε slide.

6 Ερωτήσεις και Απορίες

Για οποιεσδήποτε ερωτήσεις και απορίες εκμεταλλευτείτε τον ιστότοπο του [e-Class](#) και το χρόνο του εργαστηρίου ρωτώντας τους επιτηρητές.