



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده برق

گزارشکار آزمایشگاه مدار منطقی

نگارش

پارسا محمدی ۹۹۲۳۱۲۱

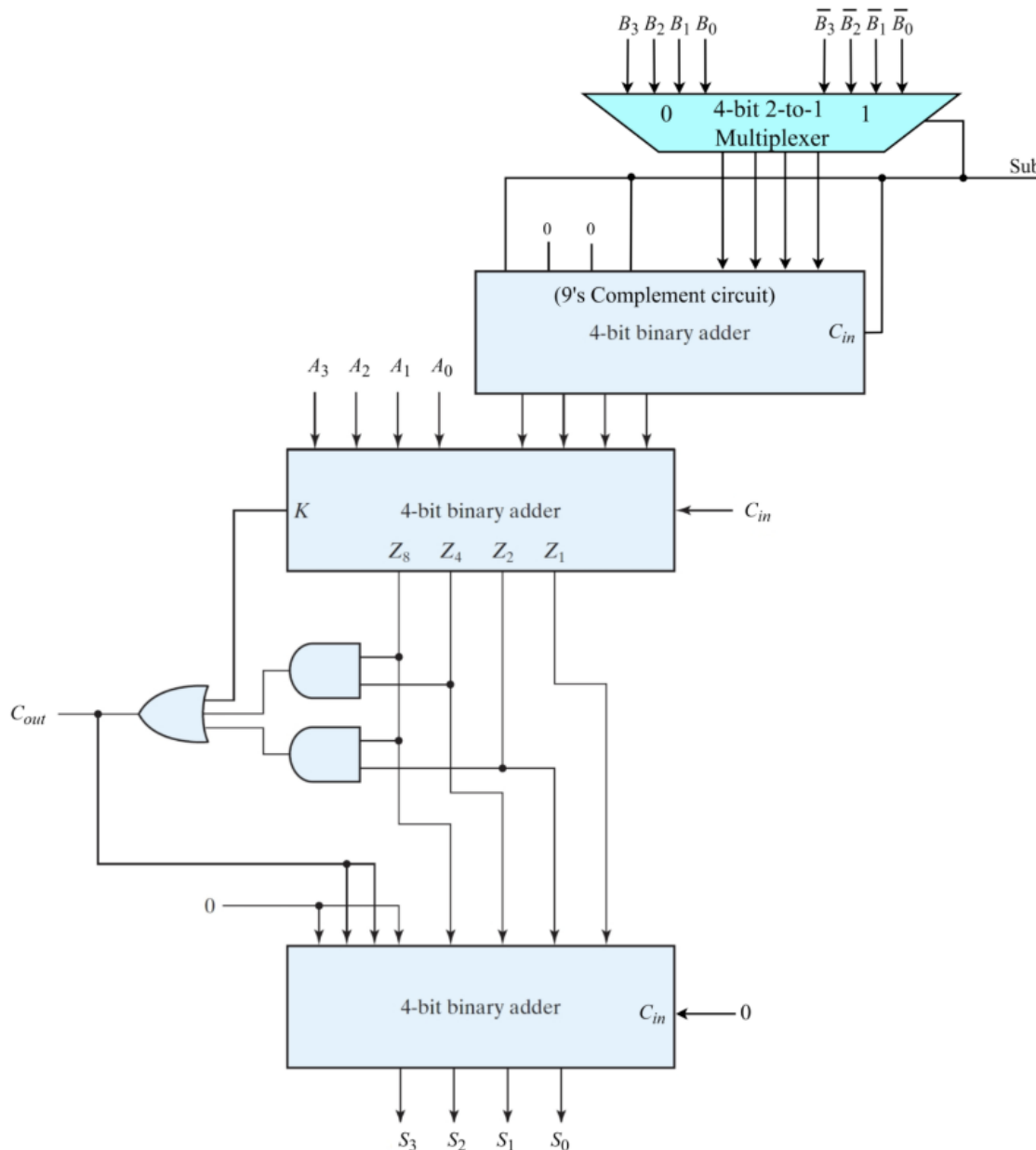
استاد درس

مهندس مهربادی

فروردین ۱۴۰۲

(۱) جمع کننده/تفریق کننده BCD

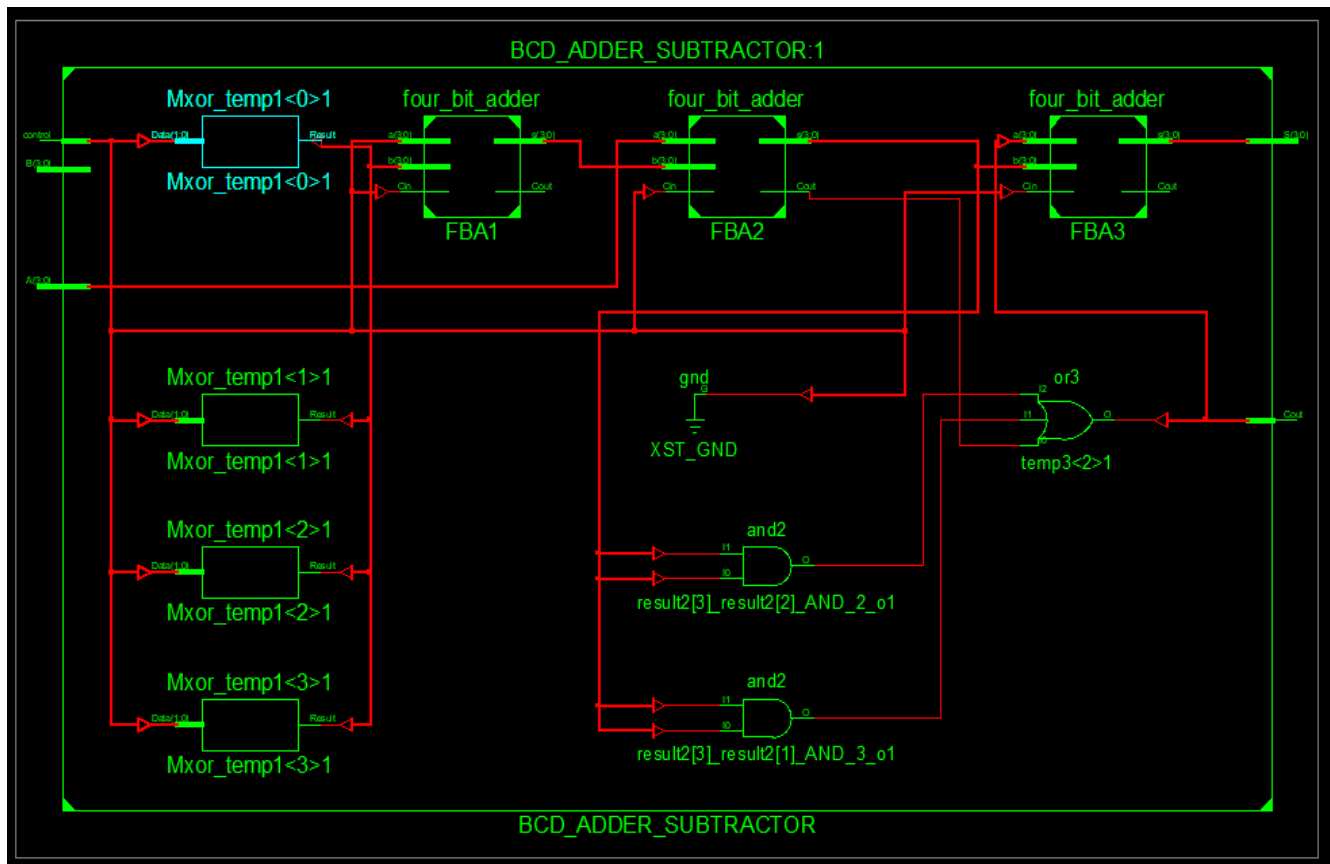
برای ساخت یک جمع کننده و یا تفریق کننده BCD از معماری زیر استفاده می‌کنیم.



در این معماری از یک مالتیپلکسر استفاده شده است که با استفاده از بیت sub جمع شدن و یا تفریق شدن مشخص شود. در کد اصلی این مالتیپلکسر ساخته نشده است و از چند گیت XOR استفاده شده است که یک سر همه این گیت ها به بیت sub وصل است که همان کارایی مالتیپلکسر را دارد.

در این معماری اگر ورودی sub صفر باشد همان دو عدد باهم جمع می‌شوند. ولی زمانی که ورودی sub یک باشد آنگاه 9's complement عدد B حساب می‌شود و با عدد A جمع می‌شود.

شماتیک قطعه پیاده سازی شده به صورت زیر می باشد.



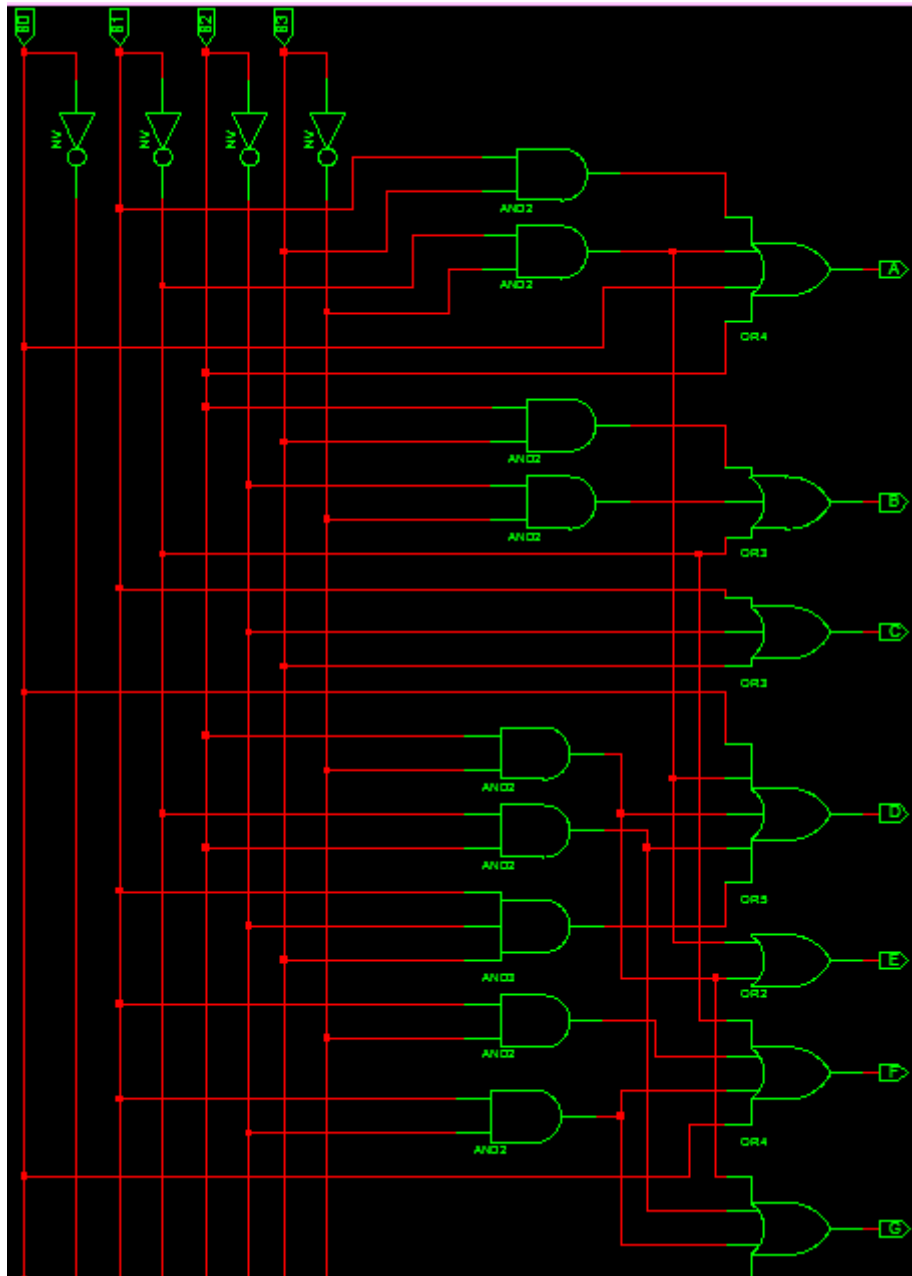
تست بنچ این قطعه به صورت زیر می باشد. برای این تست بنچ یک حلقه تعریف شده است که تمام حالات ممکن را آزمایش می کند و نتیجه را گزارش می کند. همین طور که مشاهده می شود همه پاسخ ها درست اند.



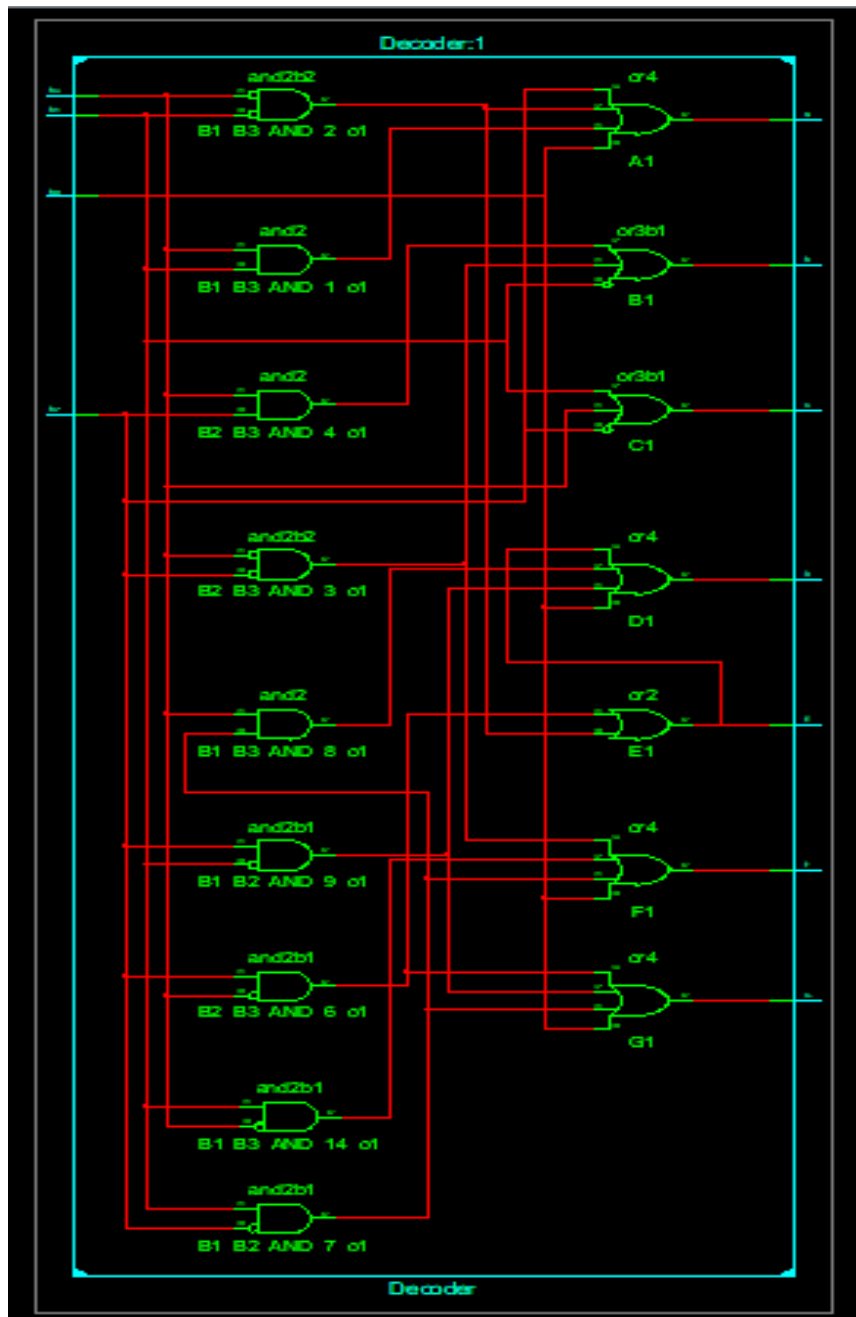
اعداد تست بنچ به ده دهی تبدیل شده اند تا تحلیل آنها راحت تر شود.

۲) دیکدر BCDto7

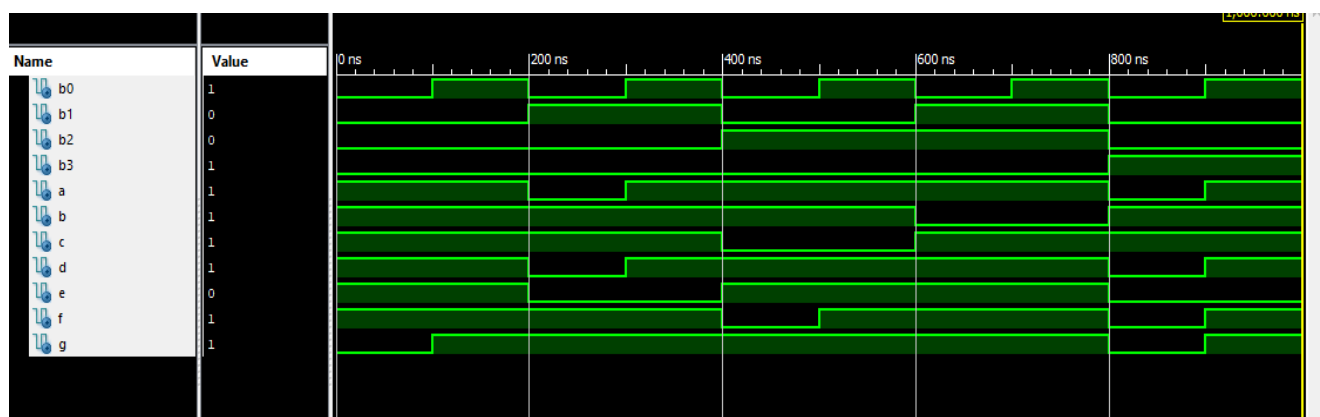
برای پیاده سازی این قطعه از معماری شکل زیر استفاده شده است.



بعد از پیاده سازی شماتیک قطعه به صورت زیر می باشد.



و خروجی تست بنچ به صورت زیر می باشد.



کد های هر بخش در فایل های ارسال شده وجود دارد.