

دانشگاه صنعتی امیرکبیر (پلیتکنیک تهران) دانشکده برق

عنوان گزارش پروژه امتیازی معماری کامپیوتر و ریزپردازنده

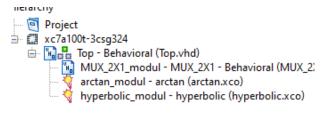
> نگارش پارسا محمّدی – ۹۹۲۳۱۲۱

استاد درس دکتر شریعتمدار مرتضوی

خرداد ۱۴۰۲

صفحة	فهرست
٣	پیاده سازی arctan
۶	فرمت داده ها arctan
Υ	پیادهسازی cosh & sinh
Υ	فرمت داده ها
۸	پيادەسازى پروژە
١٠	توضیح کد های top module
١٣	تصویر RTL مدار و سطوح مصرفی
١۵	طراحي تست بنج

در این پروژه قرار است کار با الگوریتم CORDIC و پیادهسازی عملی آن آموخته شود. در این پروژه فایل های زیر قرار دارند.



نصویر ۱ – فایل های موجود در پروژه

با توجه به اینکه در آموزش های ارسالی پیاده سازی توابع ریاضی با الگوریتم CORDIC با استفاده از sinh & cosh و arctan آموزش داده شده است پس در این پروژه الگوریتم های CORDIC با طراحی دو ماژول arctan و sinh & cosh پیاده سازی شده است.

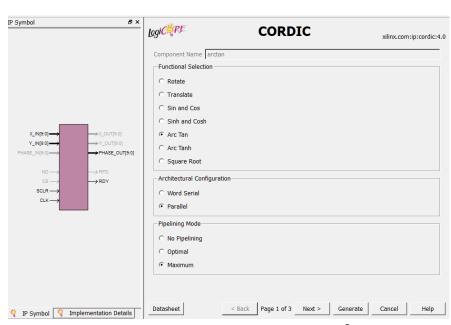
در این پروژه ابتدا پیاده سازی هرکدام از فایل ها گزارش داده میشود و بعد کد top بیان میشود و در نهایت خروجی کد تست بنچ نمایش داده میشود.

ییاده سازی arctan

ابتدا در قسمت های بعد IP Core گزینه IP Core را انتخاب می کنیم. در قسمت های بعد

می کنم و پس اند کی زمان فایل xco ساخته می شود. با کلیک بر روی این فایل می توانیم IP Core خود را کانفیگ کنیم.

این قطعه می تواند تعدادی از توابع را با استفاده از الگوریتم CORDIC محاسبه کند. برای این پروژه گزینه arc tan را محاسبه می کنیم.



در قسمت بعد مشخص می شود که داده های ورودی به صورت موازی یا سریال وارد می شوند که در این پروژه داده ها را به صورت موازی وارد می کنیم.

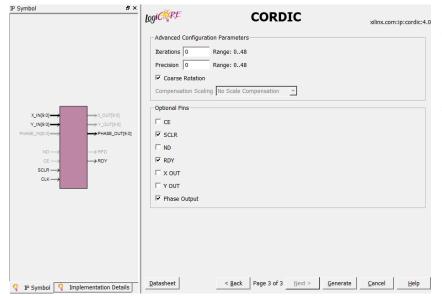
در قسمت pipelining mod با توجه به نوع پایپلاین در خواستی معماری درون قطعه را در تغییر میدهد. در این پروژه ما این بخش را maximum انتخاب می کنیم تا خروجی در سریع ترین زمان ممکن آماده شود.



در صفحه بعد میتوانیم نوع فاز ورودی را انتخاب کنیم که آن را بری روی رادیان عادی قرار میدهم.

در بخش بعدی تعداد بیت های وروی و خروجی تعیین میشود. که در این پروژه ۱۰ بیتی قرار داده میشود. بدیهی است که با توجه به این که الگوریتم CORDIC مقادیر

را به صورت عددی محاسبه می کند افزارش تعداد بیت قدت را افزایش میدهد ولی از طرفی زمان محاسبه و گیت مصرفی نیز افزایش میابد. در بخش آخر این صفحه نوع رند کردن عدد خروجی بیان شده است که آنرا روی منفی گذاشته ام تا به نزدیکترین عدد منفی به پایین رند کند.



در صفحه آخر کانفیگ CORDIC در بخش اول تعداد دفعات تکرار و همچنین دقت نهایی را میخواد. در داکیومت های این قطعه نوشته شده است زمانی که هر دو این ورودی ها بر روی صفر قرار گیرند و خود سیستم بهترین حالت ممکن را انتخاب میکند.

در قسما آخر پین های اختیاری قرار دارد که هرکدام از آنها مسئولیت انجام یک کار را دارند.

- clock enable : CE است که باعث رسیدن کلاک به مدار در صورت ۱ بودن می شود.
- SCLR : این پین دروافع ریست سنکرون مدار میباشد و با ۱ شدن آن مدار ریست میشود. این پایه در این پایه در این پروژه استفاده شده است زیرا زمانی که به فعالیت این قطعه نیاز نداریم آن را در حالت ریست قرار دهیم.
- new sample in input : ND میباشد که باعث میشود قطعه متوجه شود که ورودی جدید آماده است.
- new output data is ready : RDY می باشد. چون محاسبات این قطعه سنگین است چندین کلاک زمان میبرد تا جواب آماده شود. به این منظور زمانی که جواب آماده میشود این پایه ۱ میشود تا دیگر قطعات را آگاه کند که محاسبات تمام شده است و خروجی آماده شده است.
 - همان ورودی ها به خروجی متقل میکنند X out & Y out
 - Phase out : این پایه فاز محاسبه شده را خروجی میدهد.

در شکل سمت چپ شمای کلی از قطعه موجود است.

بعد از تعریف این قطعه می توان آن را مانند دیگر ماژول ها به صورت component استفاده کرد و با دستور port بعد از تعریف این قطعه می داشت.

فرمت داده ها arctan

همان طور که قبلا بیان شد ماژول های CORDIC با فاز های رادیانی کار میکنند. فاز های ورودی و خروجی اعداد علامت دار اعشاری باینری میباشد. در داکیومت این قطعات اطلاعات مربوط به ورودی ها و خروجی ها آورده شده است.

Table 7: ArcTan

Signal	Range	Description
X_IN	-1 <= X_IN <=1	Input X Coordinate
Y_IN	-1 <= Y_IN <=1	Input Y Coordinate
PHASE_OUT	-Pi <= Phase Out <= Pi	Output Angle

Example 5: ArcTan

The input vector (Xin, Yin) is expressed as a pair of fixed-point 2's complement numbers with an integer width of 2 bits (1QN format). The output angle, Pout radians, is expressed as a fixed-point 2's complement number with an integer width of 3 bits (2QN format).

In this example, the input/output width is set to 10 bits.

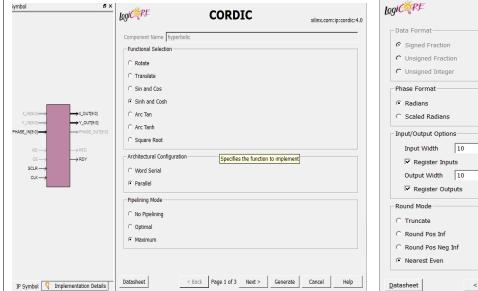
Xin: "00101000000" => 00.10100000 => 0.625 Yin: "0010000000" => 00.10000000 => 0.500 Pout: "00010101110" => 000.1010110=> 0.672

تصویر ۲ - بخشی از داکیومت مربوط به ماژول های CORDIC می باشد که نوع و بازه داده های ورودی و خروجی را مشخص کرده است.

- ماژول arctan دو ورودی y و x دارند که این دو ورودی مختصات داده را روی دایره مثلثاتی مشخص میکنند.
 - از ۱۰ بیت این دو ورودی یکی علامت و یکی صحیح میباشد و بقیه اعشاری میباشند.
- از ۱۰ بیت خروجی ۱ بیت علامت که با ارزش ترین بیت میباشد و دو بیت بعد از آن که صحیح می باشند و بقیه بیت ها اعشاری اند.

ییادهسازی cosh & sinh

مراحل ساخت این ماژول هم مانند arctan می باشد فقط در بخش هایی تفاوت دارند که در ادامه بیان میشود. علت طراحی این ماژول هم در ادامه بیان میشود.





در این ماژول فانکشن را روی sinh و cosh می گذاریم و رند کردن را روی نزدیک ترین میگذاریم تا نتایج دقیق تر شود.

فرمت داده ها

فرمت داده های این ماژول هم در داکیومنتیشن ماژول آمده است و به صورت زیر میباشد.

Table 6: Sinh and Cosh

Signal	Range	Description
PHASE_IN	-Pi/4 <= PHASE_IN <= Pi/4	Input Hyperbolic Angle
X_OUT	1 <= X_OUT < 2	Output Cosh
Y_OUT	-2 <= Y_OUT < 2	Output Sinh

Example 4: Sinh and Cosh

The input hyperbolic angle, Pin, is expressed as a fixed-point 2's complement number with an integer width of 3 bits (2QN format). The output vector, (Xout, Yout), is expressed as a pair of fixed-point 2's complement numbers with an integer width of 2 bits (1QN format).

In this example the input/output width is set to 10 bits.

Pin: "0001001110" => 000.1001110 => 0.781 Xout: "0100110001" => 01.00110001 => 1.191

تصویر ۳ – قسمتی از داکیومت CORDIC که فرمت داده های خروجی و ورودی را مشخص می کند.

پیادهسازی پروژه

در این پروژه از ما خواسته شده است که دو تابع arctan و e^x محاسبه شود. در ماژول CORDIC تمام توابع در این پروژه از ما خواسته شده است که وجود ندارند را با استفاده آنهایی که کودیک آنها موجود است پیاده سازی کرد. برای این پروژه arctan وجود دارد ولی e^x وجود ندارد. در فایل آموزشی که ارسال شده است آموزش محاسبه اکسپوننشیال آورده شده است که به صورت زیر است.

 Although the CORDIC algorithms can only compute a limited number of functions directly, there are many more that can be achieved indirectly:

$$\tan z = \frac{\sin z}{\cos z}$$

$$\tan^{-1} w = \tan^{-1} \frac{\sqrt{1 - w^2}}{w}$$

$$\tan^{-1} w = \tan^{-1} \frac{\sqrt{1 - w^2}}{w}$$

$$\tan^{-1} w = \tan^{-1} \frac{w}{\sqrt{1 - w^2}}$$

$$\ln w = 2 \tanh^{-1} \left| \frac{w - 1}{w + 1} \right|$$

$$\cos^{-1} w = \ln(w + \sqrt{1 - w^2})$$

$$e^z = \sinh z + \cosh z$$

$$\sinh^{-1} w = \ln(w + \sqrt{1 + w^2})$$

$$w^t = e^{t \ln w}$$

$$\sqrt{w} = \sqrt{(w + 1/4)^2 - (w - 1/4)^2}$$

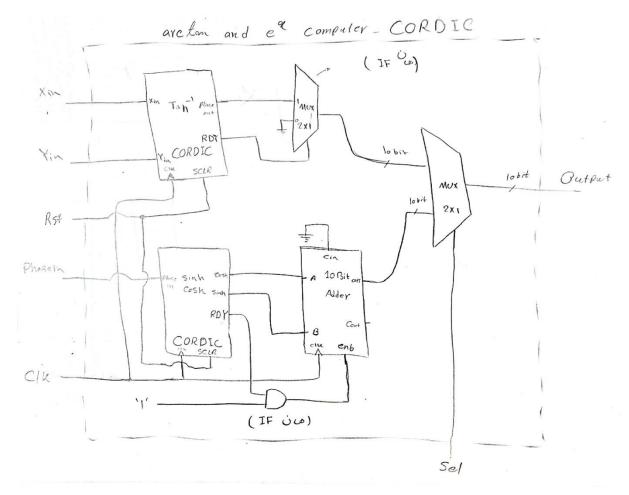
همان طور که مشخص است میتوان اکسپوننشیال را به صورت زیر محاسبه کرد.

$$e^x = \sinh x + \cosh x$$

در مورد رابطه فوق دو نکته مهم وجود دارد.

- روابط بالا در ماژول کوردیک فقط برای x های رادینانی جواب می دهد.
- با توجه به این که ماژول کوردیک به صورت عدد محاسبات را انجام میدهد و ما تعداد بیت های کمی به صورت ورودی داده اینم این رابطه حول صفر و زوایه های کوچک دقت خوبی دارد و در زاویه های بزرگ دقت آن کاهش مییابد.

برای پیاده سازی پروژه معماری زیر در نظر گرفته شده است.



تصویر ۴ – معماری پروژه

توضیح کد های top module

```
1 library IEEE;
   use IEEE.STD_LOGIC 1164.ALL;
                                                                    ابتدا کتاب خانه های مورد نیاز را اضافه کرده و
   use IEEE.NUMERIC STD.ALL;
   use IEEE.STD LOGIC UNSIGNED.ALL;
                                                                    سپس ورودی ها و خروجی ها را مشخص
    entity Top is
        Port (
                                                                                                         مي كنيم.
            input_phase : in STD_LOGIC_VECTOR (9 downto 0);
8
            x_in : in STD_LOGIC_VECTOR (9 downto 0);
y_in : in STD_LOGIC_VECTOR (9 downto 0);
9
10
            clk : in STD LOGIC;
11
                                                                    ورودی input_phase برای فاز ماژول های
            rst : in STD_LOGIC;
12
13
            sel : in STD_LOGIC;
            result : out STD_LOGIC_VECTOR (9 downto 0)
                                                                    هپیربولیک می باشد و دو ورودی x و y هم برای
14
15
        );
16 end Top;
                                                                    تانژانت معکوس می باشد که همان طور که قبلا
```

گفته شد استفاده می شوند. ورودی rst برای ریست کردن ماژول ها و ورودی sel هم برای انتخاب ماژول ها می باشد. خروجی هم داده ها هم با resualt مشخص شده است.

```
19
        COMPONENT MUX 2X1
            PORT (
20
                input1 : IN std_logic_vector(9 downto 0);
                                                                 بعد در ادامه ماژول های ساخته شده نیز به
                input2 : IN std_logic_vector(9 downto 0);
22
23
                sel : IN std logic;
                clk : IN std logic;
24
                                                                                صورت كاميوننت اضافه شدهاند.
25
                output : OUT std_logic_vector(9 downto 0)
26
            );
        END COMPONENT;
27
                                                                 برای بدست آوردن اطلاعات کامپوننت هایی که
28
        COMPONENT arctan
29
            PORT (
                                                                 view اند ما می توانیم از بخش IP Core
                x_in : IN STD_LOGIC_VECTOR(9 DOWNTO 0);
31
                y_in : IN STD_LOGIC_VECTOR(9 DOWNTO 0);
32
                phase out : OUT STD LOGIC VECTOR(9 DOWNTO 0);
33
                                                                 instantiation template اطلاعات آن را
                rdy : OUT STD_LOGIC;
34
                clk : IN STD_LOGIC;
35
                selr : IN STD LOGIC
36
                                                                                                 بدست آوريم.
37
        END COMPONENT;
38
39
        COMPONENT hyperbolic
40
41
            PORT (
                phase in : IN STD LOGIC VECTOR(9 DOWNTO 0);
42
                x_out : OUT STD_LOGIC_VECTOR(9 DOWNTO 0);
43
                y_out : OUT STD_LOGIC_VECTOR(9 DOWNTO 0);
44
                rdy : OUT STD_LOGIC;
45
                clk : IN STD_LOGIC;
46
                sclr : IN STD_LOGIC
47
48
        END COMPONENT;
49
50
```

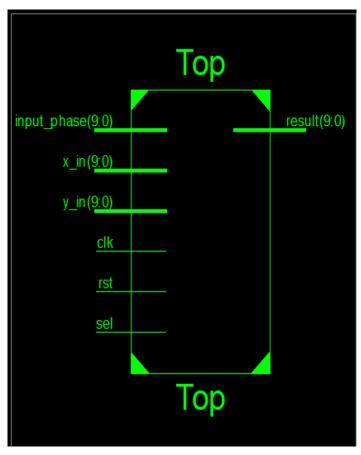
```
56
    begin
57
         MUX_2X1_modul: MUX_2X1 PORT MAP(
58
             input1 => arctan_out,
59
                                                  در ادامه بعد از begin کد آغاز می شود و ابتدا
             input2 => exp_out,
60
             sel => sel,
61
                                                  portmap ها را با توجه به معماری که در بخش
             clk => clk,
62
             output => mux out
63
                                                           قبل نمایش داده شد انجام میدهیم.
         );
64
65
                                                  توجه شود که هر دو ماژول په یک ریست متصل
66
         arctan_modul : arctan
             PORT MAP (
67
                  x_in => x_in,
68
                                                                     اند تا باهم ريست شوند.
69
                  y_in => y_in,
70
                  phase_out => arctan_out,
                  rdy => arctanRDY,
71
72
                  clk => clk,
                  sclr => rst
73
             );
74
75
         hyperbolic_modul : hyperbolic
76
77
             PORT MAP (
78
                  phase_in => input_phase,
                  x out => cosh out,
79
                  y_out => sinh_out,
80
81
                  rdy => hyperbolicRDY,
82
                  clk => clk,
83
                  sclr => rst
84
             );
85
```

در ادامه کد با توجه به اینکه قطعات ما کلاک دارند و محاسبات مربوط به ماژول های arctan و sinh چندین کلاک زمان میبرند پس ما نیاز داریم اقداماتمان را در داخل پرسس انجام دهیم.

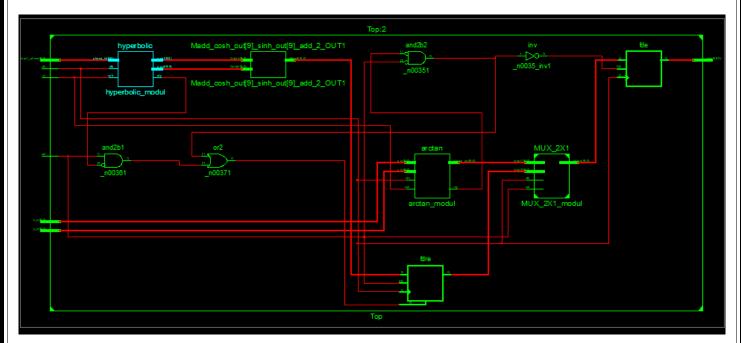
```
86
         process(clk, hyperbolicRDY, arctanRDY)
 87
         begin
 88
             if rising_edge(clk) then
                 if (sel = '0') then -- arctanh
                                                          زمانی که محاسبات cosh و arctan تمام شود پایه
 89
                     if arctanRDY = '1' then
 90
 91
                         result <= mux_out;
                                                          RDY یک می شود و پس است که میتوان خروجی
 92
                        exp_out <= "0000000000";
 93
                     end if;
 94
                                                                                    آن را به خروجی داد.
 95
                 elsif (sel = '1') then -- E^x
 96
                     result <= mux out;
 97
                                                         به همین علت باید از سازوکار process استفاده
                     if hyperbolicRDY = '1' then
 98
                         exp_out <= cosh_out + sinh_out;
 99
100
                                                         کنیم تا مدام بررسی کنیم که چه زمان RDY برابر
                       exp_out <= "0000000000";
101
                     end if;
102
                                                               با ۱ میشود آن زمان آن را به خروجی دهیم.
103
                 end if;
             end if;
104
105
         end process;
                                                         به این منظور پروسس به کلاک و تغییر RDY
106
107 end Behavioral;
                                                         ماژول ها وابسته است و زمانی که هر کدام از آنها
                                                                 تغییر کند برنامه زیر پروسس اجرا می شود.
```

- ۱. در if اول شرط لبه بالا رونده گذاشته شده است که کد فقط در زمان لبه های بالا رونده اجرا شود.
- ۲. در if دو بررسی شده است که که کدام پایه مالتیپلکسر انتخاب شده است و کاربر خروجی کدام ماژول را میخواهد تا بعد ready بودن آن ماژول را بررسی کند.
- ۳. در if سوم هم بررسی شده است که پایه RDY فعال است یا خیر برای هرکدام از ماژول ها. اگر فعال بود خروجی انتقال داده میشود در غیر این صورت صفر به خروجی داده میشود. در برای ماژول sinh چون ما در واقع اکسپوننشال را میخواهیم پس sinh و cosh را جمع میکنیم و در خروجی میریزیم.

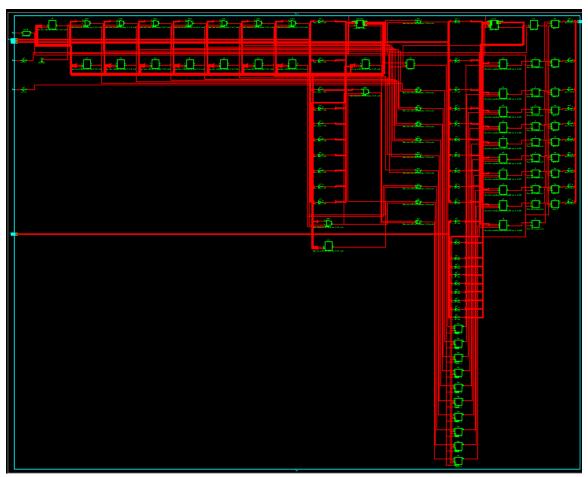
تصویر RTL مدار و سطوح مصرفی



تصویر ATL – ۵ کلی



تصوير ۶ – جزئيات RTL مدار



تصویر ۷ – تصویر تکنولوژی مدار

Device Utilization Summary (estimated values)					
Logic Utilization	Used	Available	Utilization		
Number of Slice Registers	931	126800	0%		
Number of Slice LUTs	1052	63400	1%		
Number of fully used LUT-FF pairs	29	1954	1%		
Number of bonded IOBs	43	210	20%		
Number of BUFG/BUFGCTRLs	1	32	3%		

FPGA سطوح مصرفی $- \lambda$

طراحی تست بنچ

برای اطمینان حاصل کردن از درستی عملکرد کد برای تمام بخش های کد تست بنچ طراحی شده است. و خروجی تمام آنها درست میباشد. برای اطمنیان از درستی عملکرد کلی کد یک تست بنچ هم برای ماژول top نوشته شده است که هم arctan و هم exp را تست میکند.

نکته در تست ها متوجه شده ام که پردازش هر کدام از توابه حدود ۱۵۰ ns با کلاک های ۱۰ ns ای طول می کشد پس زمان های wait را اندکی طولانی تر گذاشتم.

بخش های اولیه تست بنچ مانند پروژهای قبلی است و در ادامه بدنه تست بنچ توضیح داده شده است.

```
-- Stimulus process
stim_proc: process
begin
-- First test arctan
    x_in <= "00101000000";
    y_in <= "00100000000";
    rst <= '0';
    sel <= '0';
wait for 300 ns;
    rst <= '1';
wait for 200 ns;
```

```
ابتدا برای تست arctan ریست غیرفعال شده است و sel بر روی 0 قرار گرفته است تا خروجی ماژول arctan در صورت آماده بودن به خروجی رود.
```

با توجه به فرمت دیتا ها داریم:

```
\begin{cases} 00101000000 \rightarrow 00.10100000 = 0.625 \\ 00100000000 \rightarrow 00.10000000 = 0.5 \end{cases}
```

تصویر تست بنچ و خروجی به صورت زیر است

		155.000 ns							
Name	Value	0 ns	100 ns		200 ns	300 ns	400 ns	500 ns	600 ns
▶ 🌃 input_phase[9:0	0000000000				0000000000			0001001110)
▶ 5 x_in[9:0]	0010100000				0	010100000			
y_in[9:0]	0010000000				0	010000000			
Ū₀ clk	1		\mathbf{n}	ww	mmmmm	uuuuuuu	mmmmm		лллл
Va rst	0								
Ve sel	0								
result[9:0]	0001010110	000000000	0			0001010110		000000000	0
☐ clk_period	10000 ps					10000 ps			

همین طور مشخص است با توجه به اینکه ورودی ها از ابتدا داده شده اند اما جواب بعد از ۱۵۵ ns آماده شده است و خروجی تغییر کرده است. در ۱۵۵ ns ۱۱۵ خروجی RDY برابر ۱ میشود و خروجی ماژول arctan به خروجی منتقل میشود.

خروجی به صورت زیر می باشد.

$$0.672 \times \frac{180}{\pi} = 38.5$$
 درجه

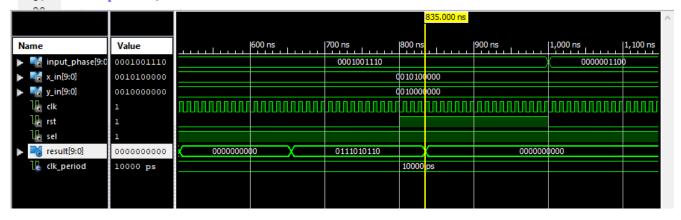
بررسى

$$\tan(38.5) = 0.79543$$
 then we have $\frac{\sin}{\cos} = \frac{0.5}{0.625} = 0.8 \rightarrow 0.01$

در ادامه قطعه برای مدتی ریست میشود و مقدار جدید را برای تست بعدی میدهیم.

تست بعدی برای Exp میباشد و ورودی ها به صورت زیر است.

```
وروى اول:
74
       -- Second test exp
75
          input_phase <= "0001001110";
76
                                              0001001110 \rightarrow 000.1001110 = 0.781 \, rad
77
          rst <= '0';
          sel <= '1';
78
                                                             = 45 dgree
       wait for 300 ns;
79
          rst <= '1':
80
                                            ریست را غیرفعال و sel را ۱ میکنیم تا خروجی exp به
       wait for 200 ns;
81
          input_phase <= "0000001100";
82
          rst <= '0';
83
                                                                                     خروجي رود.
          sel <= '1';
84
85
86
       wait;
87
       end process;
```



جواب به صورت زیر است

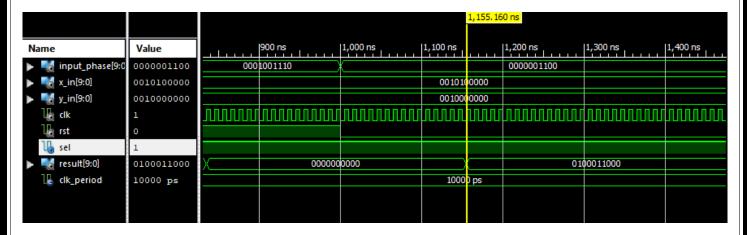
$$result = e^x = \cosh x + \sinh x \to 011010110$$
$$011010110 \to 01.1010110 = 1.839$$

بررسى

 $e^{0.781} \cong 2$ so we have 0.1 accurecy

ورودی دوم

$0000001100 \rightarrow 000.0001100 \rightarrow 0.9375 \cong 0.1 \ rad = 5.72958$



$$result = e^x = coshx + sinhx = 0100011000 \rightarrow 01.00011000$$

= 1.09375

 $e^{0.1} = 1.1051$ so we 0.01 accuracy

پس جواب های حاصل با وجود مقدار کم تعداد بیت های ورودی مقدار بسیار نزدیک به مقادیر حقیقی دارند و ماژول ها به درستی کار میکنند.