# Document History

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Revision | Date */ Datum* | Short mark | Concerned clause /  *Betr. Abschnitt* | Reason of modification /  Grund der Änderung |
| A | 2023-05-29 | MW | All | First Version |
|  |  |  |  |  |

|  |  |  |  |
| --- | --- | --- | --- |
| Product:  *Produkt:* | **RPi-GS-CAM-SER** | Version: | **1.0** |

|  |  |
| --- | --- |
| Size / *Format*: | Base dimensions / *Grundmass*:  38.0 mm x 38.0 mm  Tolerances / *Toleranzen*:  Width / *Breite* 38.0 ± 0.2 mm  Length / *Länge* 38.0 ± 0.2 mm |
| Thickness / *Dicke*: | Tolerance / *Toleranz*: 1.6 mm ± 0.16 mm |
| Number of layers /  Anzahl der Lagen: | 4, plated-through / *durchkontaktiert* |

|  |  |
| --- | --- |
| Build-up of layers /  *Lagenaufbau*: | Material: FR4, UL 94-V0, Gruppe IIIa, 130°C  see Build-up of layers (End of Document)  *siehe Lagenaufbau (Ende des Dokuments)* |

|  |  |
| --- | --- |
| Number of holes (total) / *Anzahl der Bohrungen (gesamt)*: | 484 (incl. 465 Vias) |
| Minimum plated through hole diameter /  *Kleinster Enddurchmesser*: | 0.2 mm |
| Finished plated hole tolerance  (deviant from standard) /  *Bohrtoleranz (abweichend vom Standard)*: | n/a |
| Non plated through holes (NDK) / *Nicht durchkontaktierte Bohrungen (NDK):* | Yes / *Ja* |
| SMD: | Double-sided / *zweiseitig* |
| Smallest conductor width /  *Kleinste Leiterbahnbreite*: | 0.127 mm |
| Smallest spacing width /  *Kleinster Leiterbahnabstand*: | 0.15 mm |
| Gilding of connectors /  *Steckervergoldung*: | No / *Nein* |
| Plated through holes to be plugged using Peterslack or equivalent / *Durchsteiger mit Peterslack verschließen*: | No / *Nein* |
| Filling of microvias / *Microvias verfüllen*: | n/a |
| Reference point (origin) / *Referenzpunkt*: | see drawings / *siehe Zeichnungen*: x 4.0 mm / y 4.0 mm |
| Order of layers / *Lagenfolge*: | see file / *siehe Datei*:  RPi-GS-CAM-SER\_PCBLayerSpec\_ V1-0.pdf |
| Finish of top and bottom copper surfaces / *Metalloberfläche*: | Immersion Nickel Gold (PB free) /  *Chemisch Nickel Gold (Bleifrei)* |
| Electrical conductivity and isolation test /  *Elektrischer Test*: | Yes |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Via Type | Layers / *Lagen* | Pad∅ | Finished∅ Drilling/ *Enddurchmesser* | Count / *Anzahl* |
| Thru vias layers | 1-4 | 0.5 mm | 0.2 mm | 465 |

|  |  |
| --- | --- |
| Markings and identification / *Beschriftungen*: | See drawings / *siehe Zeichnungen* |
| Other requirements /  *Weitere Anmerkungen*: | - Soldermask: double-sided  *Lötstopplack: beidseitig* - Silkscreen: Yes (Top Overlay / Bottom Overlay)  *Bestückungsdruck: Ja*  *-* Impedanzkontrollierte Leitungen:  *Impedance controlled traces:*  *Diff. 100 Ohm: L1/L4: 127 µm / 200 µm / 127 µm*  *Single 50 Ohm: L1/L4: 157 µm*  - Via Tenting: not strictly necessary  (restring covered, sleeve free)  *Abdeckung von Durchkontaktierungen:   nicht zwingend notwendig  (Restring bedeckt, Hülse frei)* |

**Drawing:**

Ein Bild, das Text, Screenshot, Diagramm, Kreis enthält.

Automatisch generierte Beschreibung

**Figure 1: PCB Dimensions**

**UL-Marking:**

The following information shall be placed on the PCB Bottom Side (see Figure 3):

* PCB Manufacturer Logo
* UL-Marking
* UL-File-No.

**Top (Reference Point):**

Ein Bild, das Schaltung, Text, Elektronik, Elektronisches Bauteil enthält.

Automatisch generierte Beschreibung

x: 4.0mm y: 4.0mm

**Figure 2: PCB Top Side**

**Bottom (UL Marking):**

Ein Bild, das Schaltung, Elektronik, Electric Blue (Farbe), Elektronisches Bauteil enthält.

Automatisch generierte Beschreibung

**UL**

**Figure 3: PCB Bottom Side**

Ein Bild, das Text, Screenshot enthält.

Automatisch generierte Beschreibung

**Figure 4: Build-up of layers**