# Architettura degli Elaboratori

#### **Tutorato**

a cura di Manuela Flores





Barbara Masucci
UNIVERSITÀ DEGLI STUDI DI SALERNO
DIPARTIMENTO DI INFORMATICA

### Su cosa ci esercitiamo oggi?

(PRIMA PARTE)

- Prime istruzioni MIPS
  - Istruzioni aritmetiche/logiche
  - > Istruzioni di trasferimento tra registri e memoria



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

$$a = b + (c / 2);$$

supponendo che valgano i seguenti assegnamenti:

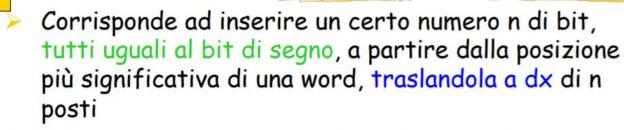
- > \$s0 dovrà contenere a
- > \$s1 contiene b
- > \$s2 contiene c

Si ricorda che sia b che c possono essere negativi



# Lezione 12 pag. 26

#### **Shift aritmetico**



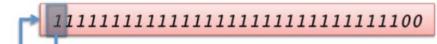
Ad esempio, se il contenuto del registro \$s0 è

111111111111111111111111111111111100

l'istruzione sra \$t2, \$s0, 1 memorizza in \$t2

che corrisponde ad effettuare







Il codice assembler MIPS per l'operazione di assegnamento a = b + (c / 2); è

```
sra $50, $52, 1 \# il registro $50 contiene (c/2) add $50, $51, $50 \# il registro $50 contiene b+(c/2)
```

```
Si ricorda che valgono i seguenti assegnamenti:
$50 dovrà contenere a
$51 contiene b
$52 contiene c
```



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

a = (b || c) && !d;

supponendo che valgano i seguenti assegnamenti:

- > \$50 dovrà contenere a
- > \$s1 contiene b
- \$s2 contiene c
- \$s3 contiene d



Il codice assembler MIPS per l'operazione di assegnamento  $a = (b \mid\mid c) && \mid d; è$ 

```
or $t0, $s1, $s2 #il registro $t0 contiene (b||c) nor $t1, $s3, $zero #il registro $t1 contiene (!d) and $s0, $t0, $t1 #il registro $s0 contiene (b||c)&&!d
```

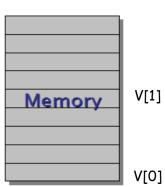
Si ricorda che valgono i seguenti assegnamenti: \$50 dovrà contenere a \$51 contiene b \$52 contiene c \$53 contiene d

Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

$$V[4] = 8 * a - (b + V[3]);$$

Supponendo che valgano i seguenti assegnamenti: \$52+4

- \$s0 contiene a
- > \$s1 contiene b
- \$s2 contiene indirizzo base vettore V



\$s2

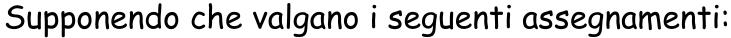




Il codice assembler MIPS per l'operazione di assegnamento V[4] = 8 \* a - (b + V[3]); è

```
lw $t0, 12($s2) #carica in $t0 la word che si trova in memoria
#all'indirizzo dato dal contenuto di $s2 + 12, cioè V[3]
add $t0, $s1, $t0 #il registro $t0 contiene b+V[3]
sll $s0, $s0, 3 #il registro $s0 contiene 8*a
sub $s0, $s0, $t0 #il registro $s0 contiene 8 * a - (b + V[3])
sw $s0, 16($s2) #registra la word contenuta in $s0 nella locazione di
#memoria il cui indirizzo è dato dal contenuto di
#$s2 a cui va sommato 16, cioè V[4]
```

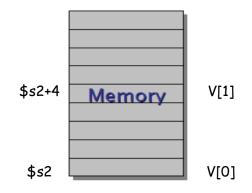




- > \$50 contiene i, \$51 contiene j
- \$s2 contiene indirizzo base vettore V
- \$s3 contiene indirizzo base vettore W

scrivere il codice assembler MIPS corrispondente alla seguente istruzione C

$$W[8] = V[i] + V[j-1];$$





- Supponendo che valgano i seguenti assegnamenti:
- > \$50 contiene i, \$51 contiene j
- \$s2 contiene indirizzo base vettore V
- \$\$3 contiene indirizzo base vettore W

scrivere il codice assembler MIPS corrispondente alla seguente istruzione C: W[8] = V[i] + V[j-1];

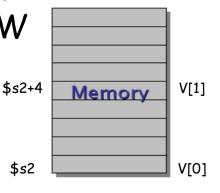
```
sll $t0, $s0, 2
add $t0, $s2, $t0
lw $t1, 0($t0)
addi $t2, s1, -1
sll $t2, $t2, 2
add $t3, $s2, $t2
lw $t4, 0($t3)
add $t5, $t1, $t4
sw $t5, 32($s3)
```

```
#il registro $t0 contiene 4*i
#il registro $t0 contiene $s2+4*i
#carico nel registro $t1 il contenuto di V[i]
#il registro $t2 contiene j-1
#il registro $t2 contiene 4*(j-1)
#il registro $t3 contiene $s2+4*(j-1)
# carico nel registro $t4 il contenuto di V[j-1]
#il registro $t5 contiene V[i]+V[j-1]
#salvo il contenuto di $t5 nella locazione W[8]
```

Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C W[i] = V[i+j];

supponendo che valgano i seguenti assegnamenti:

- \$s0 contiene i
- \$s1 contiene j
- \$\$2 contiene indirizzo base vettore V
- \$\$3 contiene indirizzo base vettore W





#### Tenendo presente che

- \$s0 contiene i, \$s1 contiene j,
- \$\$2 contiene indirizzo base V
- \$s3 contiene indirizzo base W
- Istruzioni assembler MIPS per W[i] = V[i+j];
  - Innanzitutto notiamo che la word V[i+j] si trova alla locazione di memoria con indirizzo \$s2+4\*(i+j)
  - Dunque, memorizziamo in un registro temporaneo il valore i+j
    - > add \$t0, \$s0 \$s1
  - Poi effettuiamo uno shift logico a sinistra di 2 posizioni del registro \$t0, per ottenere il valore 4\*(i+j)
    - > sll \$t1, \$t0, 2
  - Dunque, memorizziamo in un registro temporaneo il valore \$s2+4\*(i+j)
    - add \$t2, \$s2, \$t1



#### Tenendo presente che

- \$s0 contiene i, \$s1 contiene j,
- \$\$2 contiene indirizzo base V
- \$s3 contiene indirizzo base W
- Istruzioni assembler MIPS per W[i] = V[i+j];
  - Poi carichiamo in un registro temporaneo la word che si trova in memoria alla locazione data dal contenuto di \$t2, cioè V[i+j]
    - Iw \$+3, 0(\$+2)
  - Poi effettuiamo uno shift logico a sinistra di 2 posizioni del registro \$50, per ottenere il valore 4\*(i)
    - > sll \$t4, \$s0, 2
  - Dunque, memorizziamo in un registro temporaneo il valore \$s3+4\*(i)
    - > add \$t5, \$s3, \$t4
    - Infine, registriamo la word contenuta in \$13, cioè V[i+j] nella locazione di memoria W[i], il cui indirizzo è contenuto in \$15
    - > sw \$t3, 0(\$t5)



Mettendo tutto insieme, il codice assembler MIPS per l'operazione di assegnamento W[i] = V[i+j]; è

```
add $t0, $s0 $s1 #$t0 contiene i+j
sll $t1, $t0, 2 #$t1 contiene 4*(i+j)
add $t2, $s2, $t1 #$t2 contiene l'indirizzo base di V sommato
                  #a 4*(i+j)
lw $t3, O($t2) #carica in $t3 la word che si trova in memoria
               #all'indirizzo dato dal contenuto di $t2, cioè V[i+j]
sll $t4, $s0, 2 #$t4 contiene 4*(i)
add $t5, $s3, $t4 #$t5 contiene l'indirizzo base di W sommato
                  #a 4*(i)
sw $t3, O($t5) #registra la word contenuta in $t3 nella locazione di
                 #memoria il cui indirizzo è dato dal contenuto di
                 $s3 a cui è stato sommato 4*(i), cioè W[i]
```



Supponendo che il contenuto dei registri \$\$0, \$\$1 siano rispettivamente 5 e 1024 e il contenuto della memoria all'indirizzo 1028 sia 10, quali saranno rispettivamente i contenuti di \$\$0, \$\$1 e della memoria all'indirizzo 1028, dopo l'esecuzione della seguente sequenza di istruzioni?

sw \$s0,4(\$s1) lw \$s0,4(\$s1)

- A. 5, 1024, 5
- B. 5, 1024, 10
- C. I dati sono insufficienti per poter rispondere
- D. Nessuna delle risposte precedenti

Supponendo che il contenuto dei registri \$\$0, \$\$1 siano rispettivamente 5 e 1024 e il contenuto della memoria all'indirizzo 1028 sia 10, quali saranno rispettivamente i contenuti di \$\$0, \$\$1 e della memoria all'indirizzo 1028, dopo l'esecuzione della seguente sequenza di istruzioni?

```
sw $s0,4($s1)
lw $s0,4($s1)
```

- A. 5, 1024, 5
- B. 5, 1024, 10
- C. I dati sono insufficienti per poter rispondere
- D. Nessuna delle risposte precedenti

- Supponendo che valgano i seguenti assegnamenti:
- > \$50 contiene i, \$51 contiene j
- \$\$2 contiene indirizzo base vettore V
- \$s3 contiene indirizzo base vettore W

scrivere il codice C corrispondente al seguente frammento di codice assembler MIPS

```
sll $t0, $s0, 2
add $t1, $s2, $t0
lw $t2, 0($t1)
addi $t3, $t1, -8
lw $t4, 0($t3)
add $t5, $t2, $t4
sll $t6, $s1, 2
add $t7, $s3, $t6
addi $t8, $t7, 4
sw $t5, 0($t8)
```



- Supponendo che valgano i seguenti assegnamenti:
- > \$50 contiene i, \$51 contiene j
- \$\$2 contiene indirizzo base vettore V
- \$s3 contiene indirizzo base vettore W

scrivere il codice C corrispondente al seguente frammento di codice assembler MIPS

```
sll $t0, $s0, 2
add $t1, $s2, $t0
lw $t2, 0($t1)
addi $t3, $t1, -8
lw $t4, 0($t3)
add $t5, $t2, $t4
sll $t6, $s1, 2
add $t7, $s3, $t6
addi $t8, $t7, 4
sw $t5, 0($t8)
```

```
#$t0 contiene i*4

#$t1 contiene indirizzo base V + i*4

#carica in $t2 la word V[i]

#$t3 contiene indirizzo base V + i*4-8

#$carica in $t4 la word V[i-2]

#$t5 contiene V[i]+V[i-2]

#$t6 contiene j*4

#$t7 contiene indirizzo base W + j*4

#$t8 contiene indirizzo base W + j*4+4

#registra V[i]+V[i-2] in W[j+1]
```



```
sll $t0, $s0, 2 #$t0 contiene i*4
add $t1, $s2, $t0 #$t1 contiene indirizzo base V + i*4
lw $t2, 0($t1) #carica in $t2 la word V[i]
addi $t3, $t1, -8 #$t3 contiene indirizzo base V + i*4-8
lw $t4, 0($t3) #$carica in $t4 la word V[i-2]
add $t5, $t2, $t4 #$t5 contiene V[i]+V[i-2]
sll $t6, $s1, 2 #$t6 contiene j*4
add $t7, $s3, $t6 #$t7 contiene indirizzo base W + j*4
addi $t8, $t7, 4 #$t8 contiene indirizzo base W + j*4+4
sw $t5, 0($t8) #registra V[i]+V[i-2] in W[j+1]
```

Il codice C corrispondente è W[j+1] = V[i] + V[i-2];



### Su cosa ci esercitiamo oggi?

(SECONDA PARTE)

- Ancora istruzioni MIPS
  - > Istruzioni per prendere decisioni
  - > Cicli



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

if (a!=b) 
$$d = c+2$$
; else  $d = c*4$ ;

#### Si suppone che:

- \$s0 contiene a
- \$\$1 contiene b
- \$s2 contiene c
- \$s3 contiene d



## Lez. 13 pag. 3

#### Prendere decisioni

- Talvolta si ha la necessità di alterare il flusso di un programma al verificarsi di certe condizioni
- Il MIPS supporta questa necessità fornendo istruzioni di salto condizionato
  - Branch if EQual: beq reg1, reg2, L1
    - Salta all'istruzione con etichetta L1 se il contenuto del registro reg1 è uguale al contenuto del registro reg2
  - Branch if Not EQual: bne reg1, reg2, L1
    - Salta all'istruzione con etichetta L1 se il contenuto del registro reg1 è diverso dal contenuto del registro reg2
- Inoltre, il MIPS offre una istruzione di salto incondizionato
  - Jump: j L1
    - Salta all'istruzione con etichetta L1







Il codice assembler MIPS dell'istruzione if (a!=b) d = c+2; else d = c\*4; è

```
beq $$0, $$1, ELSE \#salta a ELSE se a = b addi $$3, $$2, 2 \#calcola d=c+2 (se a \neq b) j ESCI \#vai a ESCI
```

ELSE: sll \$s3, \$s2, 2 # calcola d = c\*4 (se a = b)

ESCI: ... #segna la fine della decisione



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

if (a>b) 
$$d = c+2$$
; else  $d = c*3$ ;

#### Si suppone che:

- \$s0 contiene a
- \$\$1 contiene b
- \$s2 contiene c
- \$s3 contiene d



# Lez. 13 pag. 19

#### Altri confronti

- Il MIPS offre anche il confronto "un operando è minore di un altro o di una costante?"
  - Il confronto avviene mediante istruzioni che settano a 1 il valore di registri di flag
- Set if Less Than
  - > slt \$t0, \$s3, \$s4 #setta \$t0=1 se il contenuto di \$s3 #è minore del contenuto di \$s4
  - > slti \$t0, \$s3, 10 #setta \$t0=1 se il contenuto di \$s3 #è minore di 10
- I salti su condizioni di tipo minore uguale o maggiore uguale si ottengono
  - > Combinando slt con beg o bne e
    - Usando la costante 0 (disponibile nel registro \$zero)
       per fare i test



Il codice assembler MIPS dell'istruzione if (a>b) d = c+2; else d = c\*3; è



> Il codice assembler MIPS dell'istruzione if (a>b) d = c+2; else d = c\*3; è

```
slt $t0, $s1, $s0 #setta $t0=1 se b < a (cioè se a > b)
beg $t0, $zero, ELSE #salta a ELSE se b \ge a (a \le b)
addi $$3, $$2, 2 #calcola d=c+2 (se a > b)
i ESCI #vai a ESCI
```

ELSE:  $sll $s3, $s2, 2 \#calcola d=c*4 (se a \le b)$ 

sub \$53, \$53, \$52 #calcola d=d-c, cioè d=c\*3

ESCI: ... #segna la fine della decisione



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

if 
$$(a <= b) d = c*3$$
; else  $d = c*4$ ;

#### Si suppone che:

- \$s0 contiene a
- \$\$1 contiene b
- \$s2 contiene c
- \$s3 contiene d

N.B. La soluzione più efficiente ha solo 4 istruzioni + l'etichetta di uscita

Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è</p>



Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è</p>



Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è

```
slt $t0, $s1, $s0 #setta $t0=1 se b < a (cioè se a > b) bne $t0, $zero, ELSE #salta a ELSE se $t0=1 (a > b) sll $s3, $s2, 2 #calcola d=c*4 (se a \leq b) sub $s3, $s3, $s2 #calcola d=d-c, cioè d=c*3 j ESCI #vai a ESCI
```

ELSE: sll \$s3, \$s2, 2 #calcola d=c\*4 (se a > b)

ESCI: ... #segna la fine della decisione



> Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è

```
slt $t0, $s1, $s0 #setta $t0=1 se b < a (cioè se a > b)
beg $t0, $zero, THEN #salta a THEN se $t0=0 (a \le b)
sll $s3, $s2, 2 #calcola d=c*4 (se a > b)
j ESCI #vai a ESCI
```

THEN: sll \$s3, \$s2, 2 #calcola d=c\*4 (se a  $\leq$  b)

sub \$53, \$53, \$52 #calcola d=d-c, cioè d=c\*3

ESCI: ... #segna la fine della deisione



Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è</p>

```
sll $s3, $s2, 2 #calcola d=c*4 (in qualunque caso) slt $t0, $s1, $s0 #setta $t0=1 se b < a (cioè se a > b) beq $t0, $zero, THEN #salta a THEN se $t0=0 (a \le b) j ESCI #vai a ESCI
```

THEN: sub \$s3, \$s3, \$s2 #calcola d=d-c, cioè d=c\*3

ESCI: ... #segna la fine della decisione



> Il codice assembler MIPS dell'istruzione if (a<=b) d = c\*3; else d = c\*4; è

```
sll $s3, $s2, 2 #calcola d=c*4 (in qualunque caso)
slt $t0, $s1, $s0 #setta $t0=1 se b < a (cioè se a > b)
bne $t0, $zero, ESCI #salta a ESCI se $t0=1 (a > b)
sub $s3, $s3, $s2 #calcola d=d-c, cioè d=c*3
```

ESCI: ... #segna la fine della decisione



Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

```
i=1;
j=V[7];
while (i != j) i=7*i;
```

#### Si suppone che:

- > \$s0 contiene i
- \$s1 contiene j
- \$s2 contiene indirizzo base vettore V



Il codice assembler MIPS è

```
i=1;
                      $s0 contiene i
                      $s1 contiene j
j=V[7];
                      $s2 contiene indirizzo base di V
while (i != j) i=7*i;
```



> Il codice assembler MIPS è

```
addi $$0, $zero, 1 #assegna ad i il valore 1 lw $$1, 28($$2) #carica in $$1 il contenuto di V[7] CICLO: beq $$0, $$1, ESCI #salta ad ESCI se i==j sll $$10, $$0, $$4 calcola $$10=i*8 sub $$0, $$10, $$0 #calcola i=$$10-i, cioè i=7*i j CICLO #vai a CICLO ESCI: ... #segna la fine del ciclo
```



```
i=1;
j=V[7];
while (i != j) i=7*i;
$50 contiene i
$51 contiene j
$52 contiene indirizzo base di V
```

Scrivere il codice assembler MIPS corrispondente alla seguente istruzione in C:

```
for (i=0; i<50; i++) {
    somma += V[i];
}
```

#### Si suppone che:

- \$s0 contiene i
- \$\$1 contiene somma
- \$s2 contiene indirizzo base vettore V



Il codice assembler MIPS è

```
for (i=0; i<50; i++){ $$0 contiene i

somma += V[i]; $$1 contiene somma

$$52 contiene indirizzo base di V
```



Il codice assembler MIPS può essere:

```
addi $50, $zero, 0 #assegna ad i il valore 0
CICLO: slti $t0, $s0, 50 #setta $t0=1 se $s0 < 50 (se i<50)
        beq $t0, $zero, ESCI #se $t0≠1 ($t0=0, cioè i>=50) allora salta a ESCI
       sll $t1, $s0, 2 #il registro $t1 contiene 4*i
        add $t2, $s2, $t1 #indirizzo di V+4*i
        Iw $t3, 0($t2) #carica in $t3 la word V[i]
       add $s1, $s1, $t3 #somma=somma+V[i]
       addi $50, $50, 1 #i=i+1
        i CICLO
 ESCI: for (i=0; i<50; i++){
                              $s0 contiene i
                              $s1 contiene somma
            somma += V[i];
                              $s2 contiene indirizzo base di V
```

Oppure, il codice assembler MIPS può avere due istruzioni in meno:

```
addi $50, $zero, 0 #assegna ad i il valore 0
CICLO: lw $t0,0($s2) #carica in $t0 il contenuto di V[i]
        add $s1, $s1, $t0 #somma=somma+V[i]
        addi $$2, $$2, 4 #indirizzo di V+4 (word successiva)
        addi $50, $50, 1 #i=i+1
        slti $t1, $s0, 50 #setta $t1=1 se $s0 < 50 (se i<50)
        bne $11, $zero, CICLO #se $11≠0 (cioè se i<50)
                                #salta a CICLO
        for (i=0; i<50; i++){
                            $s0 contiene i
                            $s1 contiene somma
           somma += V[i];
                             $s2 contiene indirizzo base di V
```

### Riepilogo

- > Istruzioni MIPS
  - Istruzioni aritmetiche/logiche
  - Istruzioni di trasferimento tra registri e memoria
  - Istruzioni per prendere decisioni
  - > Cicli

- Prossima lezione:
  - 9 dicembre 2022 ore 9 11:30, stesso Team