# Architettura degli Elaboratori

## Esercitazione

Barbara Masucci
UNIVERSITA DEGLI STUDI DI SALERNO
DIPARTIMENTO DI INFORMATICA
DIPARTIMENTO DI ECCELLENZA

# Su cosa ci esercitiamo oggi?

- Utilizzo di alcuni moduli combinatori nella realizzazione di reti logiche
  - Decodificatore
  - Multiplexer (MUX)
  - Programmable Logic Array (PLA)
  - Read Only Memory (ROM)

# Esercizio 1

- Date le tre funzioni logiche F, G, ed H, definite dalla seguente tavola di verità

| A | B | C | F | G | H |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 |

- Progettare un circuito che le realizzi utilizzando un decodificatore e delle porte OR esterne

# Esercizio 1: Soluzione

- Troviamo le forme canoniche SOP delle tre funzioni:

| A | B | C | F | G | H |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 |

$$F = \overline{A}\cdot\overline{B}\cdot\overline{C} + A\cdot\overline{B}\cdot C + A\cdot B\cdot C$$

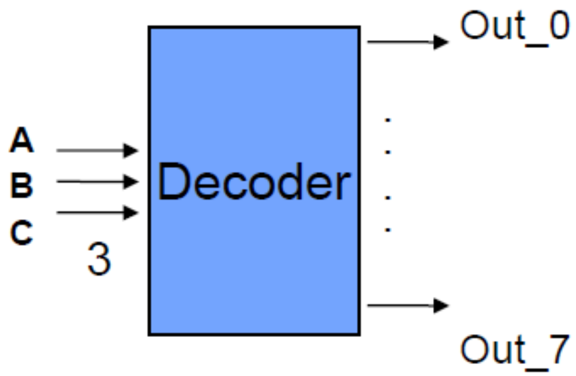
$$G = \overline{A}\cdot B\cdot\overline{C} + \overline{A}\cdot B\cdot C + A\cdot\overline{B}\cdot\overline{C}$$

$$H = \overline{A}\cdot\overline{B}\cdot C + A\cdot B\cdot\overline{C} + A\cdot B\cdot C$$

Espressioni canoniche SOP

# Esercizio 1: Soluzione

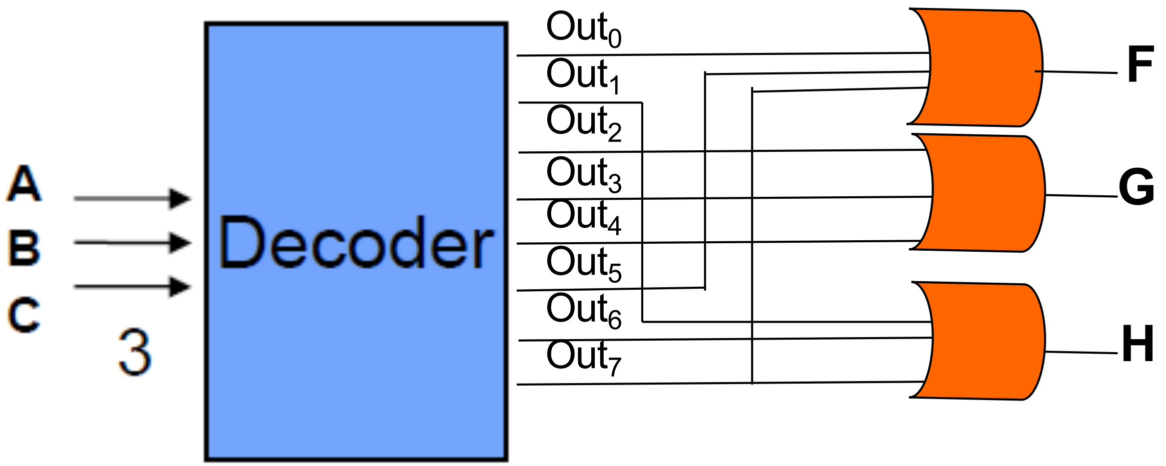
- Poiché ci sono tre variabili, useremo un decodificatore con 3 input e $2^3$=8 output per generare tutti i possibili mintermini




| A | B | C | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |

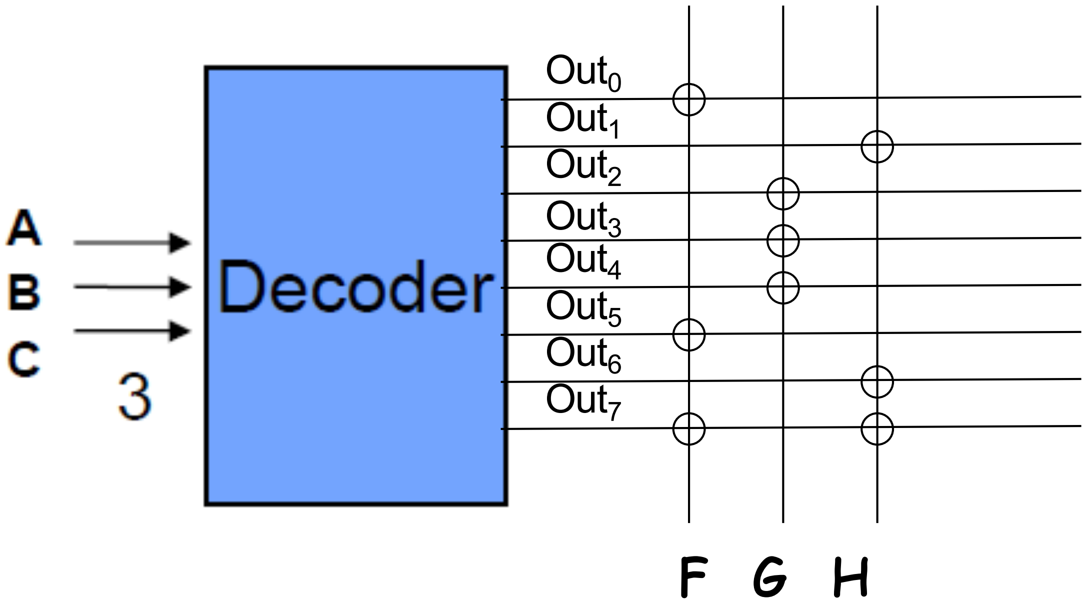
# Esercizio 1: Soluzione

- Gli output del decodificatore andranno in input a tre porte OR per generare gli output delle funzioni:
  - $F = \overline{A}\cdot\overline{B}\cdot\overline{C} + A\cdot\overline{B}\cdot C + A\cdot B\cdot C$
  - $G = \overline{A}\cdot B\cdot\overline{C} + \overline{A}\cdot B\cdot C + A\cdot\overline{B}\cdot\overline{C}$
  - $H = \overline{A}\cdot\overline{B}\cdot C + A\cdot B\cdot\overline{C} + A\cdot B\cdot C$



# Esercizio 1: Soluzione

- Gli output del decodificatore andranno in input a tre porte OR per generare gli output delle funzioni:
  - $F = \overline{A} \cdot \overline{B} \cdot \overline{C} + A \cdot \overline{B} \cdot C + A \cdot B \cdot C$
  - $G = \overline{A} \cdot B \cdot \overline{C} + \overline{A} \cdot B \cdot C + A \cdot \overline{B} \cdot \overline{C}$
  - $H = \overline{A} \cdot \overline{B} \cdot C + A \cdot B \cdot \overline{C} + A \cdot B \cdot C$



# Esercizio 2

- Data la funzione logica F, definita dalla seguente tavola di verità

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

progettare un circuito che la realizzi utilizzando un opportuno MUX

# Esercizio 2: Soluzione

- Troviamo la forma canonica SOP della funzione:

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

$$F = \overline{A} \cdot B + A \cdot B$$

**Espressione canonica SOP**

- Poiché ci sono due variabili (A, B), useremo un MUX con $n=2$ linee di selezione ($s_1$, $s_0$) ed $m=2^n=2^2=4$ linee di input dati ($x_0$, $x_1$, $x_2$, $x_3$) , ponendo
  - $s_1=A$, $s_0=B$
  - I 4 valori della tavola di verità di F sulle linee di input dati

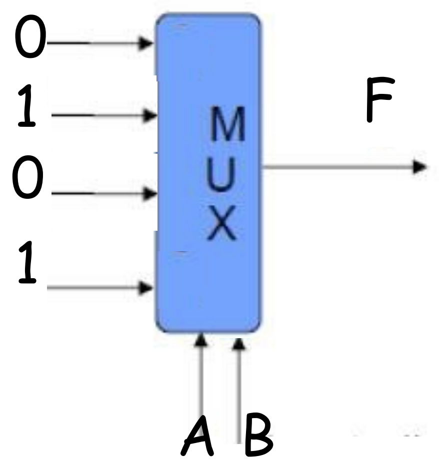
# Esercizio 2: Soluzione

- Poiché la funzione realizzata dal MUX 4:1 è

$$x_0\,\overline{s_1}\,\overline{s_0} + x_1\,\overline{s_1}\,s_0 + x_2\,s_1\,\overline{s_0} + x_3\,s_1\,s_0$$

per ottenere la funzione $F = \overline{A} \cdot B + A \cdot B$, ci basta porre $x_0 = 0$, $x_1 = 1$, $x_2 = 0$, $x_3 = 1$

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |



# Esercizio 2: Soluzione

- La funzione F può essere minimizzata

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

$$F = \overline{A}\cdot B + A\cdot B$$
$$= (\overline{A} + A)\cdot B$$
$$= B$$

**Espressione minimale**

- Poiché F dipende solo da una variabile (B), possiamo usare un MUX con n=1 linea di selezione (s) ed $m=2^n=2^1=2$ linee di input dati ($x_0$, $x_1$) , ponendo
  - s=B
  - I 2 valori possibili per F (0,1) sulle linee di input dati

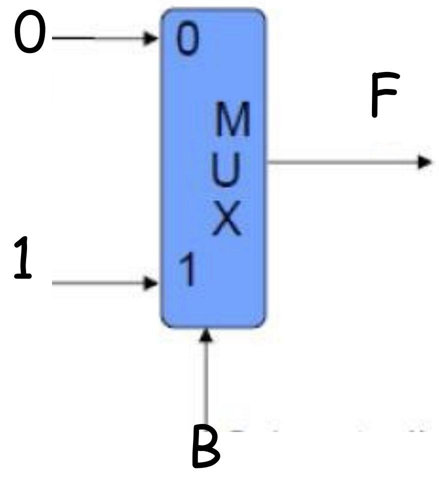
# Esercizio 2: Soluzione

- Poiché la funzione realizzata dal MUX 2:1 è

$$x_0\,\overline{s} + x_1\,s$$

per ottenere la funzione F = B, ci basta porre
$x_0 = 0$, $x_1 = 1$

| B | F |
|---|---|
| 0 | 0 |
| 1 | 1 |



# Esercizio 3

- Realizzare la funzione NAND usando un opportuno MUX

# Esercizio 3: Soluzione

- Scriviamo la tavola di verità del NAND

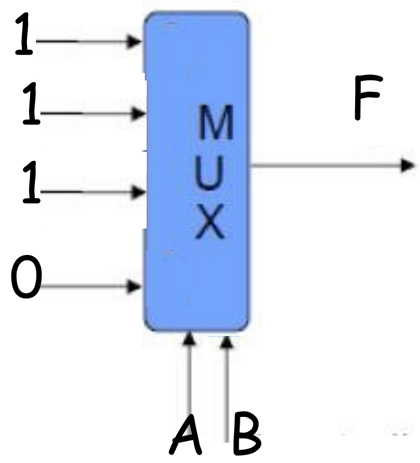
| A | B | $\overline{A \cdot B}$ |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

$$F = \overline{A}\cdot\overline{B} + \overline{A}\cdot B + A\cdot\overline{B}$$

**Espressione canonica SOP**

La funzione realizzata dal MUX 4:1 è

$$x_0\,\overline{s_1}\,\overline{s_0} + x_1\,\overline{s_1}\,s_0 + x_2\,s_1\,\overline{s_0} + x_3\,s_1\,s_0$$




Per ottenere la funzione NAND, ci basta porre $x_0=1$, $x_1=1$, $x_2=1$, $x_3=0$

# Esercizio 4

- Realizzare la funzione NOR usando un opportuno MUX

# Esercizio 4: Soluzione

- Scriviamo la tavola di verità del NOR

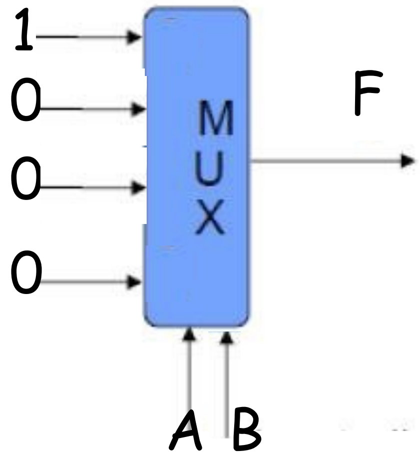
| A | B | $\overline{A + B}$ |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

$F = \bar{A} \cdot \bar{B}$

**Espressione canonica SOP**

La funzione realizzata dal MUX 4:1 è

$$x_0\, \bar{s}_1\, \bar{s}_0 + x_1\, \bar{s}_1\, s_0 + x_2\, s_1\, \bar{s}_0 + x_3\, s_1\, s_0$$




Per ottenere la funzione NOR, ci basta porre $x_0$=1, $x_1$=0, $x_2$=0, $x_3$=0

# Esercizio 5

- Tramite un MUX 4:1 e una porta NOT, realizzare la funzione logica

$$F = \overline{A}\cdot\overline{B}\cdot\overline{C} + A\cdot B\cdot C$$

- NOTA: un MUX 4:1 ha 2 linee di selezione e 4 linee dati
  - Ma la funzione F ha 3 variabili!
  - Avremmo dovuto usare un MUX 8:1, associando i tre segnali di selezioni alle tre variabili
  - Perché l'esercizio ci chiede di usare un MUX 4:1 invece di un MUX 8:1?

# Esercizio 5: Soluzione

- Otteniamo la tavola di verità della funzione

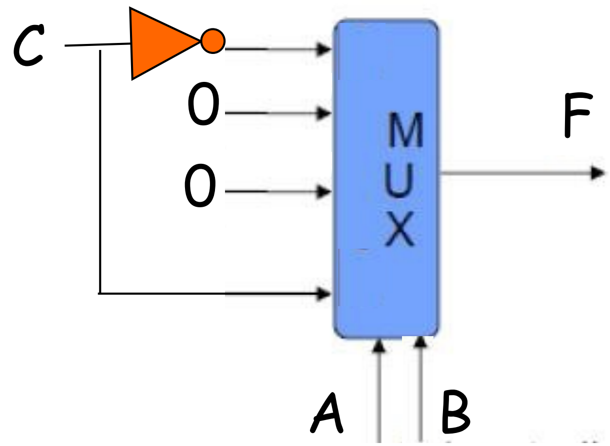
$$F = \overline{A} \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot C$$

| A | B | C | F |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

La funzione realizzata dal MUX 4:1 è

$$x_0\, \overline{s_1}\, \overline{s_0} + x_1\, \overline{s_1}\, s_0 + x_2\, s_1\, \overline{s_0} + x_3\, s_1\, s_0$$

Per ottenere la funzione F, ci basta porre $x_0 = \overline{C}$, $x_1=0$, $x_2=0$, $x_3=C$




Quando A=B=0, $F=\overline{C}$

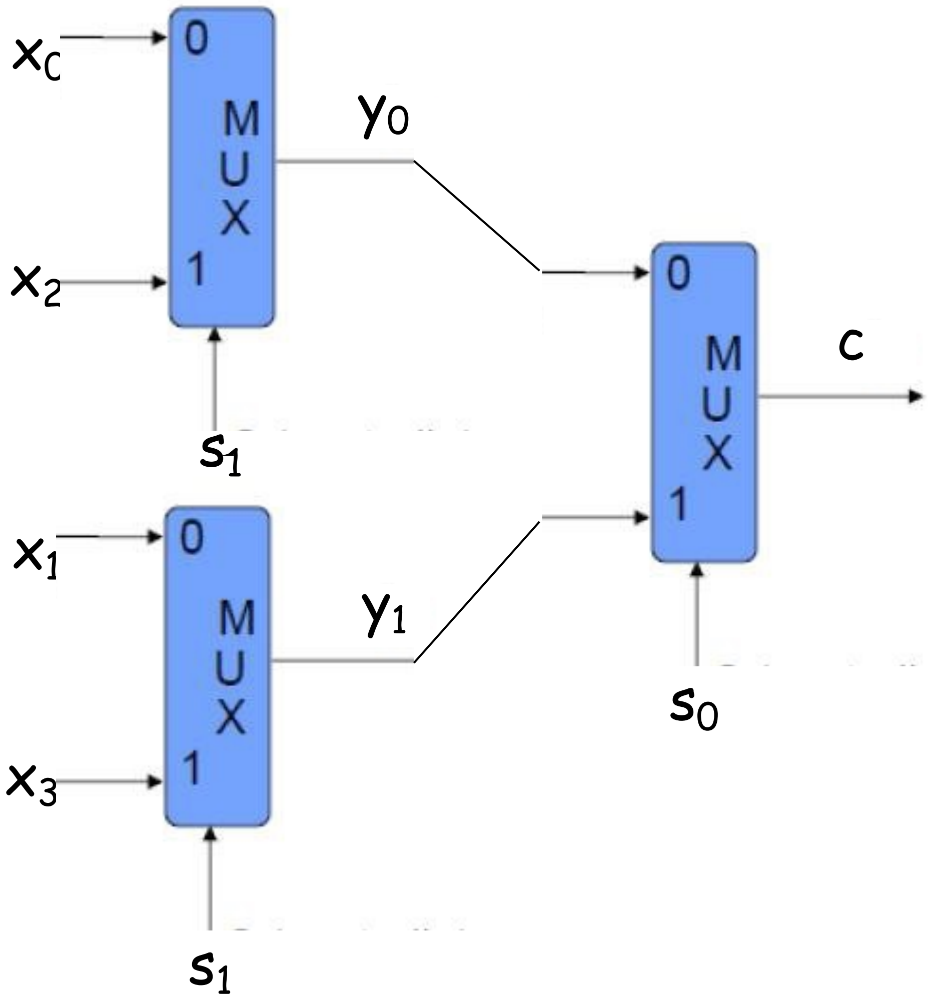
Quando A=B=1, F=C

# Esercizio 6

- Realizzare un MUX 4:1 utilizzando tre MUX 2:1

# Esercizio 6: Soluzione

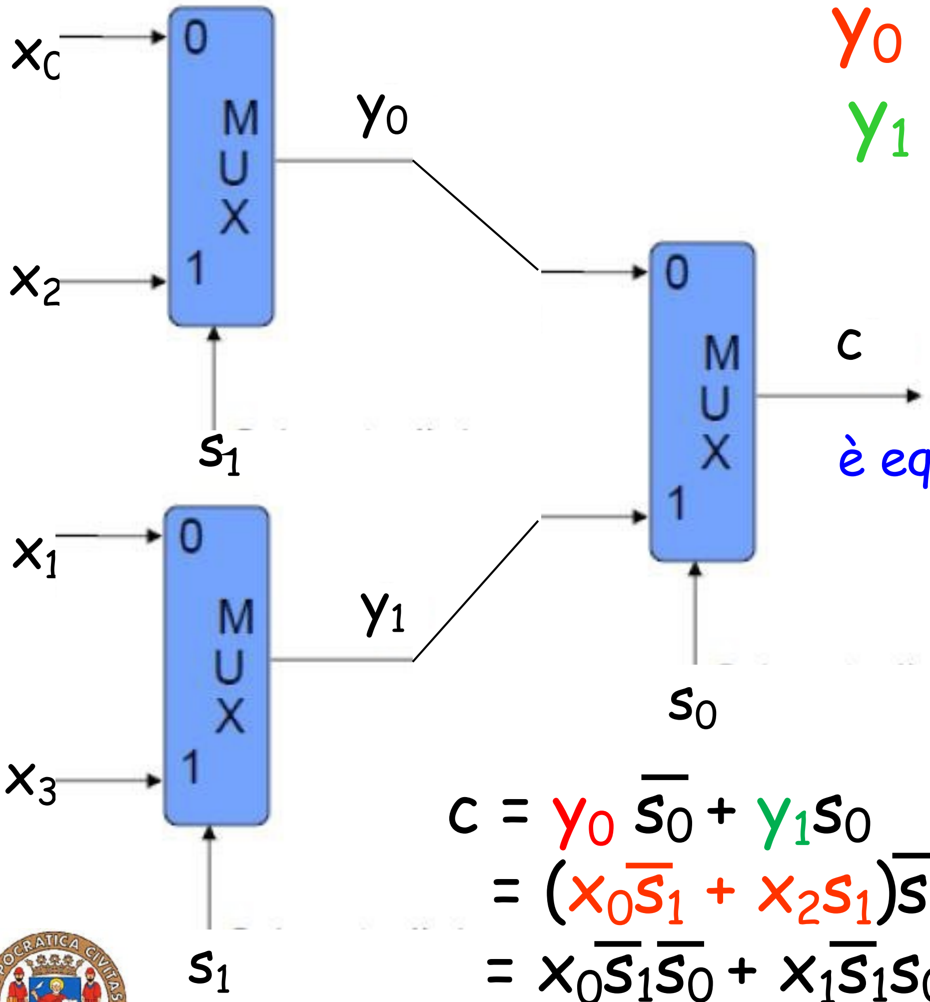
- Realizzare un MUX 4:1 utilizzando tre MUX 2:1



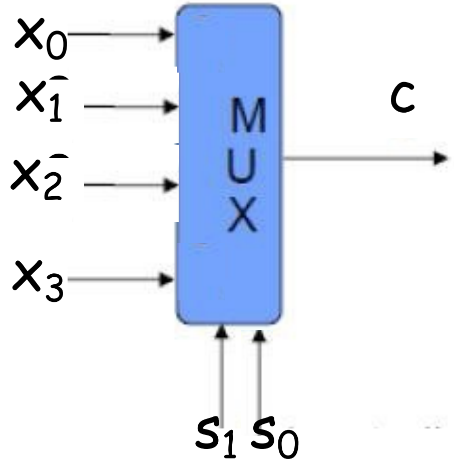
# Esercizio 6: Soluzione

$$y_0 = x_0\overline{s_1} + x_2 s_1$$

$$y_1 = x_1\overline{s_1} + x_3 s_1$$



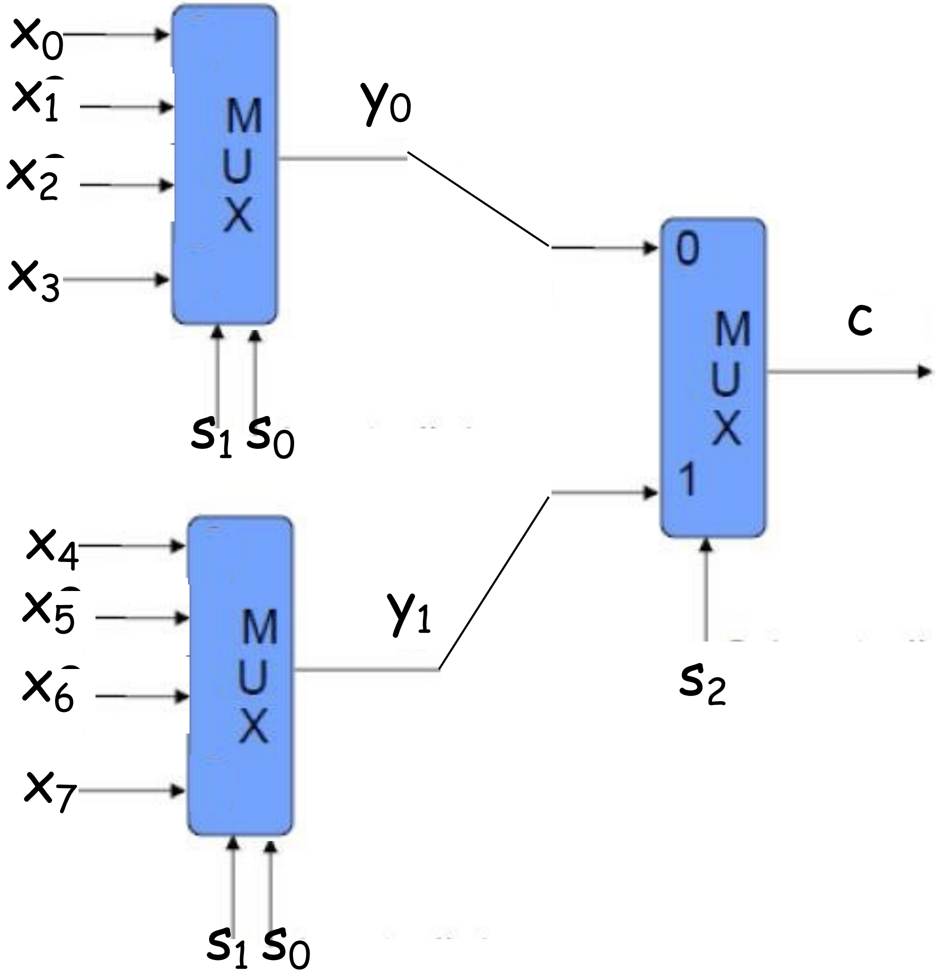

è equivalente a



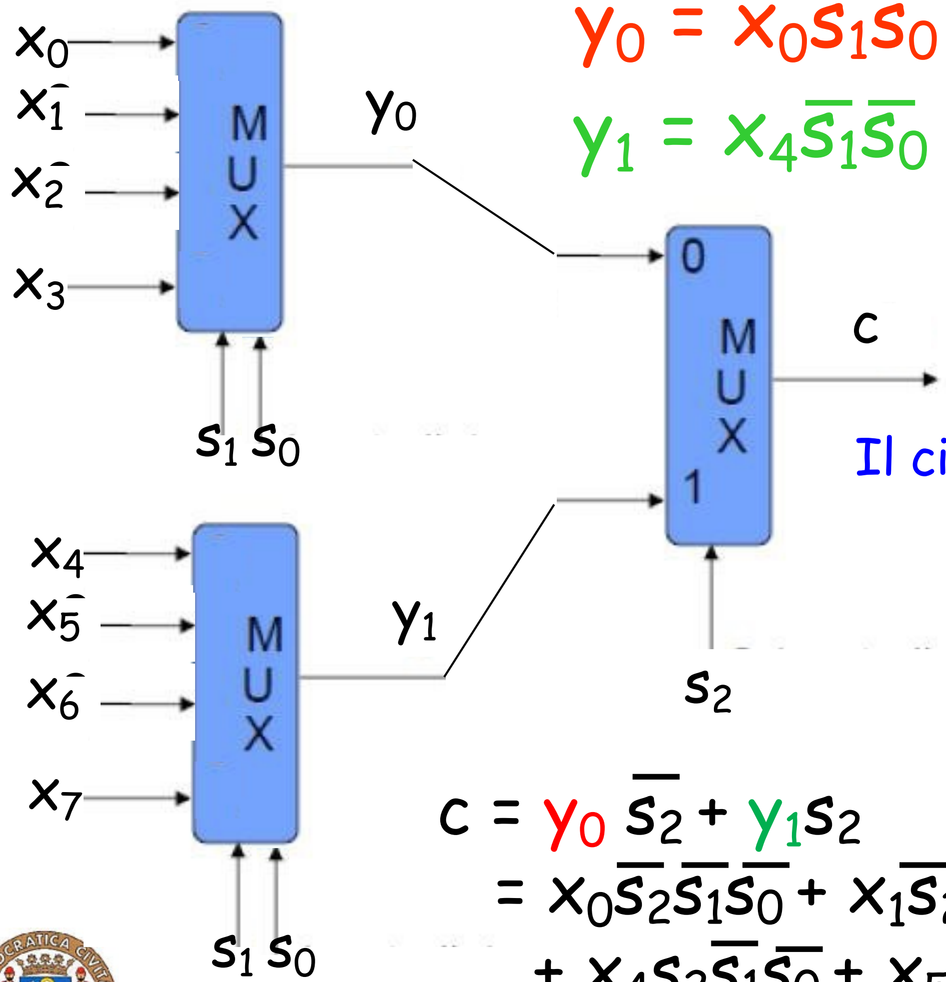

$$\begin{aligned} c &= y_0\overline{s_0} + y_1 s_0 \\ &= (x_0\overline{s_1} + x_2 s_1)\overline{s_0} + (x_1\overline{s_1} + x_3 s_1)s_0 \\ &= x_0\overline{s_1}\,\overline{s_0} + x_1\overline{s_1}s_0 + x_2 s_1\overline{s_0} + x_3 s_1 s_0 \end{aligned}$$

# Esercizio 7

- Il circuito seguente è equivalente a un MUX 8:1?



# Esercizio 7: Soluzione




$$y_0 = x_0\overline{s_1}\,\overline{s_0} + x_1\overline{s_1}s_0 + x_2 s_1\overline{s_0} + x_3 s_1 s_0$$

$$y_1 = x_4\overline{s_1}\,\overline{s_0} + x_5\overline{s_1}s_0 + x_6 s_1\overline{s_0} + x_7 s_1 s_0$$

Il circuito è equivalente a un MUX 8:1

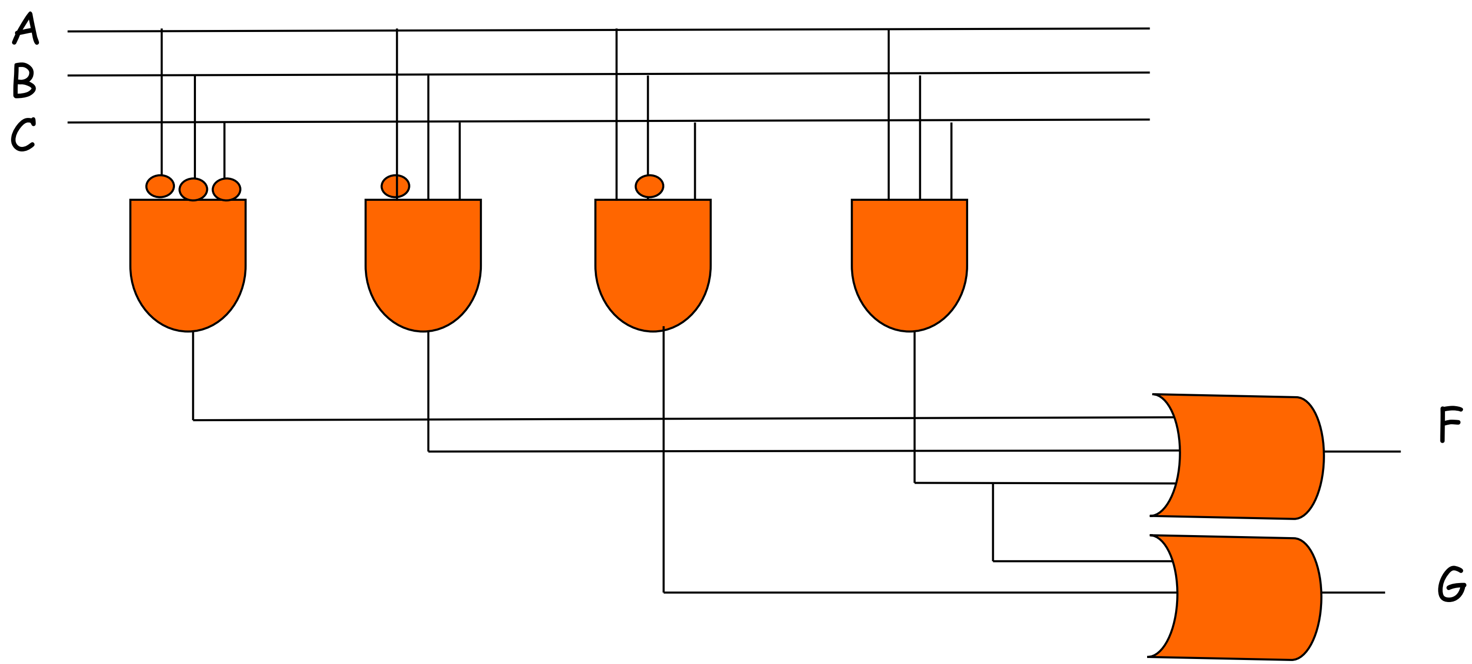
$$\begin{aligned} c &= y_0\,\overline{s_2} + y_1 s_2 \\ &= x_0\overline{s_2}\,\overline{s_1}\,\overline{s_0} + x_1\overline{s_2}\,\overline{s_1}s_0 + x_2\overline{s_2}s_1\overline{s_0} + x_3\overline{s_2}s_1 s_0 \\ &\quad + x_4 s_2\overline{s_1}\,\overline{s_0} + x_5 s_2\overline{s_1}s_0 + x_6 s_2 s_1\overline{s_0} + x_7 s_2 s_1 s_0 \end{aligned}$$

# Esercizio 8

- Implementare, utilizzando un PLA, le seguenti funzioni logiche
  - $F = \overline{A}\cdot B\cdot C + A\cdot B\cdot C + \overline{A}\cdot\overline{B}\cdot\overline{C}$
  - $G = A\cdot B\cdot C + A\cdot\overline{B}\cdot C$

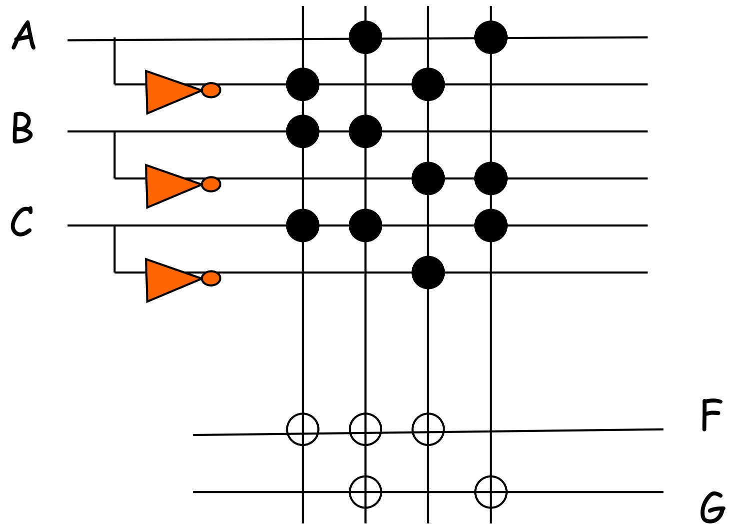
# Esercizio 8: Soluzione

- Otteniamo il circuito AND-to-OR per le funzioni
  - $F = \overline{A}\cdot B\cdot C + A\cdot \underline{B}\cdot C + \overline{A}\cdot\overline{B}\cdot\overline{C}$
  - $G = A\cdot B\cdot C + A\cdot B\cdot C$



# Esercizio 8: Soluzione

- Rappresentazione equivalente sotto forma di griglia
  - $F = \overline{A} \cdot B \cdot C + A \cdot B \cdot C + \overline{A} \cdot \overline{B} \cdot \overline{C}$
  - $G = A \cdot B \cdot C + A \cdot \overline{B} \cdot C$



# Esercizio 9

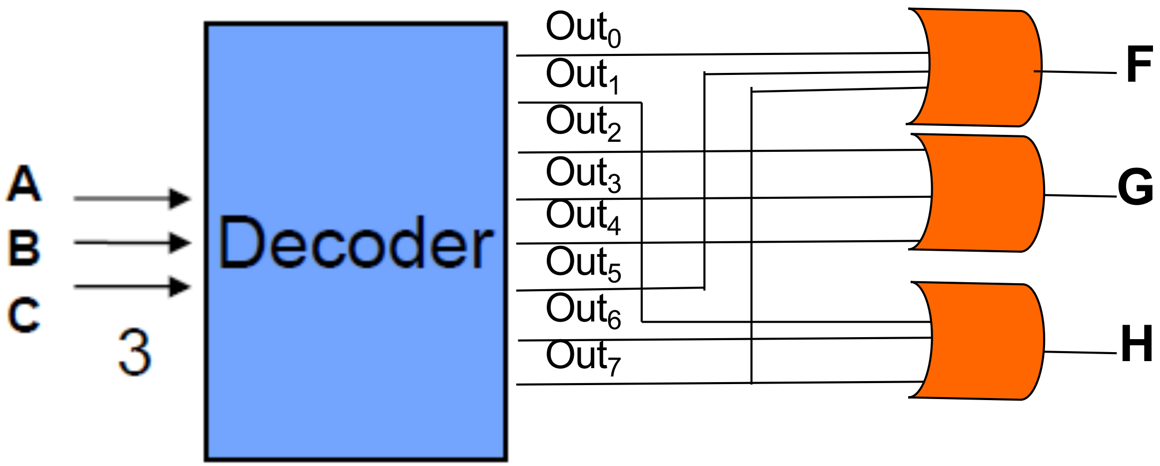
- Date le tre funzioni logiche F, G, ed H, definite dalla seguente tavola di verità

| A | B | C | F | G | H |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 |

- Progettare un circuito che le realizzi utilizzando una ROM

# Esercizio 9: Soluzione

- Gli output del decodificatore andranno in input a tre porte OR per generare gli output delle funzioni:
  - $F = \overline{A}\cdot\overline{B}\cdot\overline{C} + A\cdot\overline{B}\cdot C + A\cdot B\cdot C$
  - $G = \overline{A}\cdot B\cdot\overline{C} + \overline{A}\cdot B\cdot C + A\cdot\overline{B}\cdot\overline{C}$
  - $H = \overline{A}\cdot\overline{B}\cdot C + A\cdot B\cdot\overline{C} + A\cdot B\cdot C$

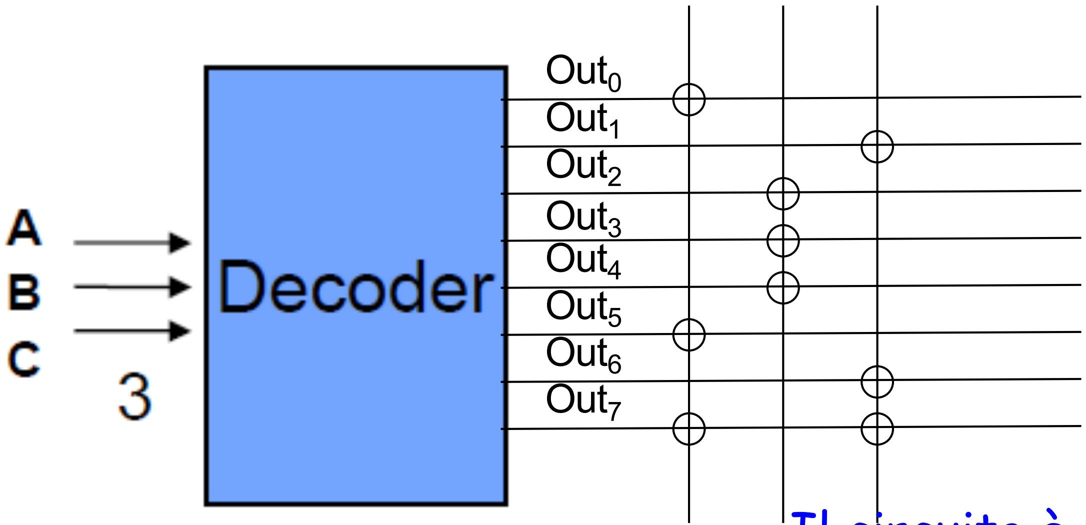



Il circuito è lo stesso dell'Esercizio 1

# Esercizio 9: Soluzione

- Gli output del decodificatore andranno in input a tre porte OR per generare gli output delle funzioni:
  - $F = \overline{A}\cdot\overline{B}\cdot\overline{C} + A\cdot\overline{B}\cdot C + A\cdot B\cdot C$
  - $G = \overline{A}\cdot B\cdot\overline{C} + \overline{A}\cdot B\cdot C + A\cdot\overline{B}\cdot\overline{C}$
  - $H = \overline{A}\cdot\overline{B}\cdot C + A\cdot B\cdot\overline{C} + A\cdot B\cdot C$

ROM $2^3$ x3




Il circuito è lo stesso dell'Esercizio 1 (infatti una ROM è costituita da un decodificatore e una catena di porte OR)