现代电子电路基础及实验 TTL 与非门的参数测量

北京大学物理学院



2019年4月14日

目录

| 1 | 实验目的 | 1 |
|---|--|----|
| 2 | 实验原理 | 1 |
| | 2.1 电压传输特性及干扰能力 | 1 |
| | 2.2 空载功耗 | 2 |
| | 2.3 输入短路电流 (I_{is}) | 3 |
| | 2.4 输入交叉漏电流 (I_{iH}) | 3 |
| | 2.5 输出低电平 <i>V_{oL}</i> 和输出高电平 <i>V_{oH}</i> | 3 |
| | 2.6 扇出系数 N_c | 4 |
| | 2.7 平均传输延迟时间 t_{pd} | 5 |
| 3 | 实验器材 | 5 |
| 4 | 实验内容与方法 | 6 |
| | 4.1 验证与非门的逻辑功能 | 6 |
| | 4.2 测量与非门的平均传输延迟时间 t_{pd} | 6 |
| 5 | 实验数据 | 7 |
| 6 | 思考题 | 10 |

1 实验目的

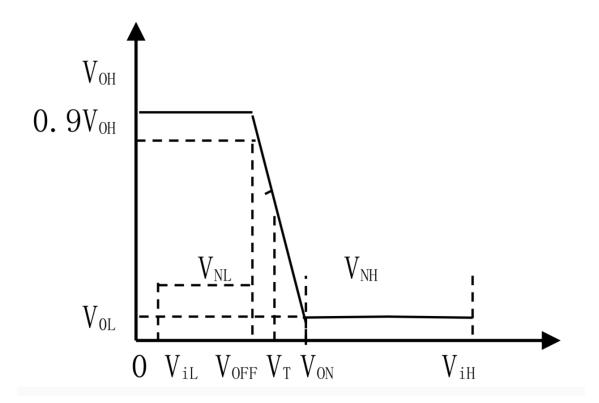
- 了解 TTL 与非门参数的意义和使用注意事项
- 学习 TTL 非门参数的测量方法

2 实验原理

TTL 与非门的电压传输特性及主要参数。

2.1 电压传输特性及干扰能力

与非门的输出电压 V_o 随输入电压 V_i 的变化关系,称为电压传输特性。如下图所示。



各参数的意义为:

- V_{iL}—输入低电压
- V_{iH}—输入高电平
- Vol-输出低电平

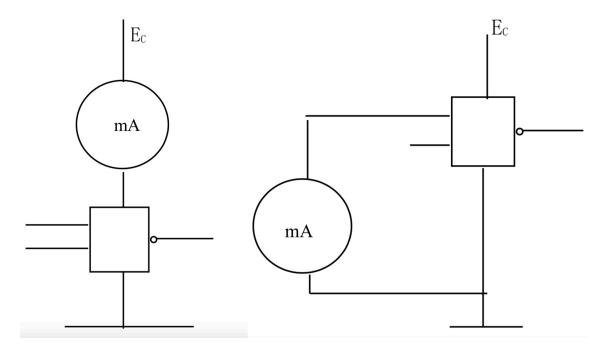
- VoH-輸出高电平
- *V_{OFF}*—关门电平
- V_{NL} —低电平干扰容限,是保证与非门输出为高电平 ($\geq 0.9V_{oH}$) 的最大允许 干扰电压,其值 $V_{NL}=V_{OFF}-V_{iL}$
- V_{NH} —高电平干扰容限,是保证与非门输出为低电平 (V_{oL}) 的最大允许干扰电压,其值 $V_{NH}=V_{iH}-V_{ON}$
- V_T 一门限电平,其值为 $V_T = \frac{V_{ON} + V_{OFF}}{2}$

电平传输特性描述了与非门的静态特性, V_{OFF} 和 V_{ON} 的差值愈小,则表明与非门的电压传输特性愈陡直,静态开关性能愈好,其抗干扰能力愈强。

2.2 空载功耗

空载功耗是与非门不接外部负载时,电源电流 I_0 与电源电压 E_0 的乘积,它是估算电路内耗的参量。通常只测定静态功耗即在输入端全开路和全短路时的功耗 P_{ON} 和 P_{OFF} ,前者为空载导通功率,后者为空载截止功率。注意: P_{OFF} 输入端全短路后要接地。使用时应注意:

- $P_{ON} > P_{OFF}$
- 有载功耗大于空载功耗
- 动态功耗大于静态功能,且动态功耗随工作频率升高而增大

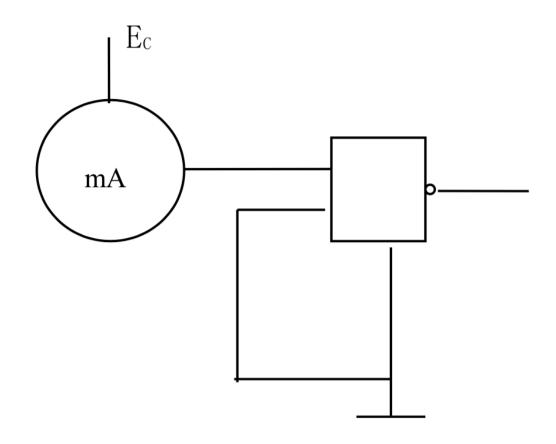


2.3 输入短路电流 (I_{is})

与非门的一个输入端接地,其余输入端接高电平或开路时,流向接地端的电流称为输入短路电流。在实际电路中该电流对前级电路是灌电流负载,其大小将直接影响前级电路的工作状态,对此对输入短路电流应加以限制,例如 74HC 与非门的 $I_{is} \leq 2.0mA$, 74IIS 系列与非门的 $I_{is} \leq 0.4mA$, 等等。

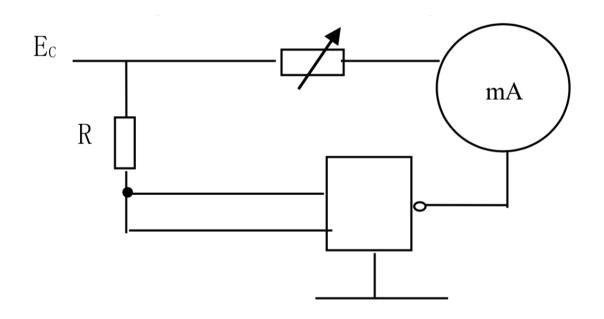
2.4 输入交叉漏电流 (I_{iH})

 I_{iH} 是指与非门的一个输入端接高电平,其余输入端接地时,流入高电平输入端的电流。在实际电路中, I_{iH} 对前级电路为拉电流负载,通常 $I_{iH} \leq 50 \mu A$ 。



${f 2.5}$ 输出低电平 V_{oL} 和输出高电平 V_{oH}

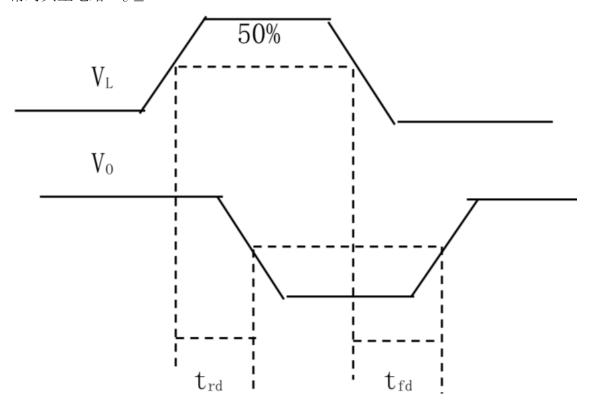
 V_{oL} 是指当输入为高电平,输出端接额定灌电流负载(相当于八个与非门的 I_{is})时与非门的输出电压值。测试电路如下图所示, $I_L=8I_{is}$ 。图中 R=1K,为测试方便,输入端也可开路。



 V_{oH} 是指了当输入端为低电平、输出端接额定拉电流负载 (相当于八个与非门的 I_{iH} 时,与非门的输出电压值。)

2.6 扇出系数 N_c

 N_c 是与说明与非门输出端负载能力的参数,它表示驱动同类门的数目,测试电路和上图相同,测试方法:调节 R_L ,使 V_{oL} =0.35V,测量 I_L 值, $N_c=\frac{I_L}{I_{is}}$,通常对典型电路 $N_c\geq 8$ 。



2.7 平均传输延迟时间 t_{pd}

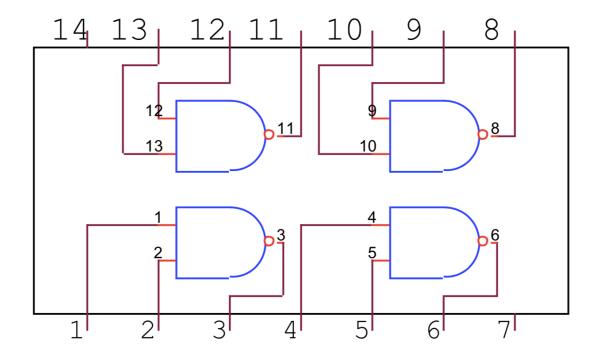
传输延迟时间是指与非门的输出信号的延时。如上图所示,图中 t_{rd} 为导通延迟时间, t_{fd} 为截止延迟时间。 t_{rd} 和 t_{fd} 的平均值称为与非门的平均舆延迟时间,记作 $t_{pd} = \frac{t_{rd} + t_{fd}}{2}$ 。

 t_{pd} 是门电路的重要参量。由于存在延迟时间,一方面可能产生有害的伪信号,另一方面也可利用延时的效应,组成某些电路(如环形振荡器)。

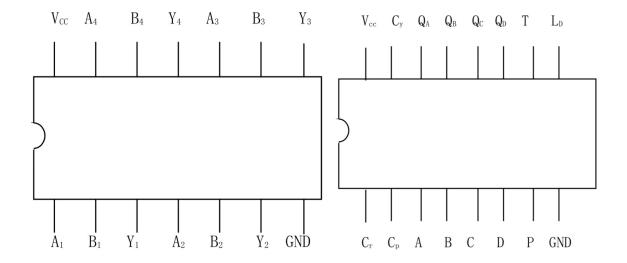
3 实验器材

双踪示波器,74LS00 四与非门,74LS163 二进制计数器,电阻 1K,电位器 2.2K。

下图是 74LS00 的内部逻辑。



该组件内含四个二输入的正逻辑与非门,外引线排列 $Y_i = \overline{A_i \cdot B_i}$,如左图所示。



74LS163 二进制计数器各引脚如右图所示。

4 实验内容与方法

4.1 验证与非门的逻辑功能

将电源电压调至 5V,接好电路检查器件功能是否正常。

- 各门的输入端全部悬浮,用万用表直流 10V 档测各输出端 (对地) 电压;此时,与非门应输出低电平 ($\leq 0.35V$)
- 分别将每个门的输入端接地,用同样方法测与非门的各个输出端;此时,其输出应为高电平
- 测与非门的以下参数
 - 空载功耗 P_{ON} 和 P_{OFF}
 - 输入短路电流 Iis
 - 交叉漏电流 I_{iH}
 - 扇出系数 N_c

$oldsymbol{4.2}$ 测量与非门的平均传输延迟时间 t_{pd}

• 利用门电路的延迟效应,用三级与非门组成环形振荡器产生矩形波,可知 $T=6t_{vd}$

- 用计数电路将上述信号分频本实验选用 4 位同步式二进制计数器 74LS163 作为分频计数使用,外部引线排列见『实验器材』部分。按功能表接线,使 74LS163 工作于二进制计数状态。
- 用双踪示波器分别观测 C_P , Q_A , Q_B , Q_C , Q_D 和 C_y 各端波形,画出 C_p $Q_A \sim Q_D$ 和 C_y 的时序波形图,用 Q_D 的输出脉冲参数计算 t_{pd} 值

5 实验数据

给出实验内容 (1) 中的

- 空载功耗 PON 和 POFF
- 输入短路电流 Ii。
- 交叉漏电流 I_{iH}
- 扇出系数 N_c

测量得到

$$E_0 = 5V, I_{ON} = 2.8630mA, I_{OFF} = 0.9573mA$$

计算得

$$P_{ON} = 14.315mW, P_{OFF} = 4.787mW$$

测量得到

$$I_{iS} = 0.2375mA, I_{iH} = 0mA($$
无示数 $)$

测量得到

$$V_{oL} = 0.16764V, V_{oH} = 4.8532V$$

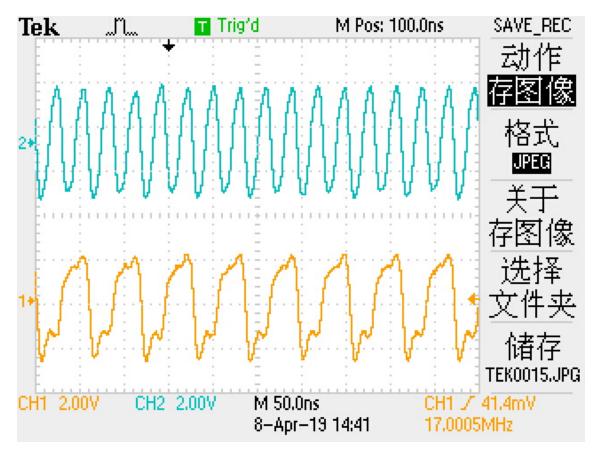
 $I_L = 7.1364mA$

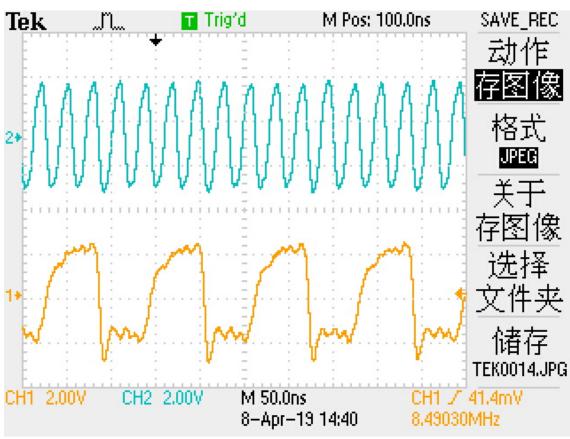
计算得

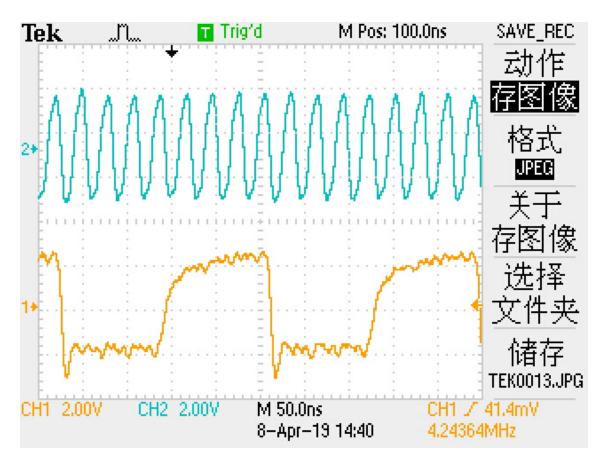
$$N_c = \frac{I_L}{I_{iS}} = 30.05$$

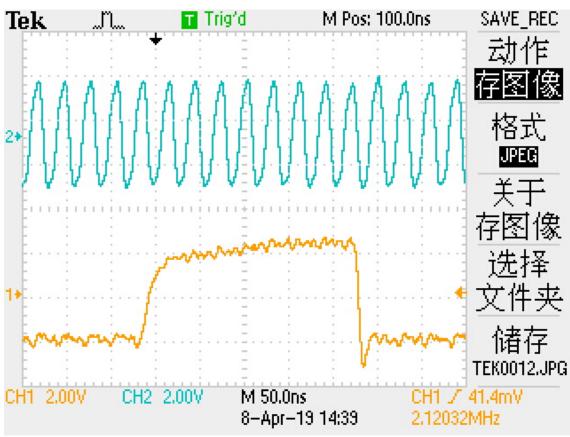
画出 C_p $Q_A \sim Q_D$ 和 C_y 的时序波形图,用 Q_D 的输出脉冲参数 计算 t_{vd} 值。

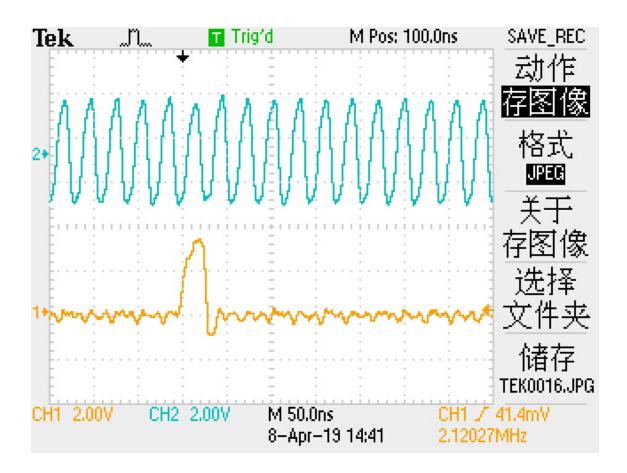
如下图所示











五张图片中蓝色波形 (CH2) 为 C_p ,黄色波形 (CH1) 分别为 $Q_A \sim Q_D$ 和 C_y 。 测量得到 Q_D 的周期为 $\Delta T = 475ns$,对应于 $16 \times 6 = 96$ 个 t_{pd} 。计算得 $t_{pd} = 4.95ns$ 。

6 思考题

测量与非门的空载功耗有何实际意义? 为什么门电路的功耗与输入信号频率有关?

实际意义: 功耗也是门电路的特性指标之一。由于功耗随负载的不同而变化,为了简便起见,通常以空载功耗来表征。

与非门由低电平快速转变为高电平时,其输出级的三极管会在很短的瞬间使 电源和地之间出现一个低阻回路,形成一个尖峰电流,增加平均功耗。这将导致工 作频率越高,功耗越大。

与非门的噪声容限与哪些参量有关?

噪声容限分为低电平噪声容限 V_{NL} 和高电平噪声容限 V_{NH} 。在由多个门电路相互连接组成的电路中,前级门电路的输出就是后级门电路的输入,所以比较前级

门电路的输出电压范围和后级门电路的开、关门电压就可以得到这两种噪声容限。即有

$$V_{NL} = V_{OFF} - V_{iL}, V_{NH} = V_{iH} - V_{ON}$$

本实验的环形振荡器是由三级与非门组成的直耦反馈环路,如果由一级或偶数级与非门组成直耦反馈环路,能否产生振荡?为什么?

仅由一级与非门组成直耦反馈环路不能产生震荡,因为信号经过这个系统无 法形成稳定的 $2n\pi$ 相位差。而当环形振荡器的级数为大于 1 的奇数时,信号经延 迟后,原先的高电平变成低电平,原先的低电平变成高电平,就能形成震荡;若是 偶数个,则经延迟后,原先的高电平还是高电平,原先的低电平还是低电平,不能 形成震荡。