**MIPS\_异常处理**

计34 董胤蓬 2013011367

1. **触发Adel异常**

Adel异常为访存地址不对齐异常，故在用户态模式下，访问一个不对齐的内存地址即可触发此异常。同时为了触发branch delay中异常的情况，访存语句前可以添加条件跳转指令。并在spim模拟器中打开Delay Branches选项。触发异常的代码如下：

li $t0, 0x7ffffe11

beq $a0, 0x0, rret

lw $t1, 0($t0)

1. **定位导致异常的指令**

首先需要判断发生的异常是否为Adel异常，从Cause寄存器中读取内容，储存在k0寄存器中，并判断k0中得值的第2~6位代码是否为4，如果不是，直接返回。再判断k0寄存器最高位是否为1，若为1，则发生了branch delay，此时需要将EPC寄存器的值加4作为异常指令的地址，否则EPC寄存器的值即为异常指令的地址，进行后续处理。部分代码如下：

bne $a0, 0x04, addepc

srl $a0, $k0, 31

beq $a0, 0x0, deal

mfc0 $a0, $14

addiu $a0, $a0, 4

1. **解码指令并消除不对齐**

取出EPC寄存器中异常指令的地址，再将异常指令的代码取出。此时需要修改不对齐的异常，故采用的方法为，从BadVaddr寄存器中取出发生异常的地址，计算该地址与对齐地址的差，并更改异常指令中的立即数，即取址的offset，使得访存地址对齐。部分代码如下：

lw $v0, 0($a0)

andi $k0, $v0, 0xffff

mfc0 $v1, $8

andi $v1, $v1, 0x3

sub $k0, $k0, $v1

andi $k0, $k0, 0xffff

srl $v0, $v0, 16

sll $v0, $v0, 16

add $v0, $v0, $k0

sw $v0, 0($a0)

1. **异常返回**

返回EPC指令所对应的地址，即将异常代码重新执行。若在branch delay中发生异常，则将branch指令重新执行，此时EPC的值也不需要更改。返回后即可重新执行。