

UWB를 이용한 실시간 측위 시스템의 구현

안의상, 이현석
 광운대학교 전자통신공학과
 e-mail : aus@kw.ac.kr, hyunseok@kw.ac.kr

Implementation of UWB RTLS System

*Ui-Sang An, Hyunseok Lee
 Department of Electronics And Communications Engineering
 Kwangwoon University

Abstract

This paper presents an implementation result of real time location system. This system is based on the time difference of arrival technology and implemented using hardware description language on field programmable gate array. We use hardware in order to improve the resolution of the locationing system.

I. 서론

RTLS(Real Time Location System)는 실시간 위치 추적 시스템이다. 이는 정확한 위치추적 및 이동경로가 필요한 고가 자산이나 사람의 위치 확인 및 이동경로 추적 정보, 그리고 중요지역의 출입자 관리 등에 활용될 수 있다.

RTLS는 크게 RSSI(Received Signal Strength Intensity/Indication)와 TDOA(Time Difference Of Arrival) 기술을 기반으로 구현되며, 본 논문에서는 UWB를 기반으로 한 시스템으로 TDOA방식을 사용하였다. TDOA를 이용한 거리 측정 방식은 두 단말사이

에 신호가 전달되는데 걸리는 시간차를 측정하여 이를 거리로 변환해 위치 추정에 이용하는 것이다.^[1] 이는 가장 범용적인 방식이며 UWB 및 Wi-Fi TDOA시스템에서 사용된다. 또한 UWB시스템은 장애물 투과율이 좋고 다중경로 해상도가 우수하기 때문에 30cm 수준까지 정확한 위치를 얻을 수 있다.^[2]

기존 연구에서는 OS가 탑재된 DSP에서 측정된 시간차를 계산하였다. 하지만 application단에서 context switching 동작에 의해, 정확한 timing의 RTLS 측정이 힘들었다. 따라서 본 논문에서는 이러한 문제점을 해결하고자, RTLS가 FPGA에서 구현되는 방법을 제시하여, 가변적인 delay를 최소화하는데 중점을 두었다.

II. 본론

2.1 RTLS의 동작 분석

본 논문의 RTLS는 단말간의 거리를 측정하기 위해 사용된 시스템이다. 각 단말 사이에 packet을 보내 거리를 측정하게 되고, modem은 내부적으로 free-counting하여 거리에 대한 값을 얻게 된다. 아래 <그림 1>은 RTLS시스템을 이용한 두 단말간의 전체 구조이다.

단말.1의 ①에서는 packet1을 전송하기 전 내부 tx_counter값을 저장한다. packet1이 전송된 후 단말.2의 ②과 ③의 고정된 delay counter값을 계산하고, 단말.1의 ④에서는 packet2를 수신받으면, rx_counter값을 저장한다. ①과 ④구간에서 저장된 값의 차이와 고정된 delay counter값을 뺀 후 반으로 나누면, 두 단말간의 거리가 계산된다.

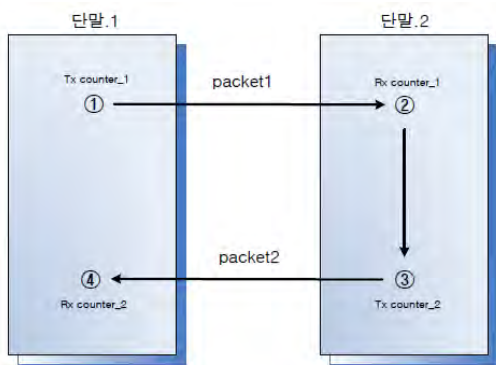


그림 1. RTLS block diagram

2.2 단말 내부 구성

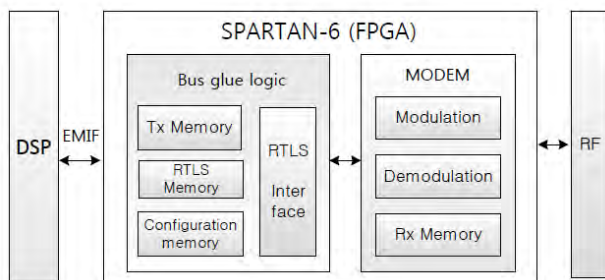


그림 2. 단말 구성도

위 <그림 2>에서 단말 내부에 MAC의 기능이 탑재된 DSP와, 물리계층이 구현된 FPGA를 나타내고 있다.

이 연구에서 RTLS interface 모듈과 modem사이의 timing 및 구현방법을 고찰하였다.

2.3 UWB RTLS timing

2.3.1 Tx timing

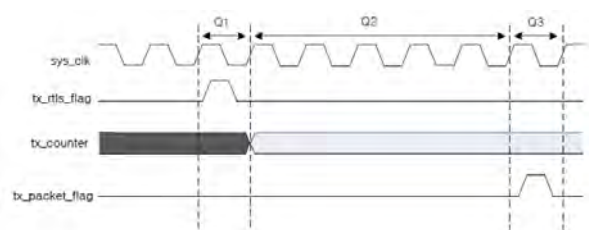


그림 3. Tx timing Waveform

DSP에서 tx memory에 packet 정보를 저장한 후 trigger신호를 rtls interface module에 전달하면, rtls module 내부 state machine을 통해 tx_ranging_flag를 modem으로 flag 값을 전달한다. modem에서는 이 신호를 감지하고 rtls module로 tx_counter값을 전달한다. rtls module에서는 tx_counter값을 저장하고, tx_packet_flag 신호를 modem으로 flag값을 전달한다. modem은 이 신호를 감지하고, tx memory에 저장된 packet값을 읽어간다.

2.3.2 Rx timing

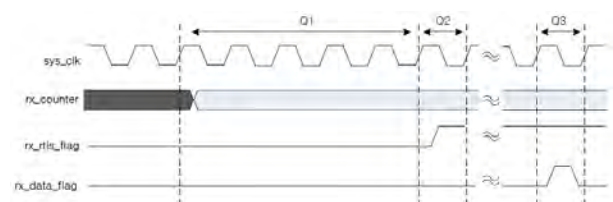


그림 4. Rx timing Waveform

전송된 packet을 수신하면, modem에서는 rx_counter값을 rtls module에 전달해준다. 그 후 현재 packet이 rtls 정보를 위한 packet이라는 것을 알려주는 rx_rtls_flag신호를 띄워주고, modem 내부 rx_memory에 packet값이 모두 저장되었음을 알리는 rx_data_flag를 띄워준다. rtls module에서는 rx_rtls_flag와 rx_data_flag신호를 trigger로 하여 rx_counter값을 저장한다.

III. 구현

구현에 사용된 시스템은 Xilinx사의 SPARTAN-6를 사용하였으며, DSP로는 TI사의 OMAP-L138을 사용하였다.

이 연구는 단말간 거리 측정이 가능함을 보였다. 좀 더 상세히 기술하면, 첫 번째 단말에서 <그림.3>에 나타난 tx timing에 의하여, tx_rtls_flag신호가 dsp에 의해 띄워지면, tx_counter값을 저장한 후 RTLS packet data를 전송한다. 두 번째 단말에서는 packet이 수신되었음이 확인되면, modem은 <그림.2>에 나타난 bus glue logic module로 rx_counter값을 전달해준다. 그 후 modem은 다시 <그림.4>에 설명한 rx timing처럼 rx_rtls_flag신호와 rx_data_flag신호를 띄워준다. RTLS interface module에서는 앞서 나타난 두 신호를 trigger로 내부 system이 동작을 하

게 된다. RTLS module 내부적으로는 수신받은 RTLS packet의 source와 destination address값을 change해주고, frame type을 request에서 response 상태로 수정해준다. 수정된 RTLS packet은 다시 첫 번째 단말로 tx timing에 의해 data를 전송하고, 수신 받은 단말은 RTLS packet이 도착함과 동시에 rx_counter값을 저장한다. 이 후 저장된 counter값의 시간차를 측정하여 이를 거리로 변환해 위치를 추정한다.

IV. 결론 및 향후 연구 방향

본 논문에서는 단말간 거리를 측정을 위해 RTLS가 FPGA에서 구현된 결과를 보여준다. 연구를 통해 구현된 회로가 거리측정에 있어 적절하게 사용될 수 있음을 보였다.

지금까지 나타낸 방법으로 측정된 시간차는, 앞서 제시한 문제점을 해결할 수 있는 해법으로 적합하다. 두 단말사이에 일정한 동작 timing을 갖도록 설계하였으며, 검증을 통해 가변적인 delay를 최소화하는 가장 이상적인 해결책이 되었음을 증명해 보였다.

이 기술을 이용해 일대일뿐만 아니라 일대다 측정이 가능하도록 구현할 예정이다.

참고문헌

- [1] 박영진 외, “임펄스 UWB 기술 기반 실시간 위치 인식 시스템(RTLS) 응용 기술”, 한국통신학회논문지 제 28권 제7호 (2011년 7월) pp. 37-43 1226-4717 KCI
- [2] 공현민 외, “UWB 실내 측위를 위한 TDOA 위치 결정기법”, 전자공학회지, 제 42권 제1호 통권 제 331호 (2005. 1) pp. 9-15 1975-2377 KCI

Acknowledgement

본 논문은 미래창조과학부 지원으로 수행한 ETRI SW-SoC R&BD센터의 연구결과입니다.