



南京大學

NANJING UNIVERSITY

总复习

殷亚凤

智能软件与工程学院

苏州校区南雍楼东区225

yafeng@nju.edu.cn , <https://yafengnju.github.io/>



考试题型

- 填空题（约20分）：1分/空 \times 20空
- 选择题（约20分）：1分/题 \times 20题
- 判断题（约10分）：1分/题 \times 10题
- 简答题（约10分）：5分/题 \times 2题
- 计算题（约40分）：10分/题 \times 4题





总复习

- 计算机系统概述（约5分）
- 数据的机器级表示（约10分）
- 运算方法和运算部件（约10分）
- 指令系统（约15分）
- 中央处理器（约15分）
- 指令流水线（约15分）
- 存储器层次结构（约20分）
- 系统互联及输入输出组织（约10分）





计算机系统概述（约5分）

- 计算机硬件的基本组成？
- 计算机软件的分类？
- 计算机系统的抽象层及其转换？
- 用户CPU时间计算？
- Amdahl定律？





数据的机器级表示（约10分）

- 二进制、八进制、十六进制、十进制数之间的转换？
- 原码、补码、译码表示法？
- 无符号整数、带符号整数表示？
- 浮点数的表示？IEEE 754浮点数表示？（若涉及特殊情况，会给出提示或解释）
- C语言中的整数、浮点数类型？
- 数据的存储和排列顺序？





运算方法和运算部件（约10分）

- 理解并能写出常见的汇编指令，尤其是算术运算、逻辑运算涉及的指令？
- 串行、并行、带标志的加法器原理？
- 补码加减运算？
- （原码乘除、补码乘除：若涉及，会给出计算规则）
- 乘除运算溢出判断，常量乘除运算？
- 浮点数加减运算、舍入方式？





指令系统（约15分）

- 指令格式设计？
- 操作数类型、寻址方式、操作类型、操作码编码？
- 异常的中断的区别？
- MIPS指令格式和寻址方式？
(若涉及机器代码，会给出指令格式和机器代码之间的关系)
- 选择结构、循环结构的汇编指令表示？
(若涉及机器代码，会给出指令格式和机器代码之间的关系)
- 过程调用的指令、执行步骤、栈和栈帧的变化？





中央处理器（约15分）

- CPU执行指令过程？
- CPU的基本组成？操作元件和状态元件的区别？
- 指令周期？时钟周期？
- MIPS指令格式，典型的MIPS指令以及功能描述（书本134-135页）？
- 典型的MIPS指令数据通路？能够理解单周期数据通路设计，画出局部数据通路，明确控制信号取值。
- 多周期数据通路设计？能够理解多周期数据通路设计，明确控制信号取值、指令执行状态转换图。
- 微程序控制器的基本思想、基本结构、执行、编码方式？
- 带异常处理的数据通路、有限状态机？



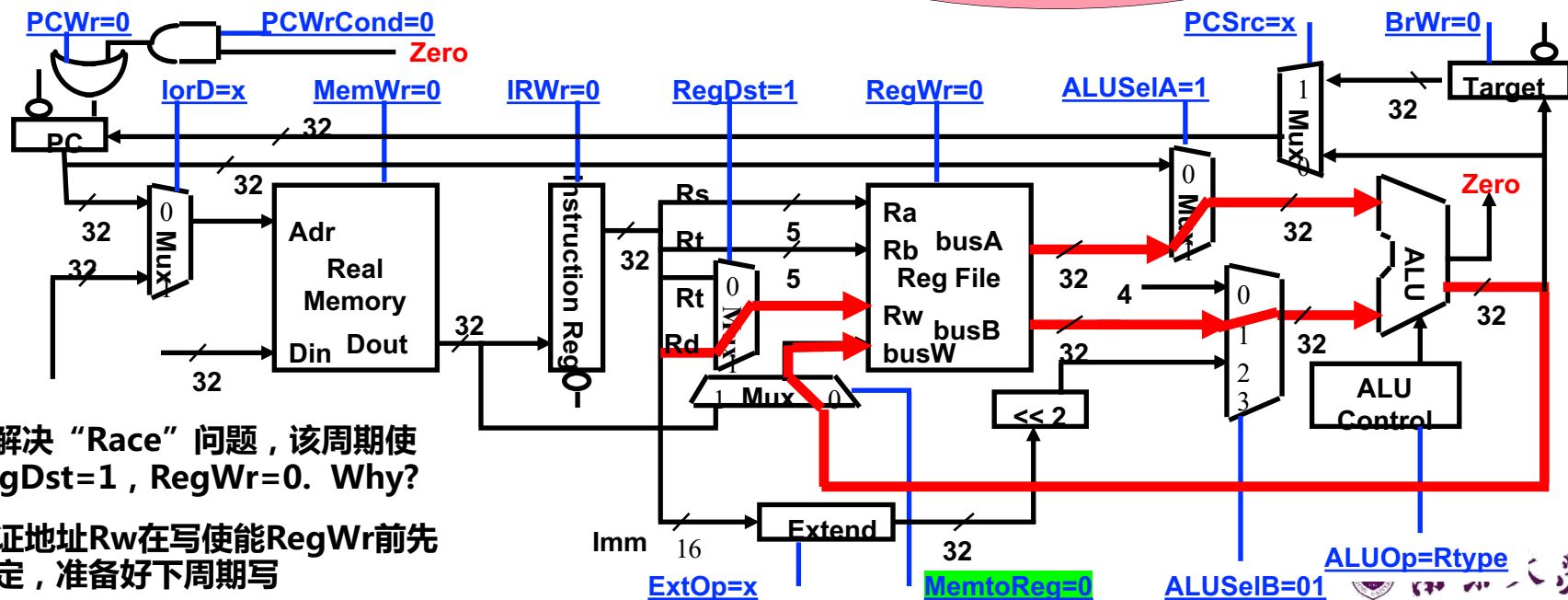


多周期数据通路设计——R-type指令的执行周期：第三个周期

- ALU Output \leftarrow busA op busB
- R-type指令第一个周期控制信号取值？

1: RegDst ALUSelA
 ALUSelB=01 ALUOp=Rtype
 x: PCSrc, IorD ExtOp 0: MemtoReg

R型指令执行
 状态RExec





多周期数据通路设计——Ori 指令执行周期：第三个周期

- ALU output \leftarrow busA or ZeroExt[Imm16]

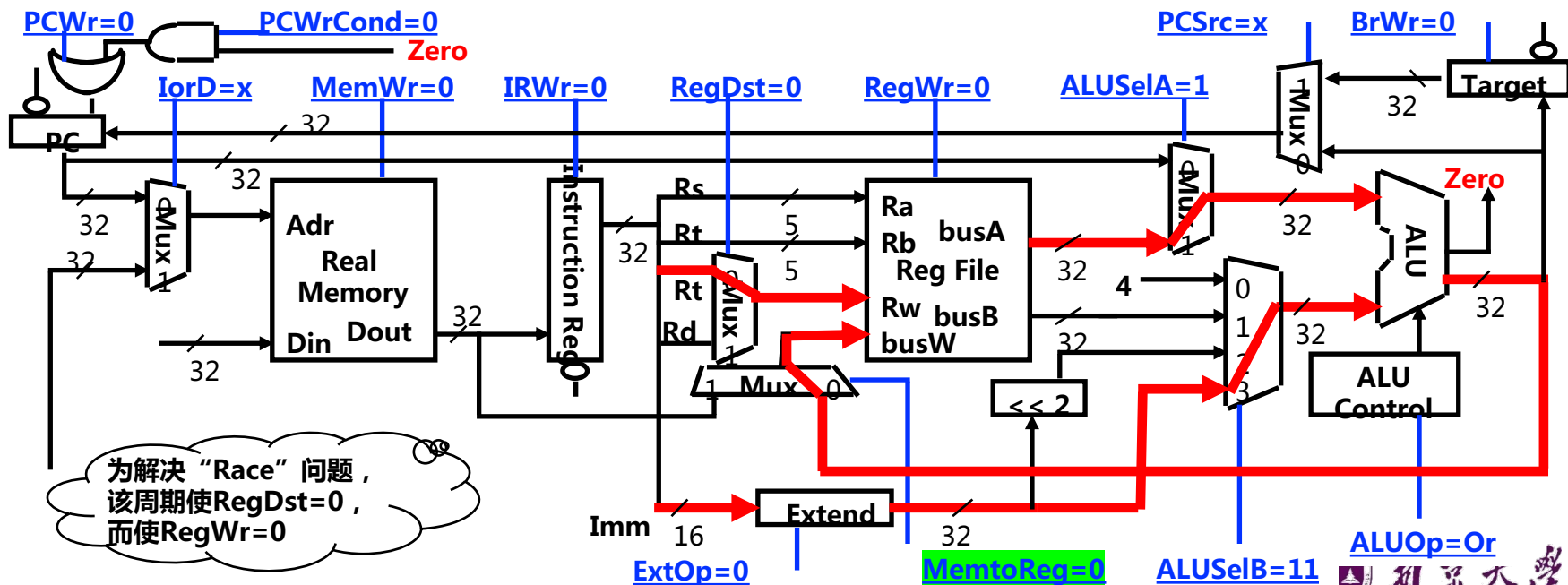
ori指令的第一个周期，控制信号取值？

ALUOp=Or 1: ALUSelA

ALUSelB=11 0: MemtoReg

x: IorD, PCSrc

Ori指令执行状态
OriExec





lw指令的第二个周期，控制信号取值？

MemtoReg x: PCSrc

[illegible]

**RegDst=0,RegWr=0,Mem
toReg=1使Rw和busW在
RegWr=1前先稳定**

ExtOp=1

MemtoReg=1

ALUSelB=11

ALUOp=Add



Add
南京大學
NANJING UNIVERSITY



指令流水线（约15分）

- 指令流水线由哪些流水段组成？各流水段的功能？
- 典型MIPS指令的功能段划分、流水线数据通路的设计、控制信号的取值？
(能够理解流水段寄存器，理解流水线数据通路，但不要求自己画出数据通路)
- 结构冒险现象及其解决方法？
- 数据冒险现象及其解决方法？需要深入理解转发技术、load-use数据冒险的检测和处理方法。
- 控制冒险现象及其解决方法？静态预测、动态预测、延迟分支？
- 异常和中断引起的控制冒险、处理方法？





存储器层次结构（约20分）

- 存储器的分类、主存储器的组成和基本操作、存储器的层次化结构？
- SRAM和DRAM的区别？
- 存储器芯片的扩展？
- 连续编址方式、交叉编址方式？
- 磁盘读写的三个步骤？
- 磁盘存储器的性能指标？
- 数据校验的基本原理？奇偶校验码？循环冗余校验码？
- 程序访问的局部性？
- Cache的基本工作原理？
- 直接映射、全相连映射、组相连映射？（命中率、命中时间、缺失损失、平均访问时间）
- 先进先出算法、最近最少用算法？
- 全写法、回写法的区别？
- 虚拟存储器的基本概念？
- 进程的虚拟地址空间划分？
- 分页式虚拟存储器的工作原理？（页表、地址转换、快表、CPU访存过程）





系统互连及输入输出组织（约10分）

- 外设的分类？
- 总线、系统总线、数据线、地址线、控制线？
- 基于总线的互连结构？（主要模块以及连接的总线）
- I/O接口的职能？I/O接口的通用结构？
- I/O端口的独立编址方式、统一编址方式？
- 程序直接控制I/O方式、中断控制I/O方式、DMA方式的工作原理、区别？
- 中断响应、中断处理？中断优先权的动态分配？
- 3种DMA方式：CPU停止法、周期挪用法、交替分时访问法？
- I/O子系统层次结构？每层的基本功能？
- 用户程序、C语言库、内核之间的关系？





中断优先权的动态分配

- 举例：假定某中断系统有四个中断源，其响应优先级为 $1 > 2 > 3 > 4$ 。假定在用户程序时同时发生1、3、和4级中断请求，执行3级中断服务程序时发生2级中断请求。分别写出处理优先级为 $1 > 2 > 3 > 4$ 和 $1 > 4 > 3 > 2$ 时各中断的屏蔽字及CPU完成中断处理的过程。

(1) 中断处理优先级为 $1 > 2 > 3 > 4$ 时：

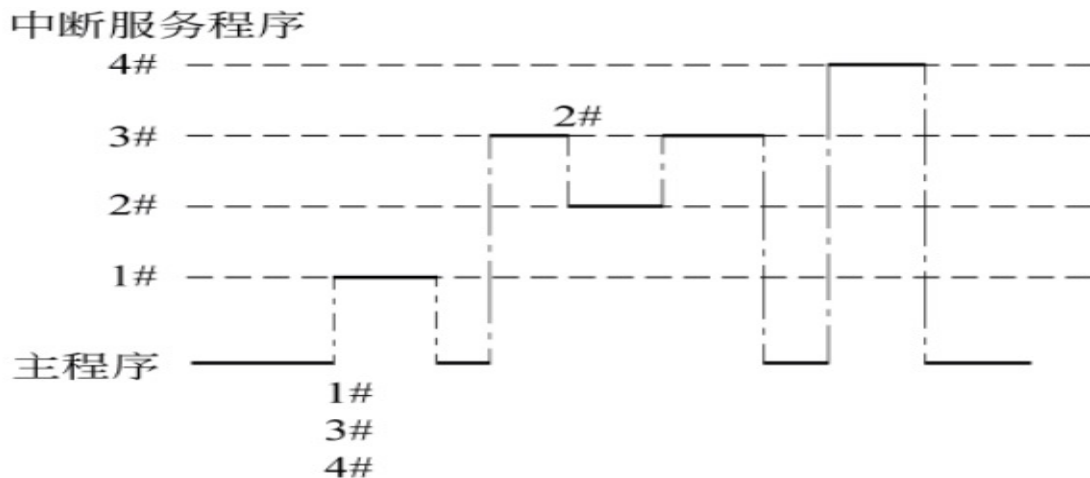


图 8.19 处理优先级为 $1\# > 2\# > 3\# > 4\#$ 时 CPU 运动轨迹





提问

Q & A

殷亚凤

智能软件与工程学院

苏州校区南雍楼东区225

yafeng@nju.edu.cn , <https://yafengnju.github.io/>



南京大學
NANJING UNIVERSITY