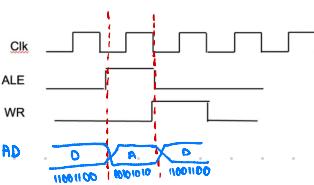
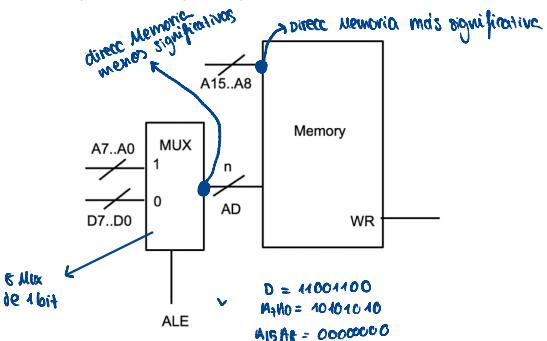


# TEMA 3

Ejercicios

# EJERCICIOS T3

1. Para la arquitectura mostrada en la figura, determinar el valor de número n, y completar el diagrama de tiempo para la señal AD si se conoce que el valor de los datos D es 11001100, el valor de la parte inferior de la dirección a la memoria A7-A0 es 10101010 y el valor de la parte superior de la dirección A15-A8 es 00000000:



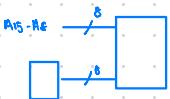
¿Cuál es el tamaño de la memoria?

BUS direcc 2 bits: 2<sup>2</sup> celdas

¿bus de datos?

A15..A8 tiene 8 bits

Memoria =  $2^8 \times 8$  bits



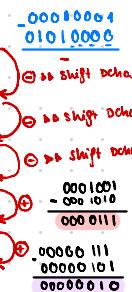
2. Multiplica 4x5 con n° de 4 bits  
Indica: Producto, OP1, OP2, iteración

n	Producto	OP1	OP2
0	00000000	00000100	0101 <sub>2</sub>
1	00000100	00000100	0010
2	00000100	00010000	0001 <sub>2</sub>
3	00010100	00100000	0000
4	00010100	01000000	0000

↓ Resultado

3. Usando la versión de 4 bits divide 17 entre 5  
Indique: cociente, resto, dividendo, divisor, iteración

n	cociente	resto/dividendo	divisor
0	0000	00010001	01010000
1	0000	00010001	00101000
2	0000	00001001	00010100
3	0000	00001001	00001010
4	0001	0000111	00000101
5	0011	00000010	00000010



4. Dibujar la arquitectura de una memoria de 16 x 8bits usando registros, multiplexores y decodificadores. Señalar las líneas de dirección y la de los datos indicando el número de líneas para cada uno.

