

**عال٢٢ - جزئية الميد**

# Unit 1 Numbers Systems

Bi	Hex	Bi	Oct
من الـ 4 بتين نأخذ كل 3 وحدات	من الـ 4 بتين نأخذ كل 3 وحدات	من 4 بت وننشوف المكانين لها في Hex	من 4 بت وننشوف المكانين لها في Oct
0010 1011 1011 2 B B	1010 1011 1011 1 3 2 7	001 010 111 1 3 2 7	1011 0101 111 1 3 2 7
2BB <sub>16</sub>	1327 <sub>8</sub>		

عند التحويل بين Oct و Hex يجب أن نتحول لأولاً Bi

: Binary coded Decimal أو BCD نظام

The 4-bit BCD is usually employed by the computer to represent and process numerical data.

Example: 5327<sub>10</sub> in BCD

- 4-bits of 5 → 0101
- 4-bits of 3 → 0011
- 4-bits of 2 → 0010
- 4-bits of 7 → 0111

Therefore the BCD of 5327 is

0010 0011 0010 0111

System	decimal	Binary	Octal	Hexa
Base	10	2	8	16
Symbols	0 1 2 3 4 5 6 7 8 9	0 1 10 11 100 101 110 111 1000 1001 1010 1011 1100 1101 1110 1111	0 1 2 3 4 5 6 7	0 1 2 3 4 5 6 7 8 9 A B C D E F

للتوصيل من أي نظام إلى النظام العشري : . . . . .

فكرة الـ Weight عبارة عن أسس يعبر عن المكانة الموجدة فيها الرقم :

• حملات التحويل : . . . . .

- أخذ المكانة الموجدة في القاعدة المئوية .

- حفظ المكانة الموجدة في المكانة المئوية .

- مجموع النواتج هو قيمتها decimal .

. . . . .

dec إلى Hex	dec إلى Oct	dec إلى Bi
ABC <sub>16</sub>	724 <sub>8</sub>	101011 <sub>2</sub>

$C \times 16^0 = 12 \times 16^0 = 12$   
 $B \times 16^1 = 11 \times 16^1 = 176$   
 $A \times 16^2 = 10 \times 16^2 = 2560$   
**2748<sub>10</sub>** الباقي **dec**

$4 \times 8^0 = 4$   
 $2 \times 8^1 = 16$   
 $7 \times 8^2 = 448$   
**468<sub>10</sub>** الباقي **dec**

$1 \times 2^0 = 1$   
 $1 \times 2^1 = 2$   
 $0 \times 2^2 = 0$   
 $1 \times 2^3 = 8$   
 $0 \times 2^4 = 0$   
 $1 \times 2^5 = 32$   
**43<sub>10</sub>** الباقي **dec**

للتوصيل من النظام العشري إلى أي نظام .. أقسم على الـ Base المراد التحويل له

فكرة التحويل بعد القسمة أوجد باقي القسمة لانه يصبح الناتج .

أول باقي قسمة صحيح أول مكان على الـ 4 بت أو ما يسمى بـ - least significant bit - LSB .

لو كانت ارقام عشرية يصبح ضرب .

نترفق عن القسمة عن الوصول لناتج .0

. . . . .

Bi إلى dec
125 <sub>10</sub>
الباقي
$125/2 = 62$ 1 125
$62/2 = 31$ 0
$31/2 = 15$ 1
$15/2 = 7$ 1
$7/2 = 3$ 1
$3/2 = 1$ 1
$1/2 = 0$ 1
<b>1111101<sub>2</sub></b>

للتوصيل من نظام إلى نظام آخر غير النظام العشري . . . . .

Hex → Bi

اخذ كل خانة من Hex و انشوف أيقونها بـ Bi . . . . .

\* لازم تكون 4 وحدات Bi . . . . .

. . . . .

**10AF<sub>16</sub>**      **705<sub>8</sub>**

**1 0 A F**      **7 0 5**

**0001000010101111<sub>2</sub>**      **11000101<sub>2</sub>**

# Unit 2 Digital circuit Design

## Digital Circuit

hardware manipulate binary information.

consists of few simple building blocks called logic gates.

### logic gates

an electronic device that operates on 1 or more input signals and produce an output.

• logic gates are built using transistors.

- NOT : implemented by 1 transistor
- AND-OR : requires 3 transistors.

Transistors are Fundamental

- Pentium consists of 3 million transistors
- Compaq Alpha consists of 9 million transistors
- Now we build chips with more than 100M



$$\begin{array}{ll} \text{1- NOT} & \Rightarrow D = \text{NOT} \\ \text{2- AND} & \Rightarrow D = \text{NOT} + \text{AND} \\ \text{3- OR} & \Rightarrow D = \text{NOT} + \text{OR} \\ X = A \oplus B & \Rightarrow D = \text{XOR} = \text{exclusive OR} \quad (\text{Truth value 0 if both inputs are the same}) \\ X = AB + \bar{A}\bar{B} & \Rightarrow D = \text{XNOR} = \text{complement of XOR} \quad (0 \text{ if both inputs are the same}) \end{array}$$

### logic function

الدالة المنطقية أقدر بأربع عزم بـ 3 أشكال

- 1-truth table
- 2-logical expression
- 3-logic Diagram

o A Boolean function consist of

- 1-Binary variables
- 2-constants 0,1
- 3-logic operators (+)(+)(-)

a Function with n inputs will have  $2^n$  combination inputs

a single-output function relates the output (0/1) to inputs.

Multiple-output boolean function has more than 1 output and each output (0/1) related to same input.

### Standard forms

SOP : sum of products

- تأخذ من الجدول المتم التاسعى 1

$B^2C + ABC -$

- مستخدم في الماده 2

two-level circuit

- المصروف فيه تسمى minterms

وهو يعطى عبارة عن مجموع مدخلات مع نفسى

لأنه دالة SOP

- عدد المinterms يساوى 2^n حيث ان n تغير عن عدد التغيرات

sum of minterms is a special kind of sum of Products

- يحدى عندها تكون كل المخرج = 1

أقدر سهولة في

ذلك

واخراه رياضي:  
ليشن ناخن اليو يساوي 1  
لادن دالة SOP عباره عن  
 $F = \sum (m_i + f_i)$   
ناتج المinterms  
مشانه كذا ليكون المخرج 1  
minterm رقم

POS : Product of sums

- تأخذ من الجدول المتم التاسعى 5

$(B^2+C)(B+A+C)$  ← مجموع مجموعات

- مستخدم في الماده 2

two-level circuit

- المصروف فيه تسمى maxterms

وهو يعطى عبارة عن مجموع مدخلات مع نفسى

لأنه دالة POS

- عدد maxterms يساوى 2^n حيث ان n تغير عن عدد التغيرات

product of maxterms is a special kind of product of sums

- يحدى عندها تكون كل المخرج = 0

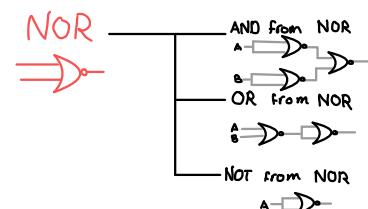
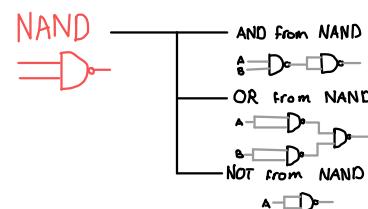
أقدر سهولة في

ذلك

واخراه رياضي:  
ليشن ناخن اليو يساوي 0  
لادن دالة POS عباره عن  
 $F = \prod (m_i + f_i)$   
ناتج المinterms  
مشانه كذا ليكون المخرج 0  
maxterm رقم

### Universal gates

الدوائر الاليكترونية كلها يمكن بناؤها من بوابات الـ AND-OR-NOT



### Logical Equivalence

إذا كان فيه دائريتين مختلفتين يطبقون نفس الدالة

نقدر حلول التكافؤ عن طريق

- trace circuit path
- truth table

### Logic chips Integration level

SSI  
Small scale Integration  
in late 1960  
1-10 gates

MSI  
medium scale Integration  
in late 1960  
10-100 gates

LSI  
large scale Integration  
in early 1970  
100-10,000 gates

VLSI  
very large scale Integration  
in late 1970  
more than 10,000 gates

# Unit 3

## Simplification

### Karnaugh map

can reduce expressions to minimal sum of product or MSP

1-minimal number of product terms

2-minimal number of literals

o minimal SOP leads to tow level circuit.

K-map of 3 inputs			
	X	Y	Z
$m_0$		$m_1$	$m_3$
$m_4$		$m_5$	$m_7$

-K-map is a matrix consisting of the output of the minterms of a boolean function.

K-map of 3 inputs

K-map of 3 inputs			
	X	Y	Z
$m_0$		$m_1$	$m_3$
$m_4$		$m_5$	$m_7$

K-map of 4 inputs

K-map of 4 inputs			
	w	x	y
$m_0$			$m_3$
$m_4$			$m_5$
$m_{12}$			$m_7$
$m_8$			$m_6$
			$m_2$
			$m_1$
			$m_{10}$
			$m_9$
			$m_{11}$
			$m_{13}$
			$m_{15}$
			$m_{14}$

خطوات التبسيط باستخدام K-map

1-ابدئي بتكوين المعاشرة من البدول

2-حدري المجموعات K-map وعدها



3-حدري المجموعات: الجميات يجب ان تكون من القوى الالاثين وتقتربن تطبيق مناطق المخرج لجمعها اخرى

4-اكتبى المعاشرة بعد التبسيط المبرغمة يدخلها المتغيرات المشتركة

5-حاولي تكون المجموعات اكبر في الحجم واقل في العدد

### Don't care

when we don't care what a function output denoted by X in truth table

$$\begin{array}{c} f(x, w, z) \\ \downarrow \\ 1 \text{ الى المinterms} \end{array} \quad \begin{array}{c} d(x, w, z) \\ \downarrow \\ X \text{ الى المinterms} \end{array}$$

استخدمنا المصلحي في K-map لا احتاج (اخلي) 1 ولا

ما احتاج اول او رابع ترتيب مجموعه رابع اخلي 0

### Prime implicant

المجموعات الاساسية

K-map of 3 inputs			
	w	x	y
1	1	0	0
1	1	0	0
0	1	1	0
0	0	1	1

بالاتا في هذه تعمد لأن: غير ضرورية

### Essential Prime implicant

المجموعات الضرورية

K-map of 3 inputs			
	w	x	y
1	1	0	0
1	1	0	0
0	1	1	0
0	0	1	1

● ضرورة لأن  $m_0, m_1, m_3$  موحدين خطوة

● ضرورة لأن  $m_{10}$  ليس موجودة ففقط

K-map of 3 inputs			
	w	x	y
1	1	0	0
1	1	0	0
0	1	1	0
0	0	1	1

● ضرورة لأن  $m_0, m_1, m_3$  موحدين خطوة

● ضرورة لأن  $m_{10}$  ليس موجودة ففقط

# Unit 4

## Signed number representation

### Unsigned number representation

Tow 1-bit addition

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	10 → two

Tow n-bit addition

$$\begin{array}{r} 00010101 \\ 00011001 \\ \hline 00101101 \end{array}$$

advantages:

- One representation of zero
- Simple addition

disadvantages:

negative numbers can't be represented

The need of different notation to represent negative numbers

You can't just stick a negative sign in front of binary number (it does not work like that ☺) to represent a negative number

### Signed number representation

Signed magnitude: human use that. We add + or - to the front of a number.

We can do this too with binary by adding:

- 0 in front of positive number
- 1 in front of negative number

disadvantage:

-addition and subtraction are difficult

-there are two representation of zero 00000, 10000 the CPU will be confused.

One's Complement: Complementing a bit is equivalent to subtracting it from 1

X	X'	1-X
0	1	1
1	0	0

when complementing n-bit number is equivalent to subtracting that number from  $2^n - 1$

Example: negate 5-bit number 01101

$$n=5 \quad 2^5-1=1111_2$$

$$\begin{array}{r} 1111 \\ -01101 \\ \hline 10010 \end{array}$$

or just  
negate each bit  $\ominus$

There are 2 steps in adding 1's complement

- Do unsigned addition
- include the sign bits  $\rightarrow$  Example  $\begin{array}{r} 00110 \\ +0101 \\ \hline 01010 \end{array}$  step 1

it's simpler than signed addition  
but still bit tricky

Two's Complement: the most used representation for integers All +ve numbers begin with 0/All -ve numbers begin with 1

to negate a number we complement each bit and then add 1

حركة ثانية: خلأ أول بت كل المربعين وأعكسه (الباقي)

addition is much easier in 2's complement: add numbers including the sign bit, and ignore carry out.

Example  $\begin{array}{r} 0111 \\ +100 \\ \hline 10011 \end{array}$

advantage:

- One representation of zero
- Simple addition
- Widely used in ALU

### n-bit Representation

We use the  $(n-1)^{\text{th}}$  bit for sign and remaining bits for magnitude.

Example:

Suppose 10011101 is signed magnitude of a 8 bit number.

The sign bit is 1, the magnitude 0011101 with value = 29 so -29 in decimal.

### More Info:

- Positive numbers are the same in all 3 representations  $\rightarrow$  SM, 1C, 2C
- In 2C we can represent -8 but not +8.
- 2C more preferred because it has only one 0, and its addition is the simplest

### Overflow

The ranges for general n-bit numbers (including the sign bit):

	Unsigned	SM	1C	2C
smallest	0	$-(2^{n-1}-1)$	$-(2^{n-1}-1)$	$-2^{n-1}$
largest	$2^n-1$	$+(2^{n-1}-1)$	$+(2^{n-1}-1)$	$+(2^{n-1}-1)$

With n-bit 2C the largest decimal value is +7 and the smallest is -8

If we try to compute 4+5 or -4 + -5 in 4-bit number it will be overflow

Signed overflow is very different from unsigned overflow the carry out won't be enough to detect overflow

To detect signed overflow look at the sign bits  
if you add 2 +ve numbers and get a -ve result that's overflow  
if you add 2 -ve numbers and get a +ve result that's overflow  
overflow will never happen when you sum -ve with +ve.

### Sign extension

إذا كان الرقم سالب راجح تصنف واحدان بالسياره بمقدار المطلوب  
إذا كان الرقم موجب راجح تصنف اصفار بالسياره بمقدار المطلوب

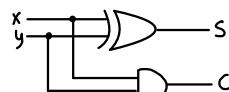
# Unit 5 Combinational Circuits-1

**Combinational circuits:** applying the same input always produce the same outputs.

In programming , combinational circuit are similar to "functional programs" that doesn't contain variables and assignments.

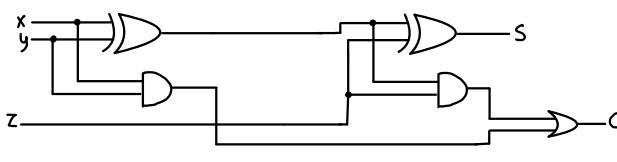
Designing an Adder for 1-bit numbers : 2 inputs ( $x, y$ )  
2 outputs ( $C, S$ )  
↓  
carry in → sum

X	Y	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



This called half Adder

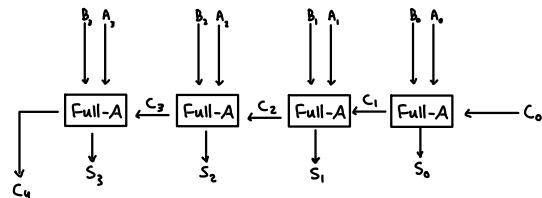
Full Adder = 2 half Adders



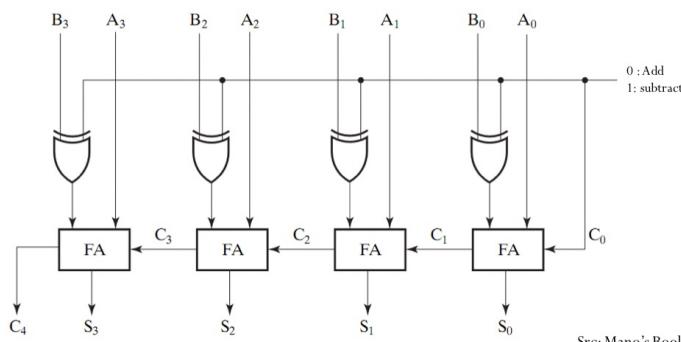
How to build an adder of n-bit numbers?

Example 4-bit Adder  
inputs : 9      4-B      1-carry in  
Outputs : 5  
How many function: 5

We use Parallel Full-Adders



This Adder called ripple carry adder



Src: Mano's Book

If you want an adder and a subtractor together

Using full adders and XOR we can build an Adder/Subtractor!

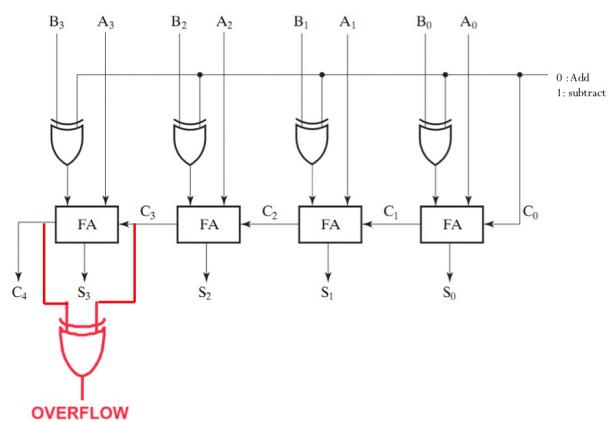
If you want to detect an overflow →

Overflow occurs in only 2 situations

- 1- if you add 2 +ve numbers and get -ve result .
- 2- if you add 2 -ve numbers and get +ve result .

Example:  
2 +ve  
signed  
numbers

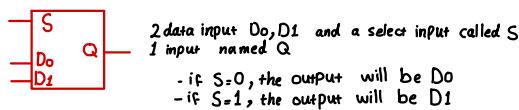
$$\begin{array}{r} 0100 \\ 0101 \\ \hline 1001 \end{array} +$$



# Unit 6 Combinational Circuits - 2

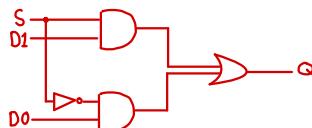
## Multiplexer:

A 2-to-1 multiplexer or mux:



S	D1	D0	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

$$Q = S'D0 + SD1$$

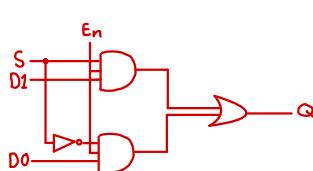


Enable inputs: many devices have enable input which activates or deactivates the device.

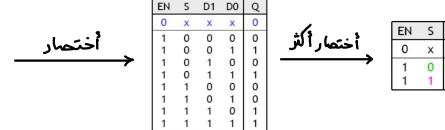
- EN=0 disable the multiplexer which forces the output to be 0 - but doesn't turn off the multiplexer
- EN=1 enable the multiplexer

it's useful with combining small muxes to make large ones.

$$Q = En S'D0 + En SD1$$



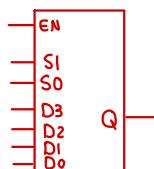
EN	S	D1	D0	Q
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1



EN	S	D0	D1	Q
0	x	0	0	0
1	0	0	0	0

EN	S	D0	D1	Q
1	0	0	0	0
1	1	0	0	1

A 4-to-1 multiplexer or mux:



EN	S1	S0	Q
1	0	0	D0
1	0	1	D1
1	1	0	D2
1	1	1	D3
0	x	x	0

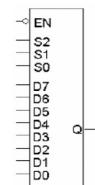
$$Q = En S_1 S_0' D_0 + En S_1 S_0 D_1 + En S_1 S_0' D_2 + En S_1 S_0 D_3$$

## Active-low

LogicWorks multiplexers have active-low enable inputs so the mux always outputs 1 when EN'=1

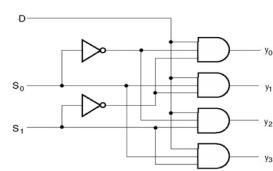
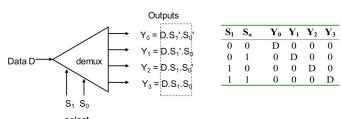
8-1 multiplexer:

EN'	S1	S0	Q
0	0	0	D0
0	0	1	D1
0	1	0	D2
0	1	1	D3
1	x	x	1



## Demultiplexer:

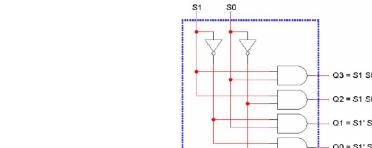
Mux-11 unit



Decoder: An n-to-2^n decoder uses n-bit to determine which of 2^n outputs will be uniquely active

S1	S0	Q0	Q1	Q2	Q3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$\begin{aligned} Q0 &= S1'S0' \\ Q1 &= S1'S0 \\ Q2 &= S1S0' \\ Q3 &= S1S0 \end{aligned}$$



→ next Page for more...

## Enable in decoder:

just as with mux, decoders can include enable inputs

-EN=0 disable the decoder - all outputs=0-

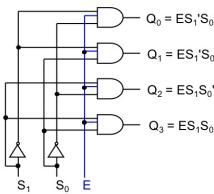
-EN=1 enable the decoder

Truth table:

EN	S1	S0	Q0	Q1	Q2	Q3
0	x	x	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

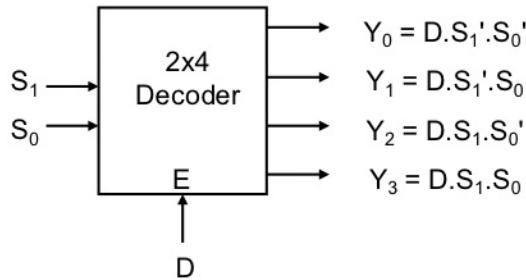
E	S <sub>1</sub>	S <sub>0</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1
0	X	X	0	0	0	0

Circuit:



## Decoder Vs demux:

The demultiplexer is actually identical to a decoder with enable



A 3-to-8 decoder  
 $\downarrow$   
 $S_0 \quad Q_0-Q_7$   
 $S_1$   
 $S_2$

EN	Q7
S2	Q6
S1	Q5
S0	Q4
0	Q3
1	Q2
0	Q1
1	Q0

$$\begin{aligned} Q_0 &= S_2'S_1'S_0' \\ Q_1 &= S_2'S_1'S_0 \\ Q_2 &= S_2'S_1'S_0' \\ Q_3 &= S_2'S_1'S_0 \\ Q_4 &= S_2S_1'S_0' \\ Q_5 &= S_2S_1'S_0 \\ Q_6 &= S_2S_1'S_0' \\ Q_7 &= S_2S_1S_0 \end{aligned}$$

S2	S1	S0	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

what good is a decoder?

decoders sometimes called minterms generators

We can use decoder implement sum of minterms expression

Encoder:

Decoder

$2^n$  inputs or less an n outputs.

so inputs are minterms

Inputs								Outputs		
D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

When S2=0 , Q0,Q3 are 2-to-4 decoder

When S2=1 , Q4,Q7 are 2-to-4 decoder

المراجعة :

- الـ Mux يتتار من يطلع من المدخلات بناءً على قيمة الـ S .
- الـ Mux دالها يطلع مخرج واحد وعدد المدخلات والـ S كالتالي لو كان  $n$  المدخلات  $\Rightarrow 2^n$  المخرجات  $\Rightarrow 2^m$ .
- على الـ Mux الذي عندي فقط مدخل واحد وعدد المدخلات  $n$  المخرجات  $\Rightarrow 2^n$ .
- الـ Dec ينبع أحد المخرجات بناءً على الدخلات؛ ينبع يعني يطلع أحد المخرجات.
- مقادير Dec  $n=2^m$  والـ Enc عكسه.

- دعواتكم .