

Guía Práctica 4

Ejercicio 1.

Multiplicar los siguientes números y utilizar las técnicas de reducción de árboles de suma Carry Save Adder, Dual Carry Save Adder, Wallace Tree y Dadda Tree para optimizar el número de sumadores:

10_1101

11_1011

Para todos los casos

1. Mostrar el paso a paso de las operaciones de suma en el multiplicador.
2. Dibujar los diagramas en bloques de la arquitectura obtenida al aplicar cada método de reducción de complejidad.
3. Calcular el número de FA y HA utilizados.

Ejercicio 2.

Multiplicar (a mano) un número a signado de 5 bits con un número b no signado de 5 bits considerando la técnica de eliminación de extensión de signo (Correction Vector). Realizar la siguiente multiplicación:

$a = 11011$

$b = 10111$

Ejercicio 3.

Multiplicar (a mano) los siguientes números signados utilizando la técnica Modified Booth Recording:

$a = 10011101$

$b = 10110011$

Ejercicio 4 - Sugerido.

Considerar los siguientes coeficientes de un filtro FIR:

$$h[n] = [-0,0456 \quad -0,1703 \quad 0,0696 \quad 0,3094 \quad 0,4521 \quad 0,3094 \quad 0,0696 \quad -0,1703 \quad -0,0456] \quad (1)$$

Convertir los coeficientes a formato S(16.15). Considerar $x[n]$ como un número de S(8.7). Diseñar e implementar la arquitectura del filtro basado en aritmética distribuida en verilog considerando:

- 1) Un diseño utilizando una ROM.
- 2) Reducir el tamaño de la ROM utilizando la simetría de los coeficientes.