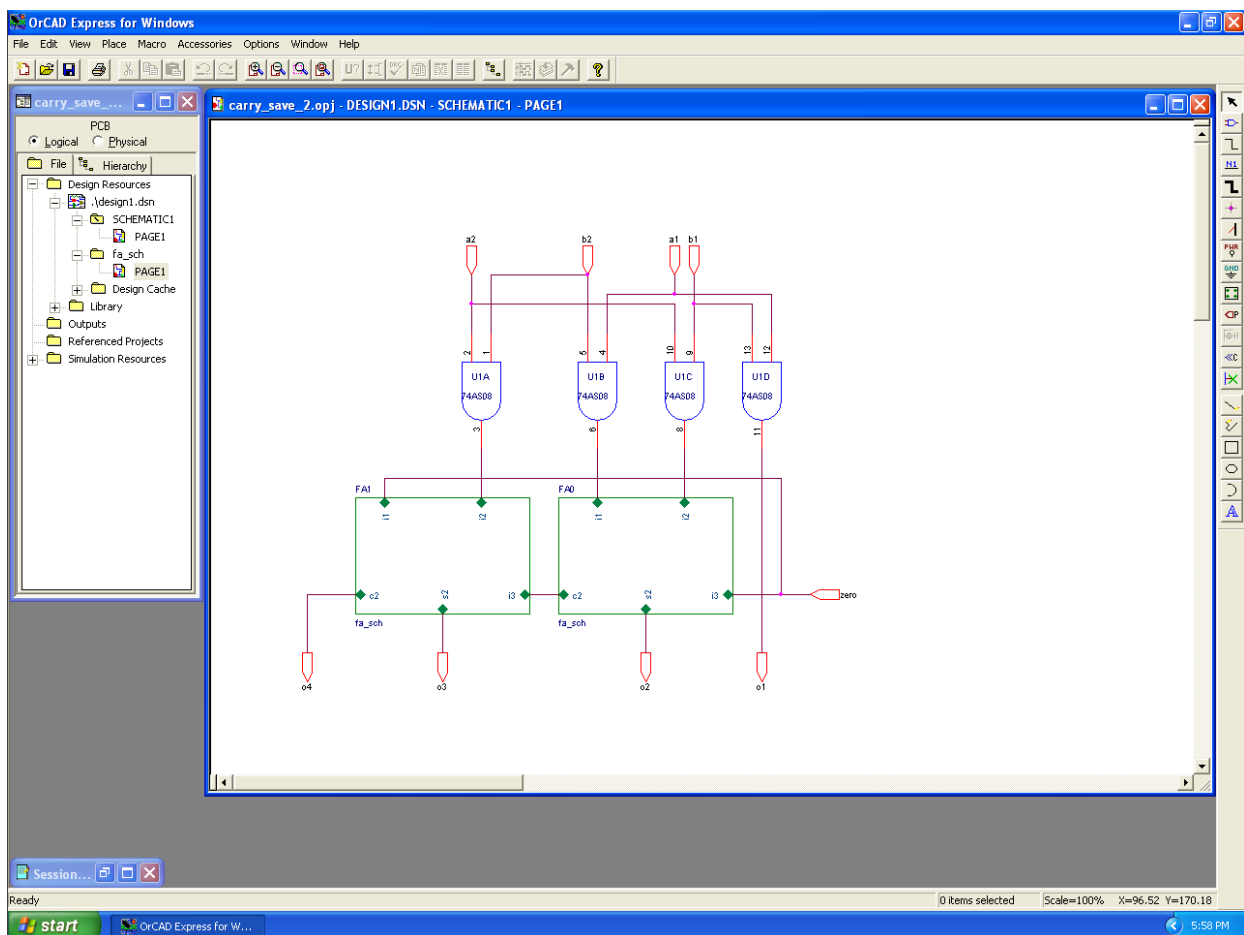


Εργαστηριακή άσκηση 2

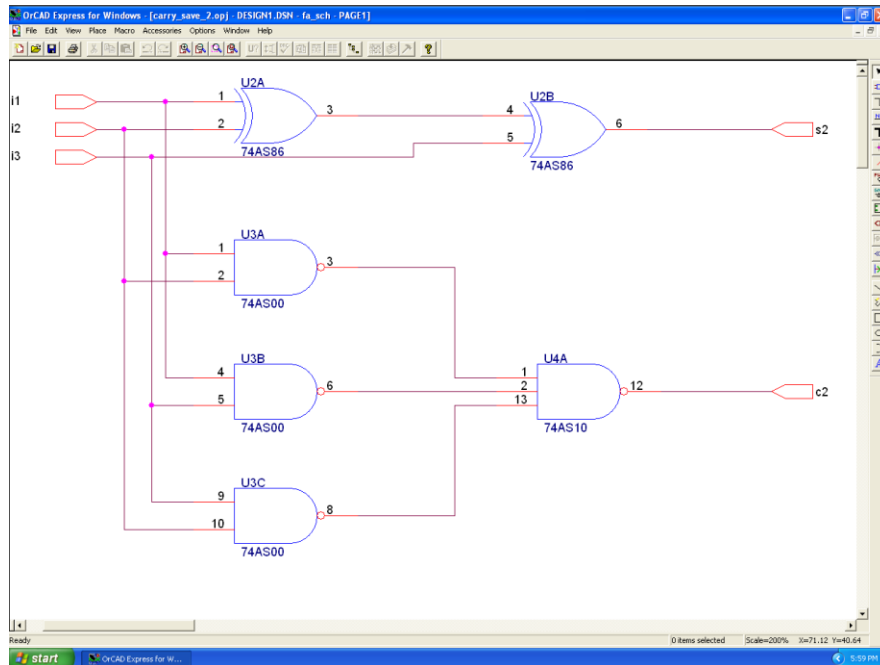
Παναγιώτης Λέος
1072507

A. Top-down design

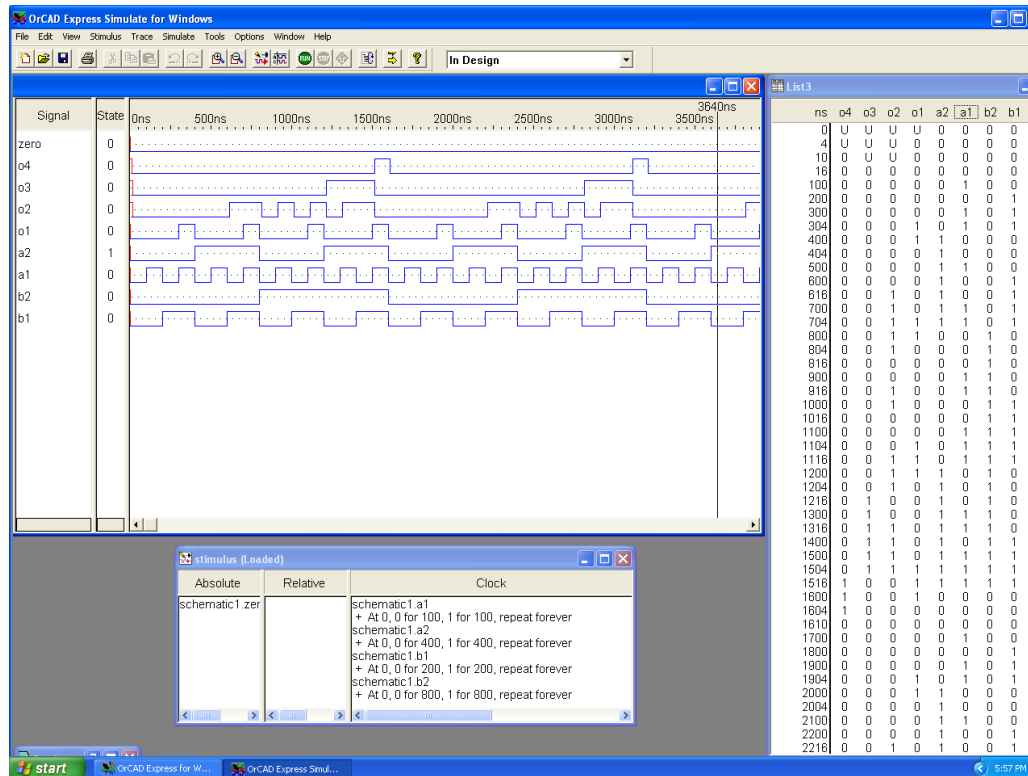
Για την φιλοσοφία του top-down design σχεδιάσαμε έναν carry-save πολλαπλασιαστή 2 bit χρησιμοποιώντας τις πύλες 74AS TTL. Αφού η τεχνική που ακολουθήσαμε στο συγκεκριμένο είναι top-down σημαίνει ότι πρώτα θα σχεδιάσουμε τον τελικό σχηματικό του πολλαπλασιαστή με 4 πύλες AND και 2 Full Adders.



Στην συνέχεια σχεδιάζουμε το εσωτερικό του FA για να περιγράψουμε τις λειτουργίες του.

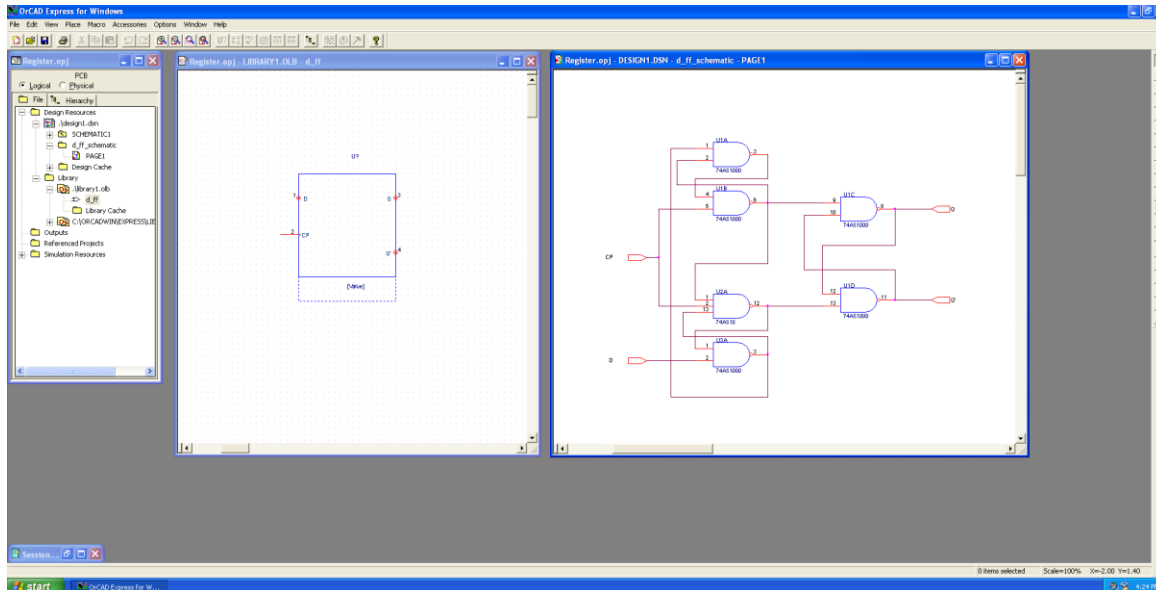


Τέλος με την εξομοίωση επαληθεύουμε ότι πολλαπλασιαστής λειτουργεί σωστά.

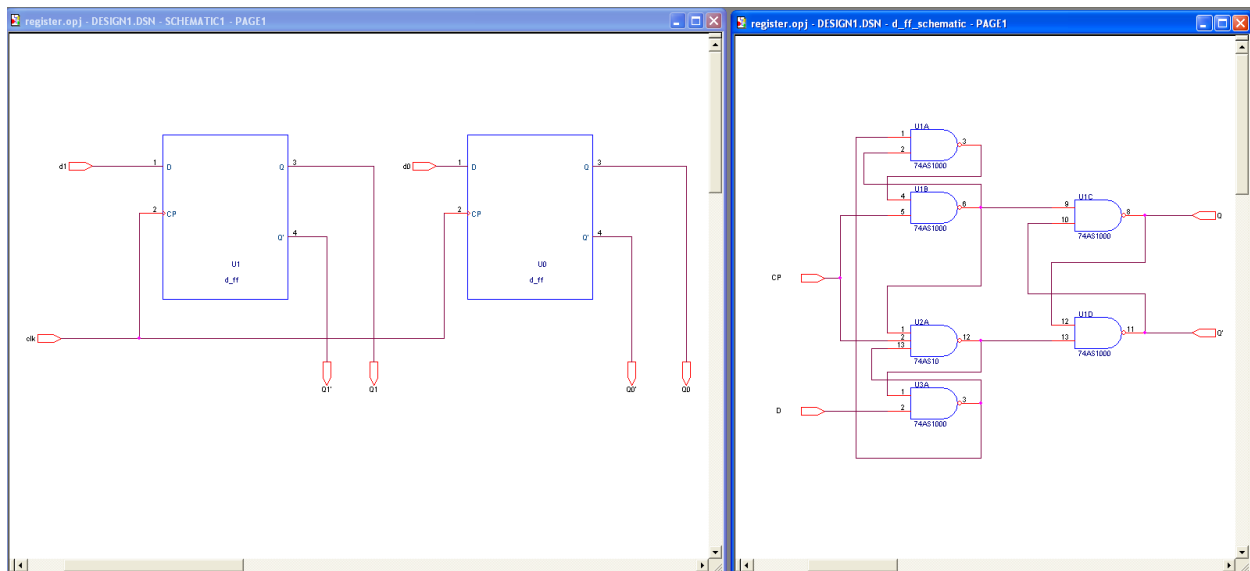


B. Bottom-up design

Εδώ σχεδιάζουμε έναν καταχωρητή 2 δυαδικών ψηφίων χρησιμοποιώντας και πάλι πύλες 74AS TTL. Ακολουθώντας την τεχνική του bottom-up πρώτα σχεδιάζουμε το σχηματικό του D flip flop και έπειτα την λειτουργία του.



Στην συνέχεια σχεδιάζουμε τον καταχωρητή χρησιμοποιώντας τα D FF που φτιάξαμε και τις απαραίτητες πύλες.



Τέλος φαίνονται τα αποτελέσματα της εξομοίωσης με το stimulus και τις κυματομορφές.

