CMOS 模拟集成电路原理 第一周作业

范云潜 18373486

微电子学院 184111 班

日期: 2020年10月19日

作业内容:已知要求 GBW=50MHz, C L=5pF。设计一相位裕度大于 70ř 的米勒运放。通过仿真结果,给出该设计运放的: 1. FOM 2. 相位裕度 3. 输入等效总噪声

目录

1	1 基本参数计算	1
2	2 基本电路搭建	1
3	3 测试平台介绍	2
4	4 性能评估	2
	4.1 <i>FOM</i>	 2
	4.2 相位裕度	 2
	4.3 输入等效噪声	 2
Li	List of Figures	
	1 基本电路图	 2
	2 基本参数设置	 3
	3 各管状态	 4
	4 增益波形	 4
	5 偏置电流	 4

1 基本参数计算

接下来将根据一系列公式进行计算。首先,保证输出级特征频率 $f_t=16\cdot GBW$,补偿电容和负载电容满足 $C_c=C_L/\alpha$,寄生电容满足 $C_{gs6}=C_C/\beta$,那么 $g_{m6}=f_t\cdot 2\pi C_{gs6}=0.00209$, $g_{m1}=2\pi C_C GBW=0.000524$ 。估算长度,暂时取 n=1 , $L=\sqrt{2\mu V_{gst6}/(4\pi f_T)}\approx 1.5u$ 。估算宽度, $W_6=C_{gs6}/k=208u$ 。电流按照 $g_m/10$ 估算。

2 基本电路搭建

一个基本的 OTA 电路填入计算的参数,计算剩余参数,完成偏置。注意到 $I_6/I_1=4$,那 么 B=2 。

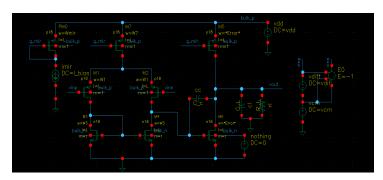


图 1: 基本电路图

最终确定共模电压 0.6V , 参考电流 52.4uA 。电路如 图 1 , 参数如 $图 2^1$

3 测试平台介绍

首先进行 OP 仿真确定各个管子的工作状态,如 **图 3** ,但是第二级的线性区一直存在,诸 次修改也无功而反,但是检查跨导之后和估计值几乎吻合,因此保留了下来。

接下来进行增益测试,如图4, $GBW = 80 \cdot 6.2M = 500M$, $PM = 78^{\circ}$ 。

4 性能评估

4.1 *FOM*

偏置电流如图5, $FOM = GBW \cdot C_L/I_B = 500 M 5 pF/(38.64/1000 mA) = 64700 M HzpF/mA$

4.2 相位裕度

 $PM=78^{\circ}\ .$

4.3 输入等效噪声

如表??。

 $^{^{1}}$ 由于存在如 par(B)*par(Width) 的参数,软件显示为"*Error*",但是可以正常仿真。

*	Name	Nominal
1	vdif	0
2	rl	0.5k
3	v cm	0.6
4	vdd	1.5
5	L	1.5u
6	сс	1.67p
7	cl	5p
8	W6	21u
9	wз	39u
10	W7	50u
11	I_bias	52.4u
12	Wmir	67u
13	W5	71u
14	wı	84u

图 2: 基本参数设置

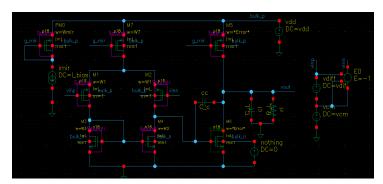


图 3: 各管状态

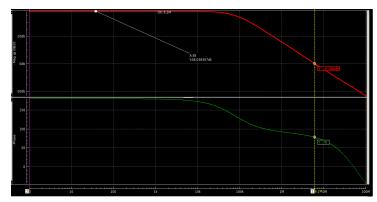


图 4: 增益波形

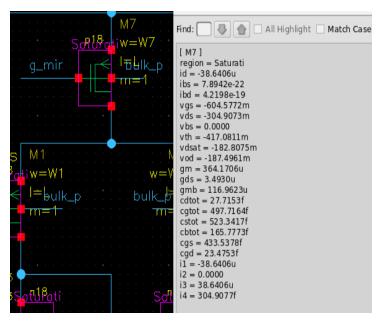


图 5: 偏置电流

表 1: 等效输入

Freq(Hz)	1	10	100	1k	10k
Noise,eq,in(V/Hz^0.5)	83.3787m	30.8746m	11.7278m	4.5441m	1.844m
Freq(Hz)	100k	1meg	10meg	19.9726meg	
Noise,eq,in(V/Hz^0.5)	872.4678u	200.0779u	5.1715u	1.9504u	