

CMOS模拟集成电路设计

第七章: 运放的高级设计: 全差分放大器

胡远奇

©2020



- •基本概念
- 通过线性区晶体管的共模反馈
- 通过误差放大器的共模反馈

>>> 全差分运放

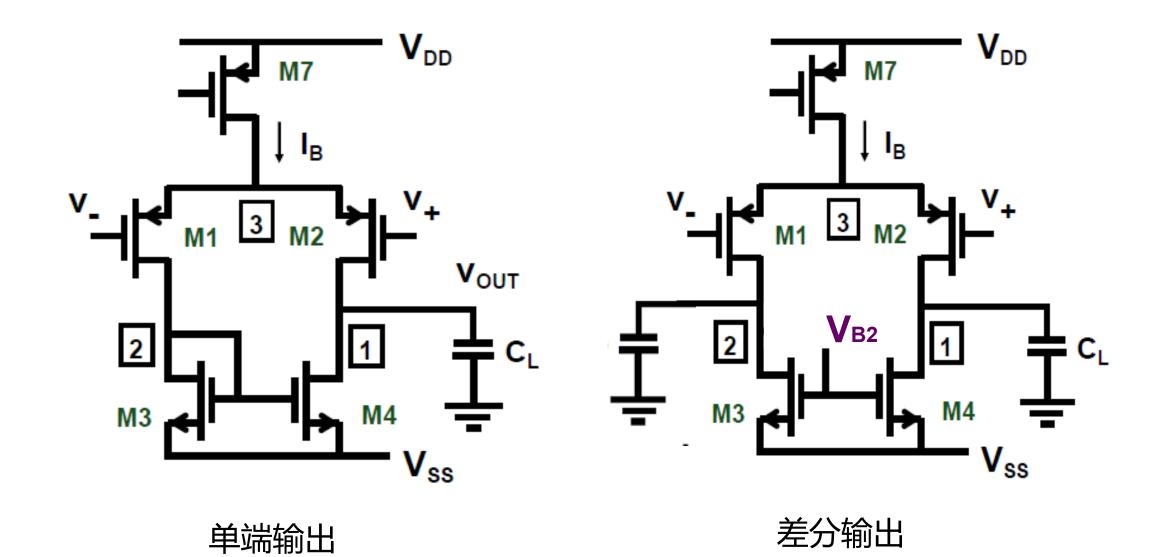
- 什么是全差分运放?
 - 相比于单端输出, 全差分运放有两个差分输出端口。
 - 能够更好的抵抗电源上和共模上的噪声。
 - 数模混合电路通常要求全差分的电路实现!

- 需要更高的功耗
- 需要共模反馈!

(Common-Mode Feedback, CMFB)

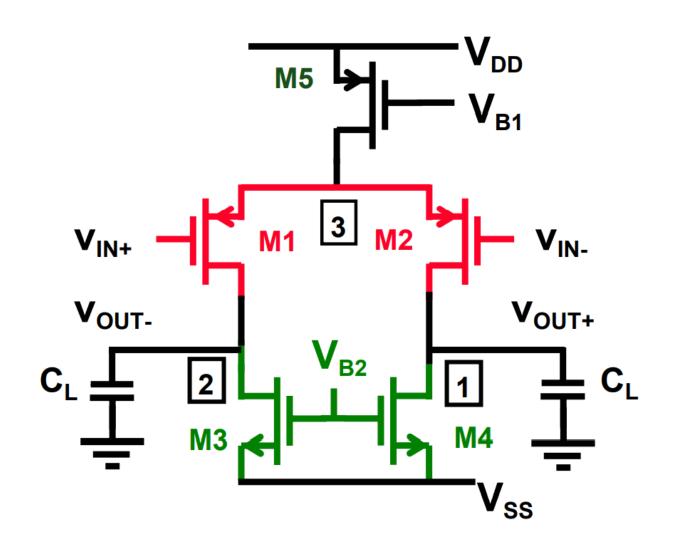


>>> 全差分运放: 简单示例





>>> 全差分运放: 简单示例



差分对 没有电流镜结构

问题:

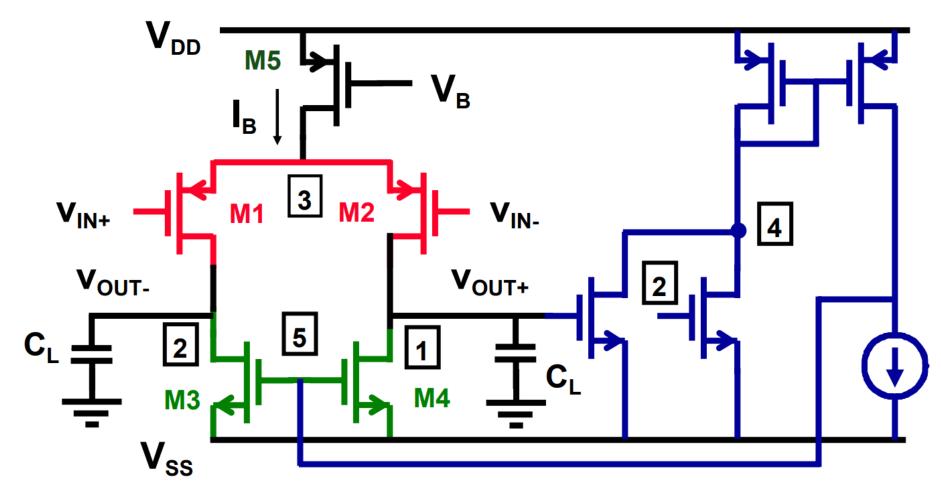
如何使M1-M4均保持在饱 和区?

控制共模输出



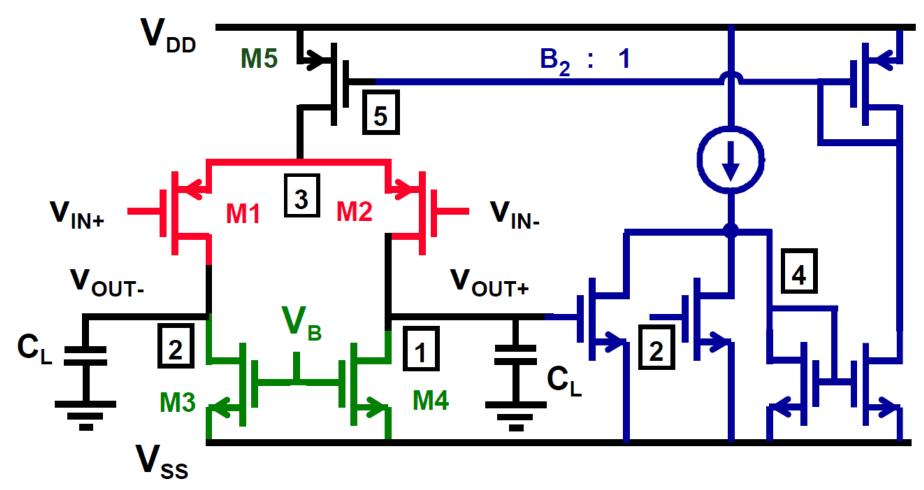
差分对和有源负载的电流偏 置需要完全一样

>>> 全差分运放: 共模反馈示例



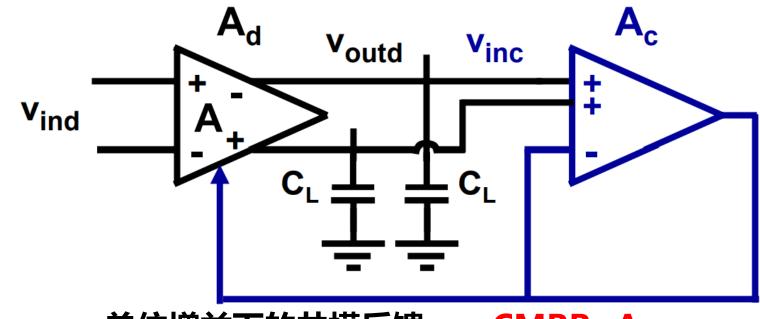
- · 对差分输出V_{OUT+}和V_{OUT-}进行采样,并取<mark>平均值【4】</mark>
- 形成环路,通过负反馈控制共模偏置 (<mark>任意一处</mark>)

>>> 全差分运放: 共模反馈示例



- 对差分输出V_{OUT+}和V_{OUT-}进行采样,并取平均值【4】
- 一级运放 -> 更稳定

>>> 共模反馈



单位增益下的共模反馈 => CMRR=A_{CM}

三个任务:

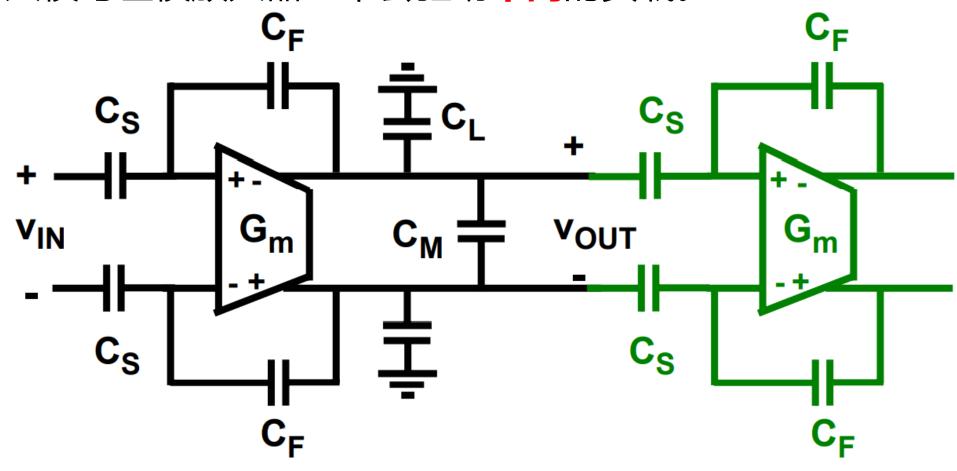
- 1. 检测差分输出电压
- 2. 取出共模信号成分
- 3. 将共模信号反馈回差分电路

>>> 共模反馈的基本要求

- 高速: GBW_{CM}>GBW_{DM}
 - 根据应用有所不同, e.g SDM ADC
- 低功耗: P_{CM} < P_{DM}
 - 与高速的要求矛盾
- 输出范围将被更小的一项所限制:
 - 差分运放的输出
 - 共模运放的输入范围



• 共模与差模放大器经常会驱动不同的负载。

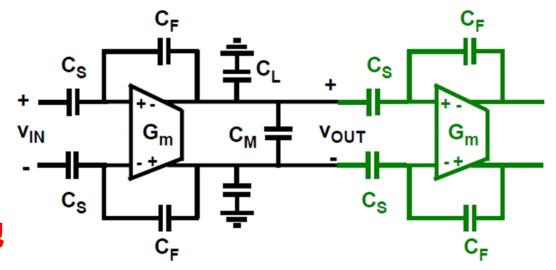


两级运放级联



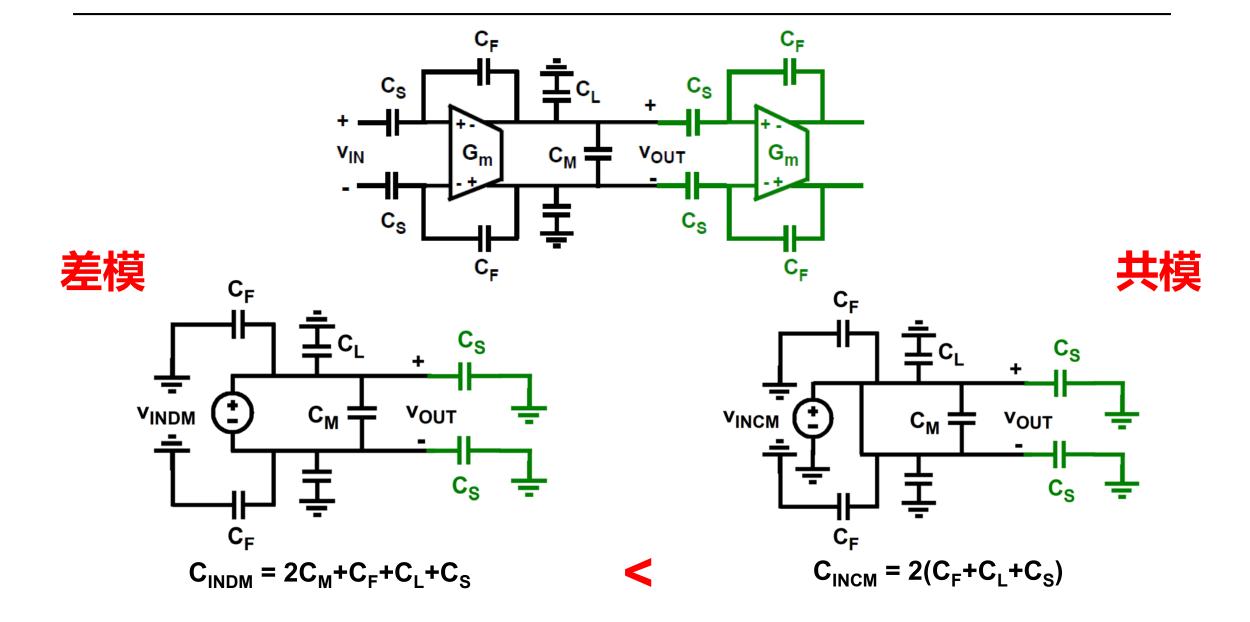
>>> 共模反馈的负载

对于差分信号而言, 运放的输入就是虚地

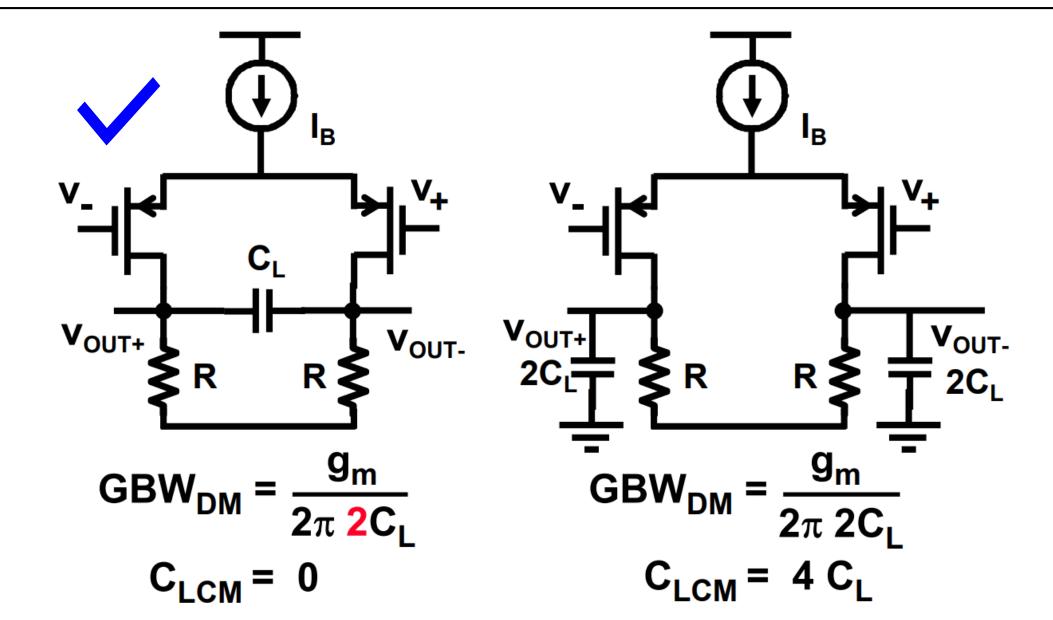


对于共模信号而言, 信号通路可以合并

>>> 共模反馈的负载



>>> 共模反馈: 差模和共模的GBW

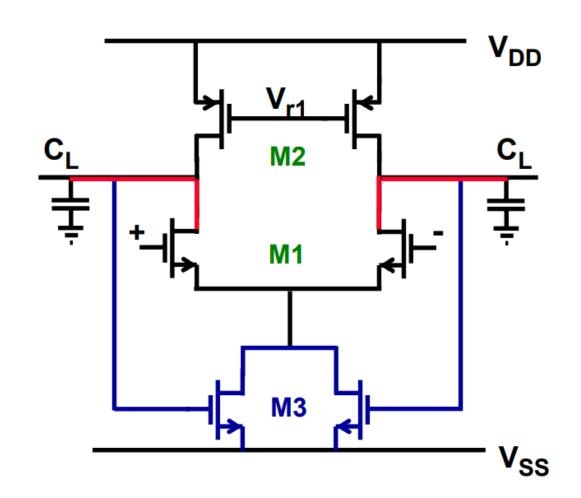


>>> 全差分放大器

- 基本概念
- 通过线性区晶体管的共模反馈
- 通过误差放大器的共模反馈



>>> 共模反馈: 线性区晶体管



差分输出

共模反馈

M3处于线性区:

$$V_{GS3} = (V_{DD} + V_{SS})/2$$

$$I_{DS} = KP(V_{GS}-VT) V_{DS}$$

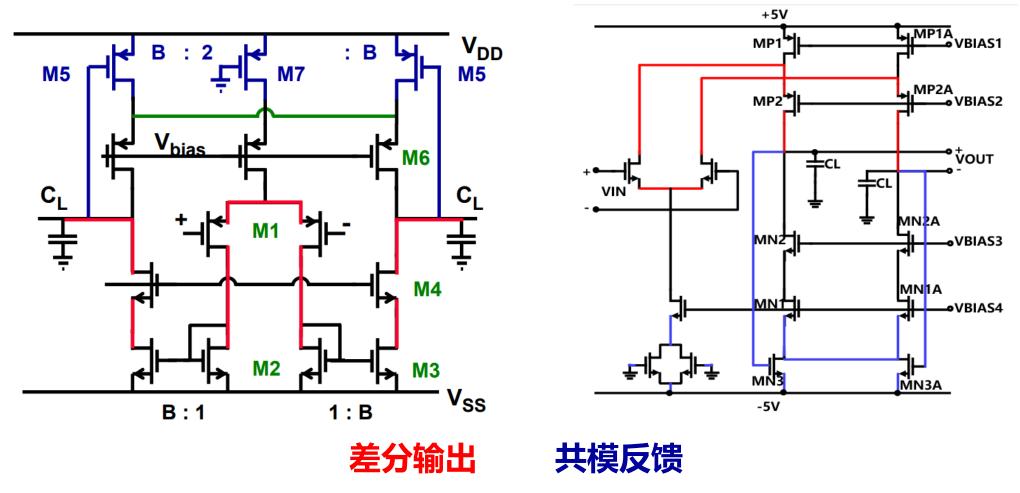
共模跨导?



$$g_{m3} = KP V_{DS3}$$

$$GBW_{CM} = \frac{g_{m3}}{2\pi C_L} < GBW_{DM} = \frac{g_{m1}}{2\pi C_L}$$

>>> 共模反馈:线性区晶体管

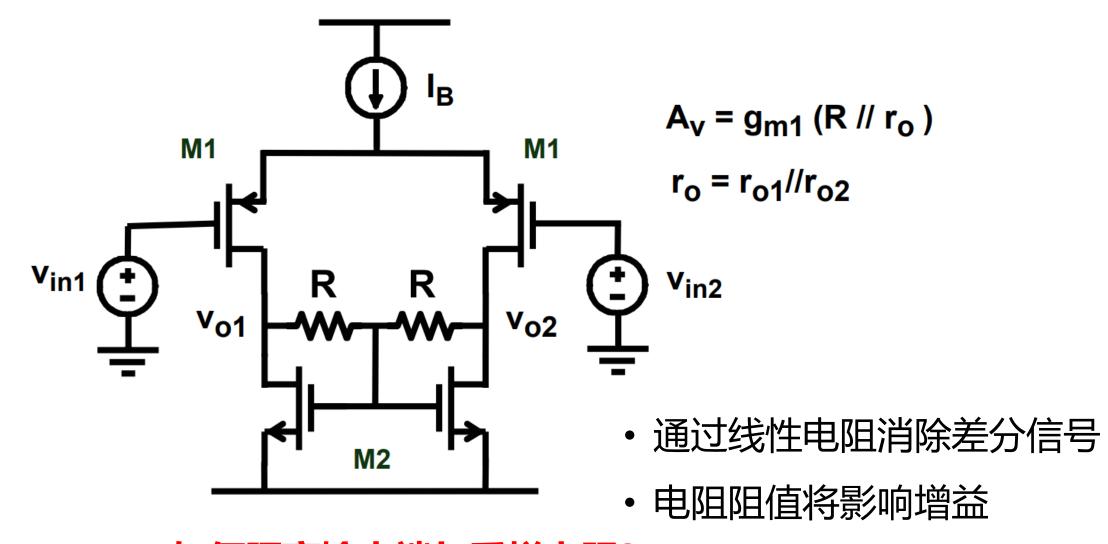


• 线性区晶体管的共模反馈可以与其他技术融合使用,且**没有额外的功耗**,但是 共模GBW始终偏低!

>>> 全差分放大器

- 基本概念
- 通过线性区晶体管的共模反馈
- 通过误差放大器的共模反馈

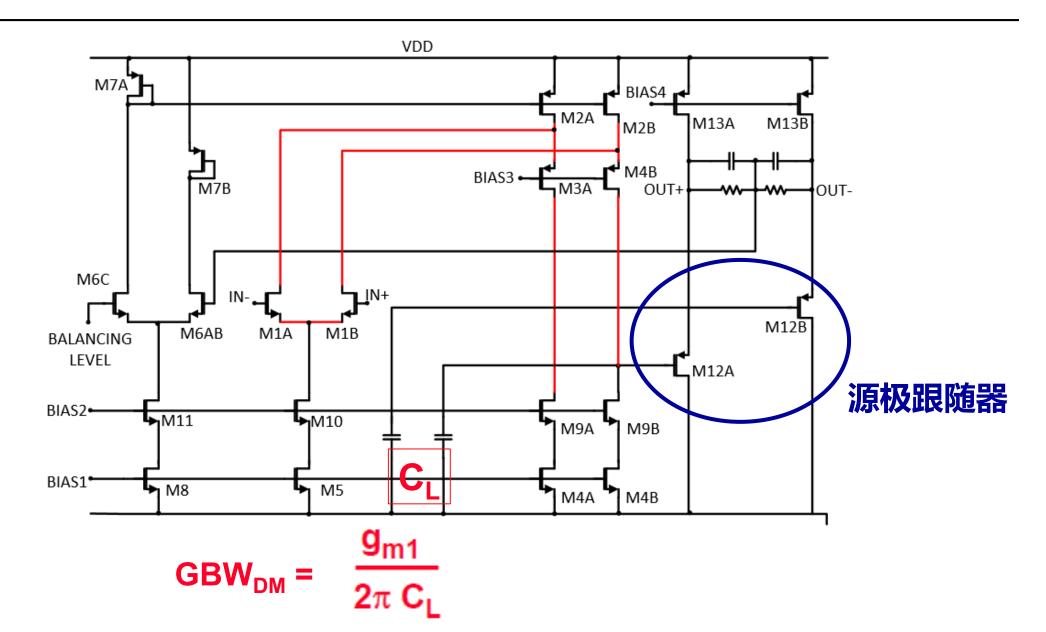
电阻性共模反馈



· 如何隔离输出端与采样电阻?

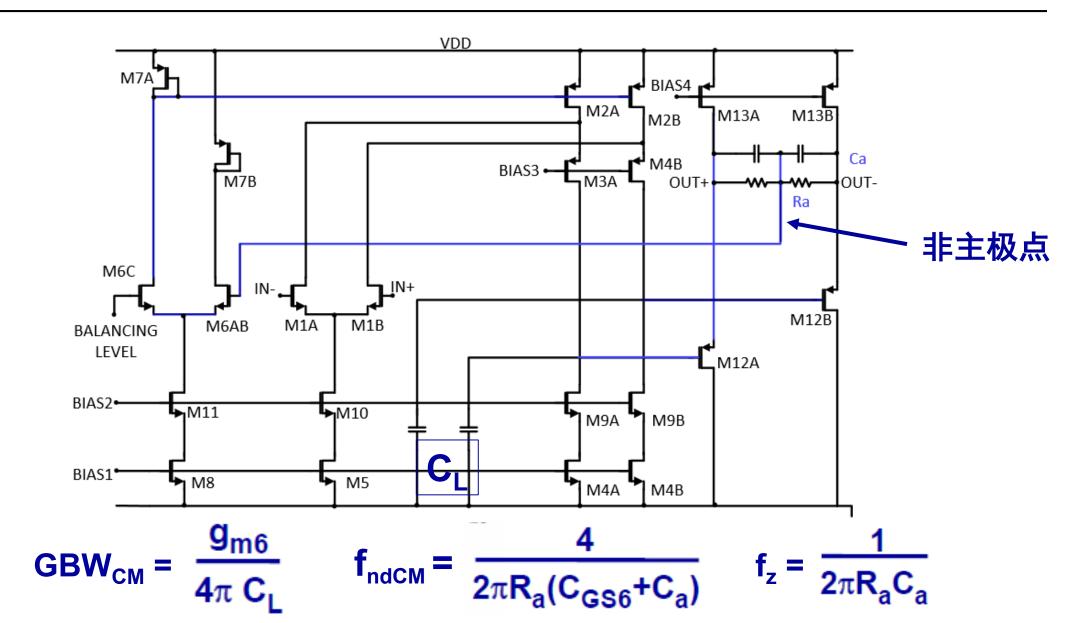


>>> 共模反馈+源极跟随器



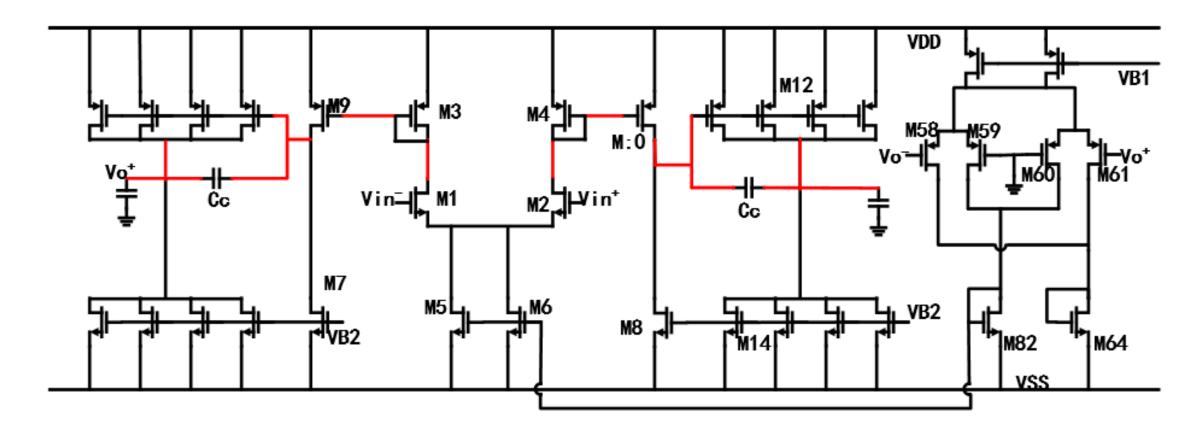


>>> 共模反馈+源极跟随器



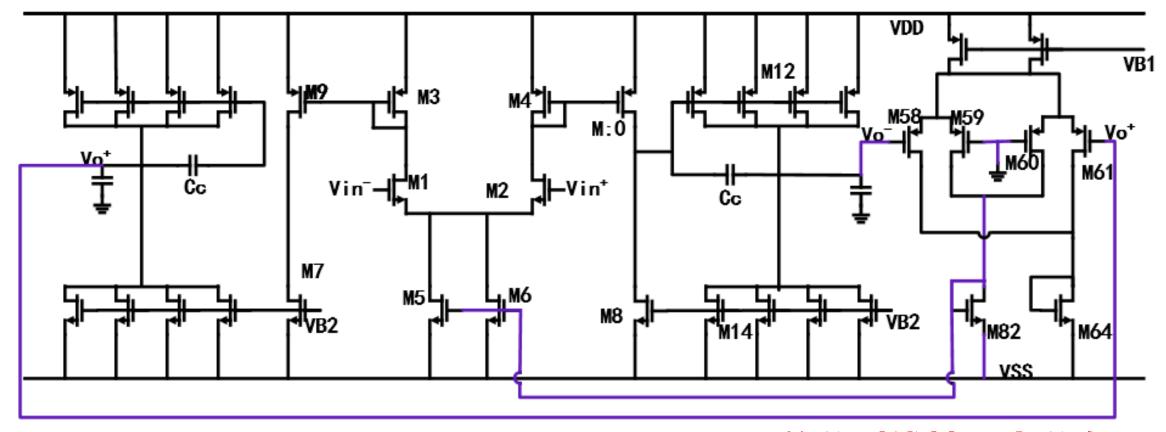


>>> 共模反馈+误差放大器



 $\mathsf{GBW}_{\mathsf{DM}}$ • 不使用源极跟随器

>>> 共模反馈+误差放大器



- 不使用源极跟随器
- 更好的功耗表现
- $GBW_{CM} = \frac{g_{m58}}{4\pi C_c}$
- · 差分对线性区十分有限
- 2.8*V_{GST}



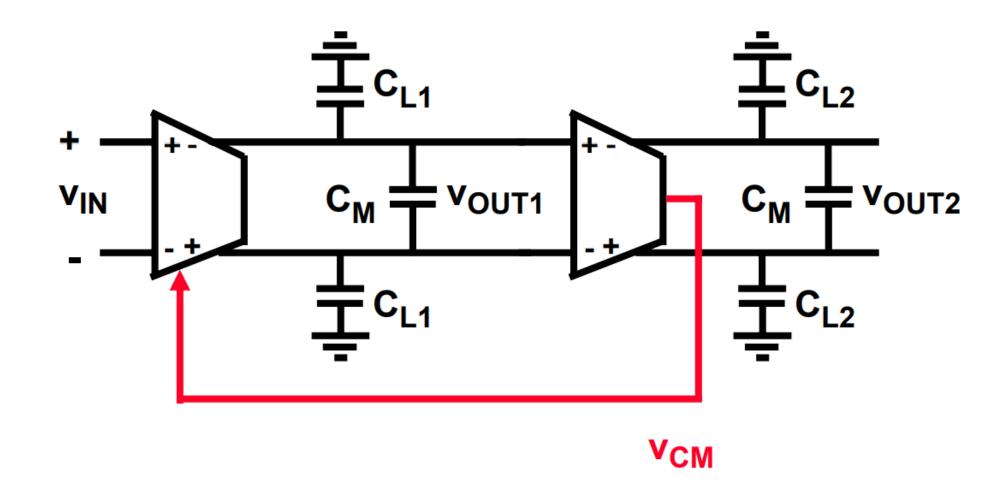
>>> 共模反馈技术比较

类型	线性晶体管	误差运放+源极跟 随器	误差运放+双差分 对
GBW _{CM} /GBW _{DM}	<0.1	>1	>1
匹配要求	<1%	<6%	<6%
输出范围	0.8V _{DD}	0.4V _{DD}	0.4V _{DD}
受限于	Cascode	源极跟随器	差分输入范围
功耗	1 Amp	3 Amp	2 Amp

>>> 全差分放大器

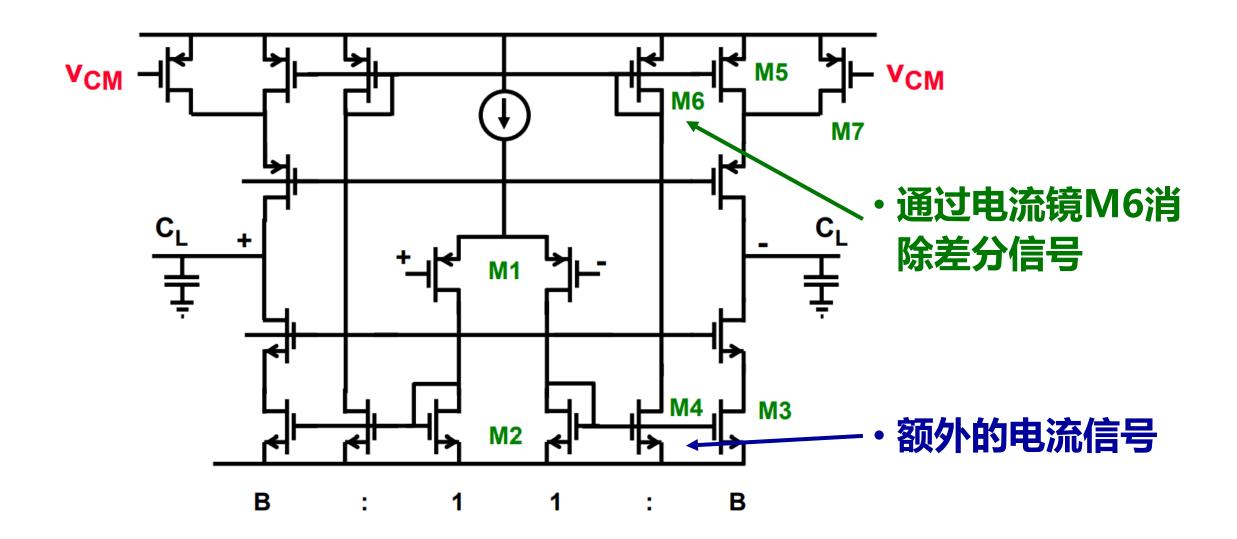
- 基本概念
- 通过线性区晶体管的共模反馈
- 通过误差放大器的共模反馈
- ・其他

>>> 多级差分系统级联

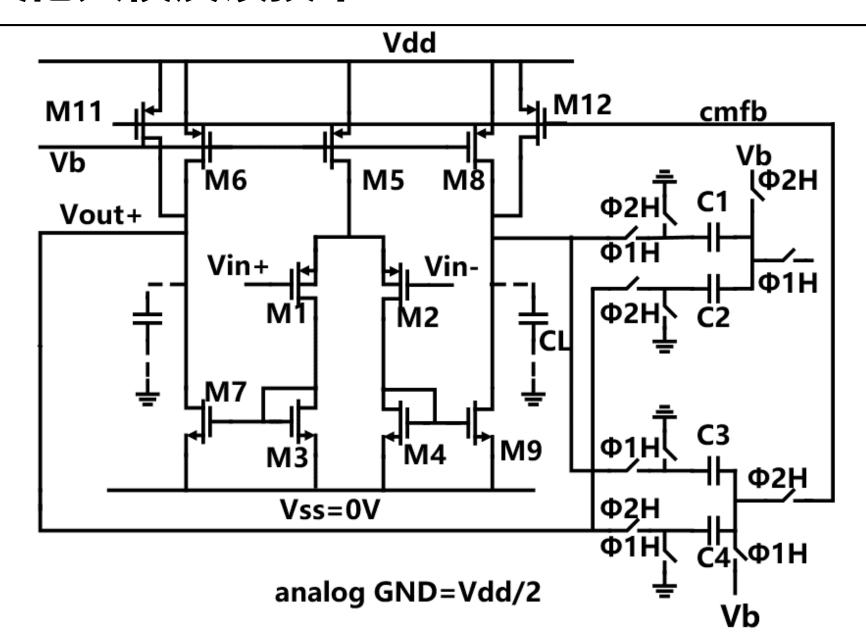


• 级联的两个差分运放可以共用一套共模反馈!

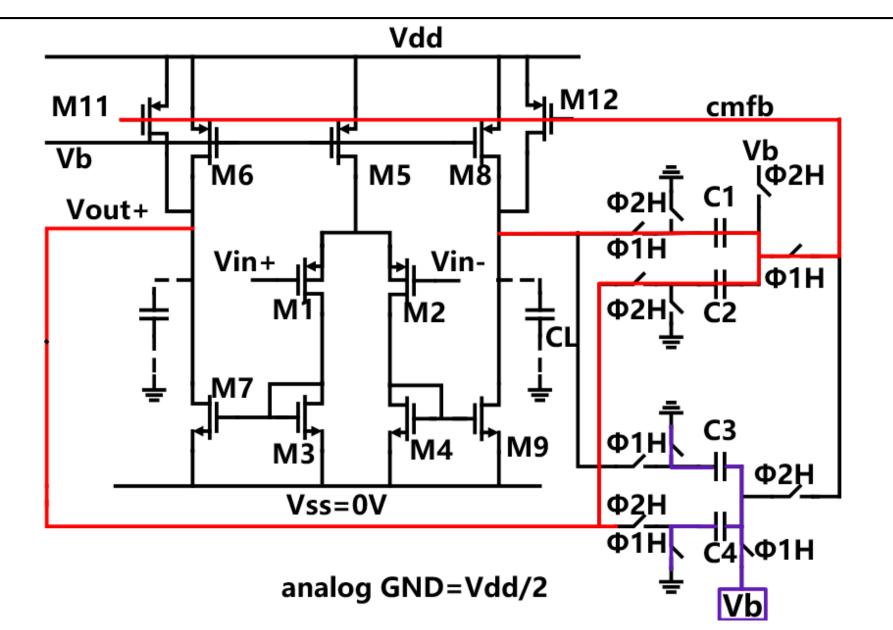




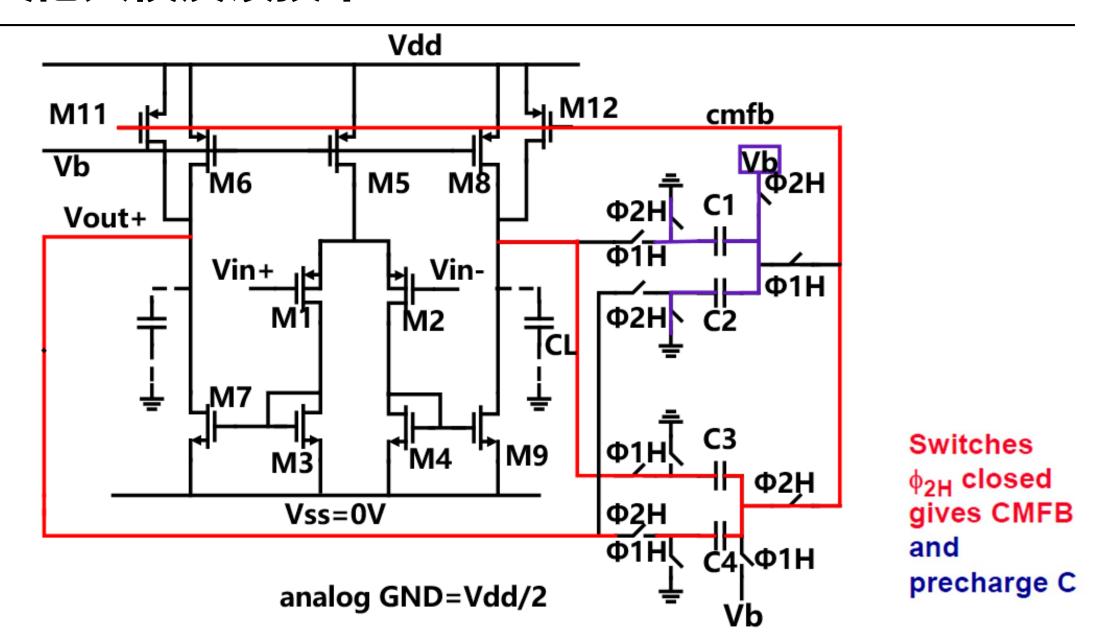






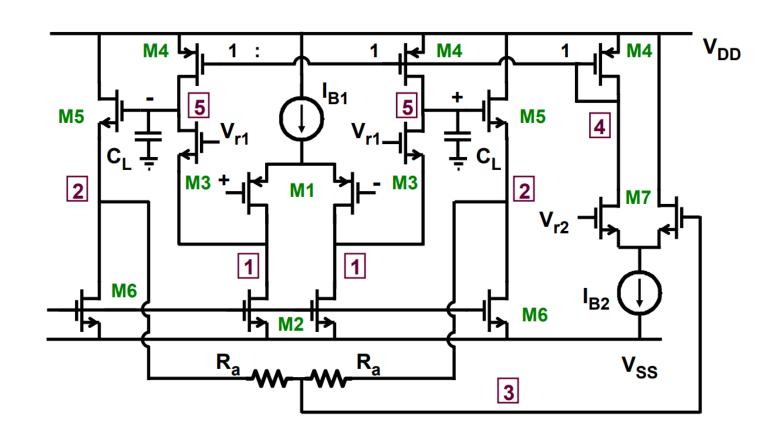


Switches ϕ_{1H} closed gives CMFB and precharge C



》 课后习题

- □ 已知要求GBW_{DM}=50MHz, GBW_{CM}=100MHz, C_L=5pF。设计一共模 模&差模相位裕度均大于70°的运放。通过仿真给出:
 - 差模增益
 - 功耗
 - 共模抑制比CMRR



>>> 课后习题

□ 将上述设计的差分运放,通过电阻设置成10倍放大,观察输入差模和共模信号分别有100mVpp,10kHz的正弦信号时,差模输出信号的大学,并分析是否符合预期。

