

CMOS模拟集成电路设计

第七章: 运放的高级设计: 轨到轨输入

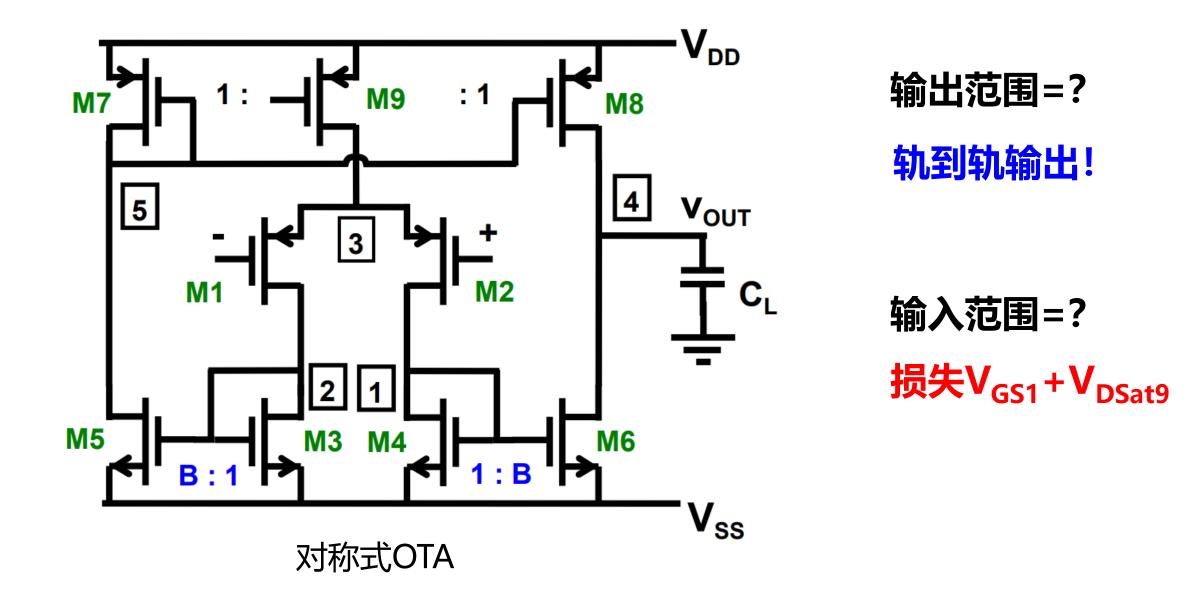
胡远奇

©2020

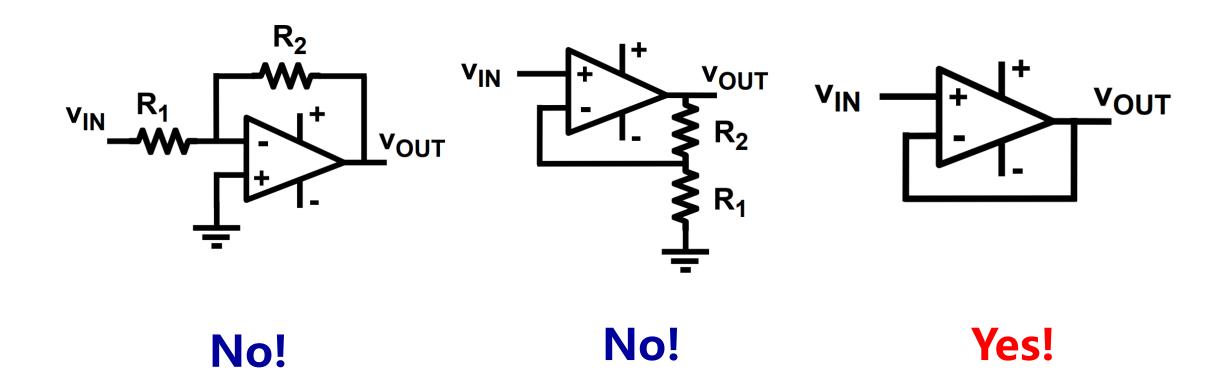
>>> 轨到轨输入

- ·为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - 3倍电流技术
 - 稳压二极管/齐纳二极管 (Zener Diodes)
 - 亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术

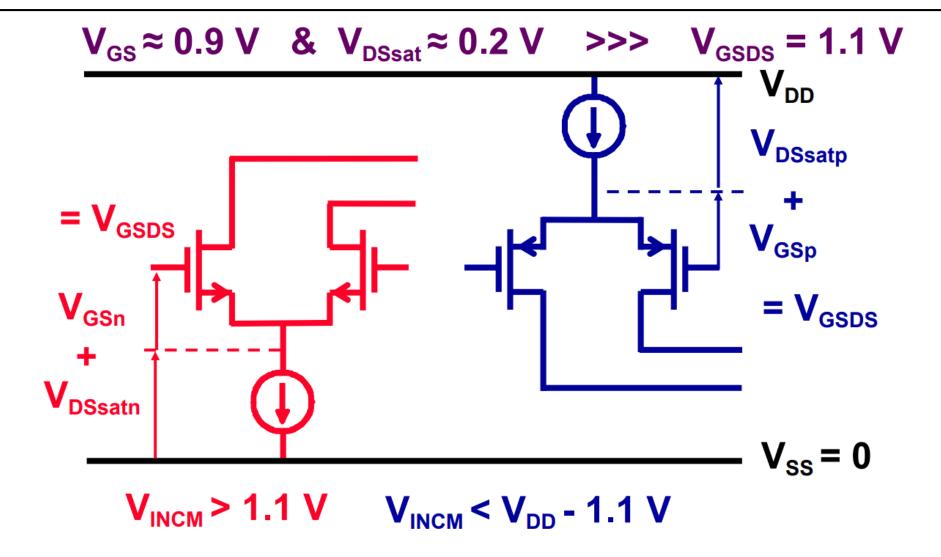
>>> 为什么需要轨到轨输入?



>>> 何时需要轨到轨输入?

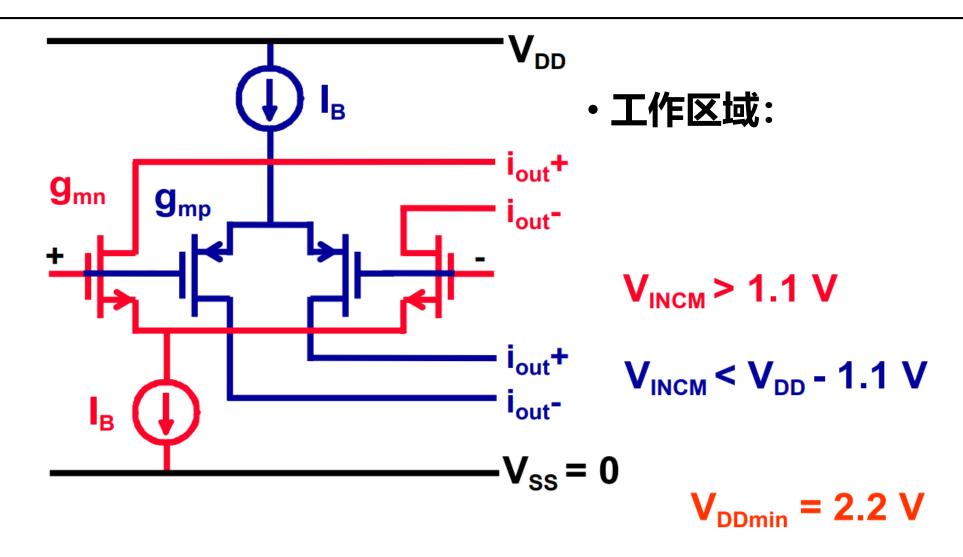


>>> 互补差分对结构



• 互补差分对是轨到轨输入的基本解决思路

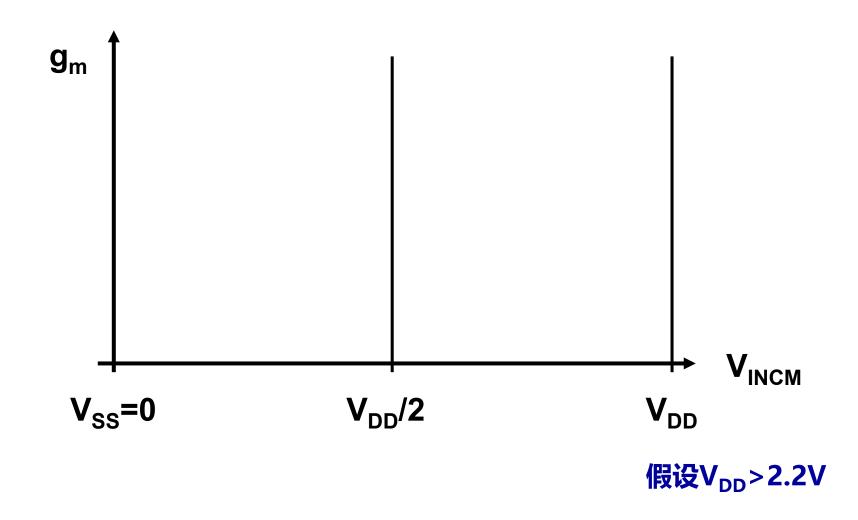
>>> 互补差分对结构



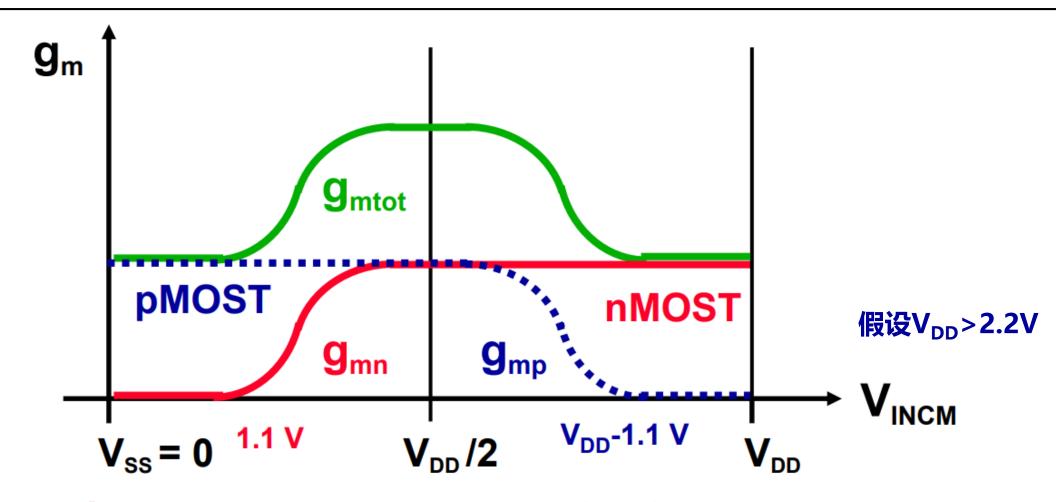
• 当VDD>2.2V时, 共模输入范围能够覆盖从VSS到VDD的全部区域



>>> 互补差分对结构:挑战

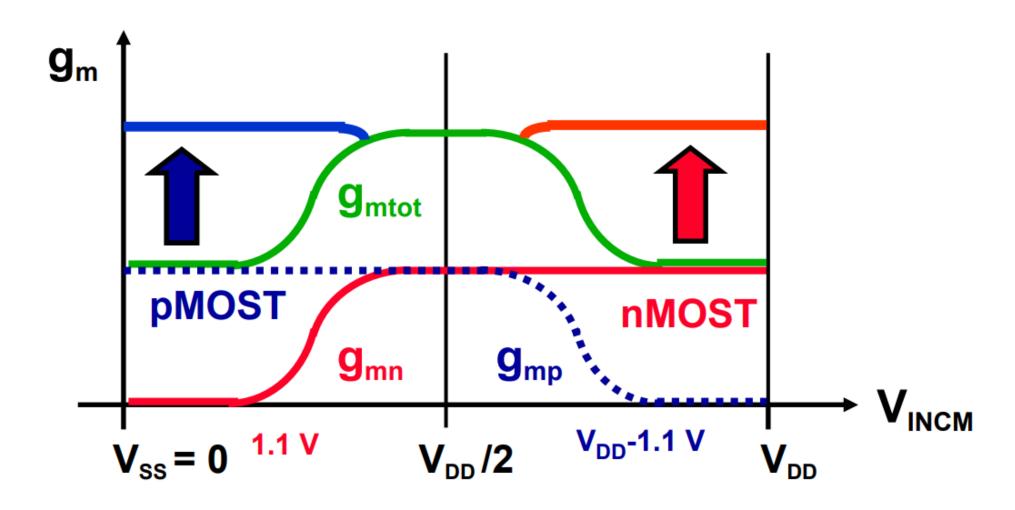


>>> 互补差分对结构:挑战



- · 当VCM接近电源上下限时,只有一组差分对导通!
- · 变化的跨导gm会导致大量的非线性失真!

>>> 互补差分对结构:挑战

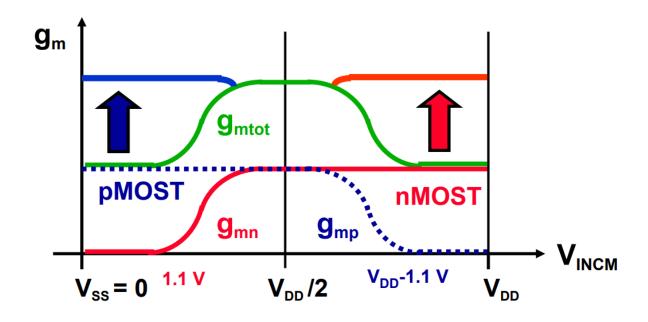


•解决方案: 提升两边区域的跨导, 使得总跨导恒定

>>> 轨到轨输入

- 为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - ・3倍电流技术
 - 稳压二极管/齐纳二极管 (Zener Diodes)
 - 亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术

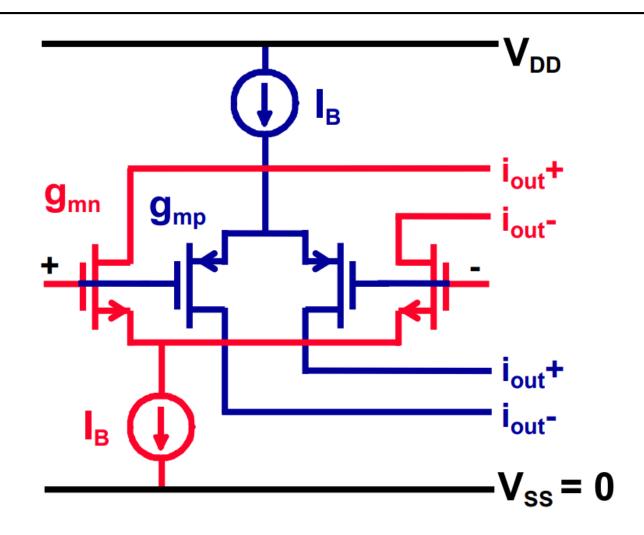
$g_{mN}+g_{mP}=Constant$



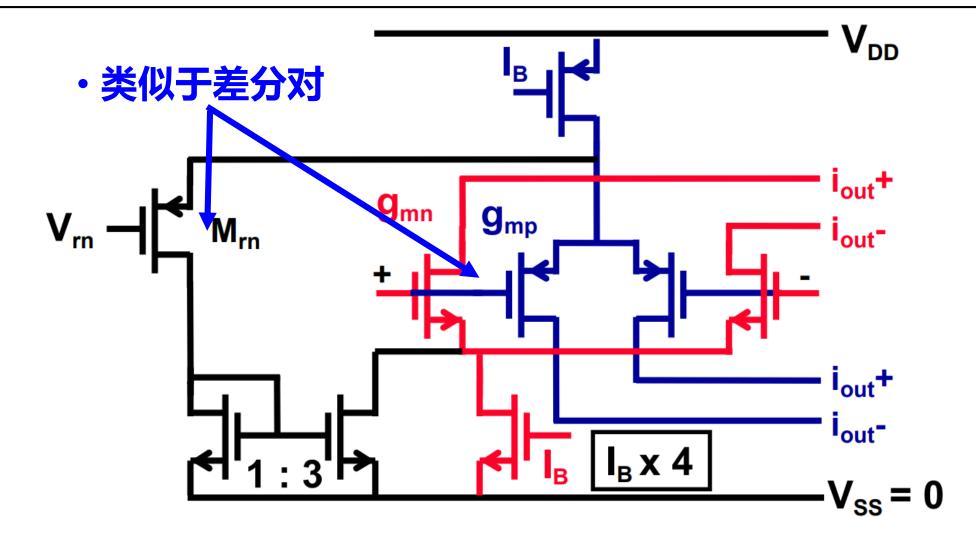
$$g_m \approx \mu_0 C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) = \sqrt{2\mu_0 C_{ox} \frac{W}{L} I_{DS}} = \frac{2I_{DS}}{V_{GS} - V_{TH}}$$

NMOS PMOS $g_{mn} + g_{mp} = ct1$ $\sqrt{2 \, \text{K'}_n \frac{\text{W}_n}{\text{L}_n}} \, I_{\text{Bn}} + \sqrt{2 \, \text{K'}_p \frac{\text{W}_p}{\text{L}_n}} \, I_{\text{Bp}} = \text{ct1}$ $\sqrt{K'_n I_{Bn}} + \sqrt{K'_p I_{Bp}} = ct2$ $\sqrt{I_{Bn}} + \sqrt{I_{Bp}} = ct3$

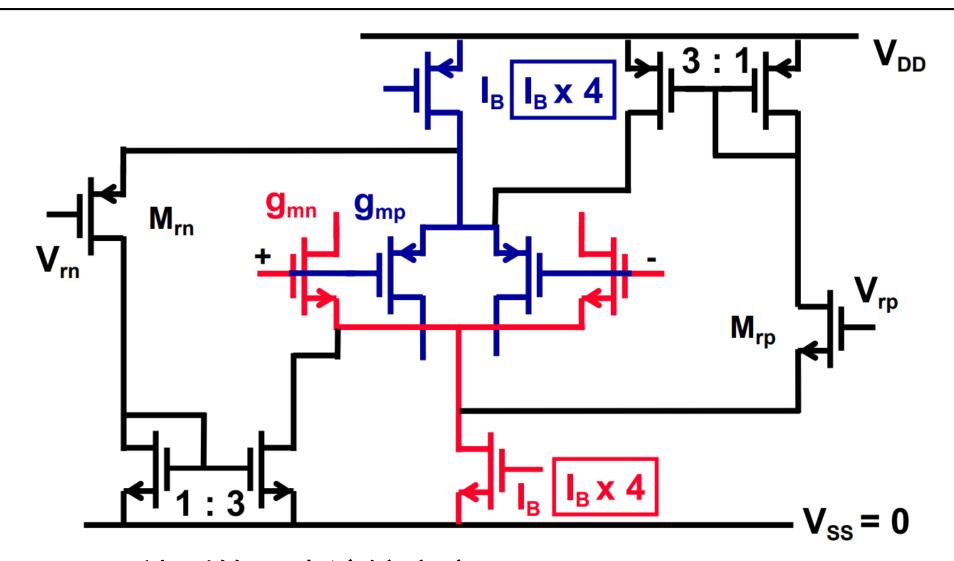
- 1. 令NMOS和PMOS的跨导相同
- 2. 在近轨区域,令NMOS/PMOS的跨导翻倍
- 3. 需要额外3倍的电流



• 如何自适应的调整偏置电流?

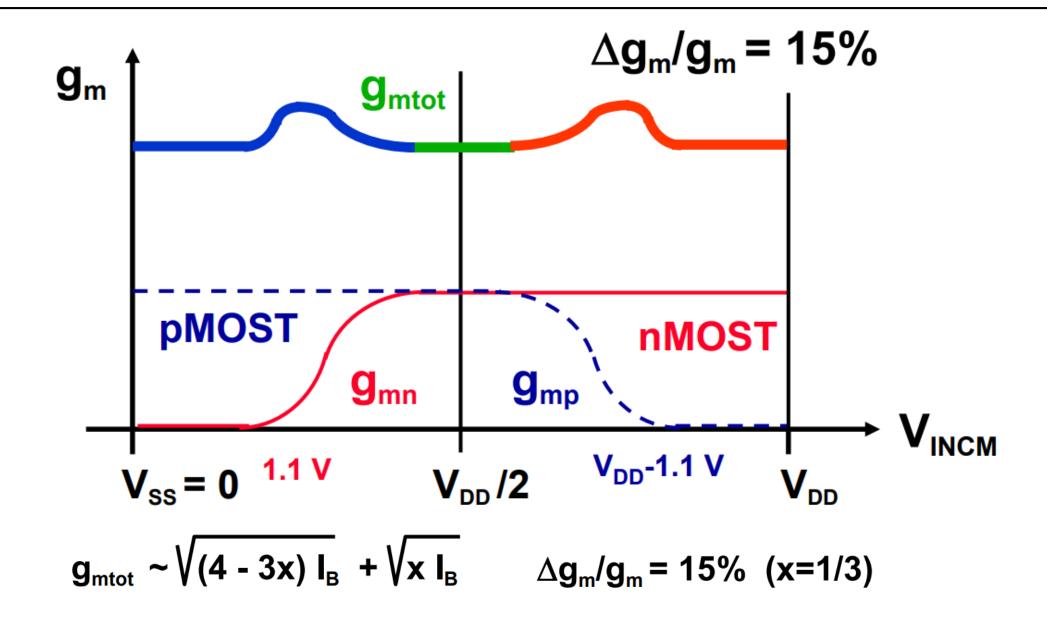


•分流控制电压V_{rn}决定PMOS偏置电流何时进入3x电流镜



• 互补型的3x电流镜方案

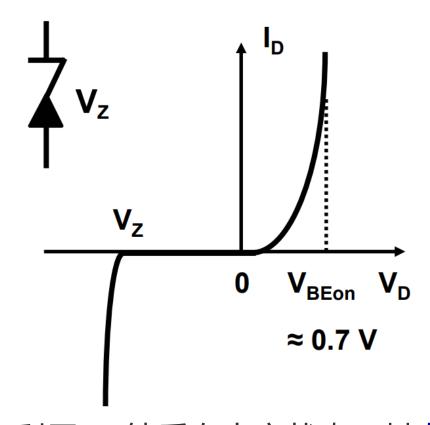
》) 3x 电流镜的平滑性



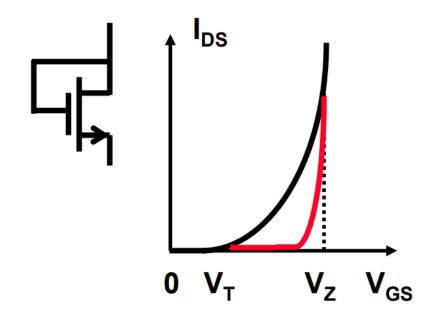
>>> 轨到轨输入

- 为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - 3倍电流技术
 - · 稳压二极管/齐纳二极管 (Zener Diodes)
 - 亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术

>>> 稳压二极管



■ 利用PN结反向击穿状态,其电流可在很大范围内变化,而电压基本不变

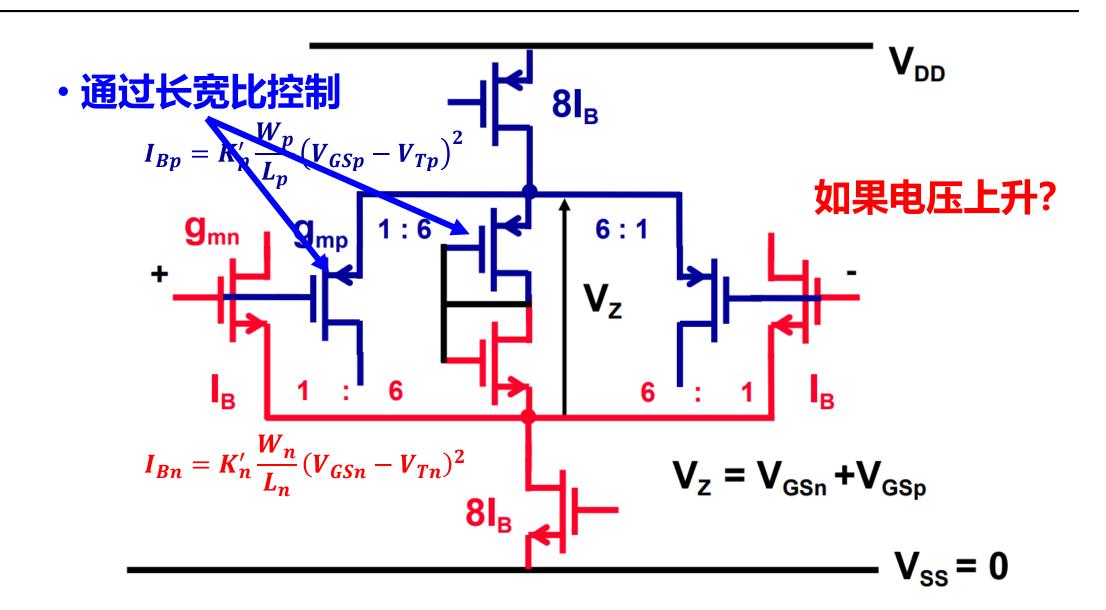


Electronic Zener

- 单一二极管连接的三极管无法提供 突变的V-I曲线
- 多晶体管组合形成**电子稳压二极管**

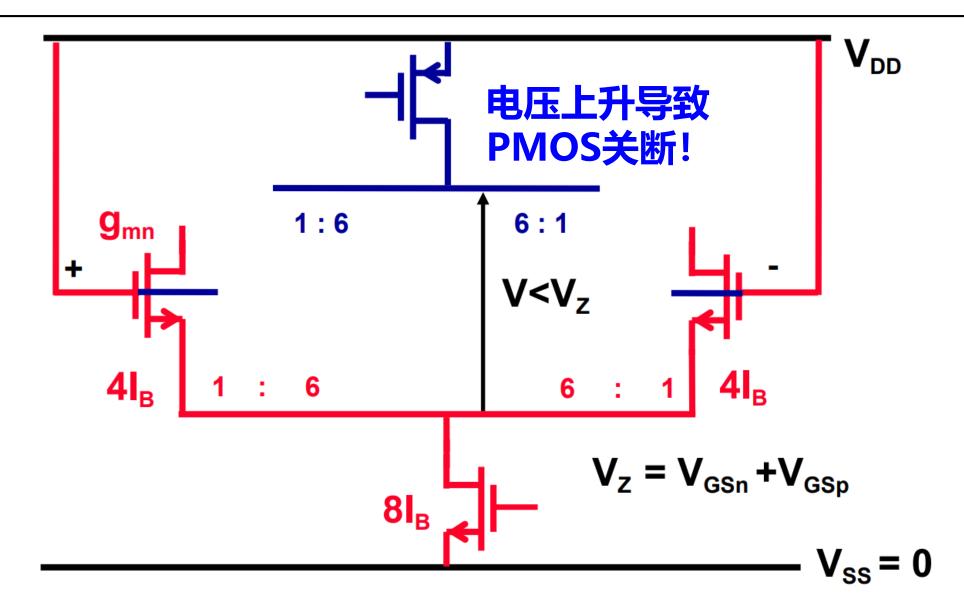


>>> 通过稳压二极管的跨导补偿

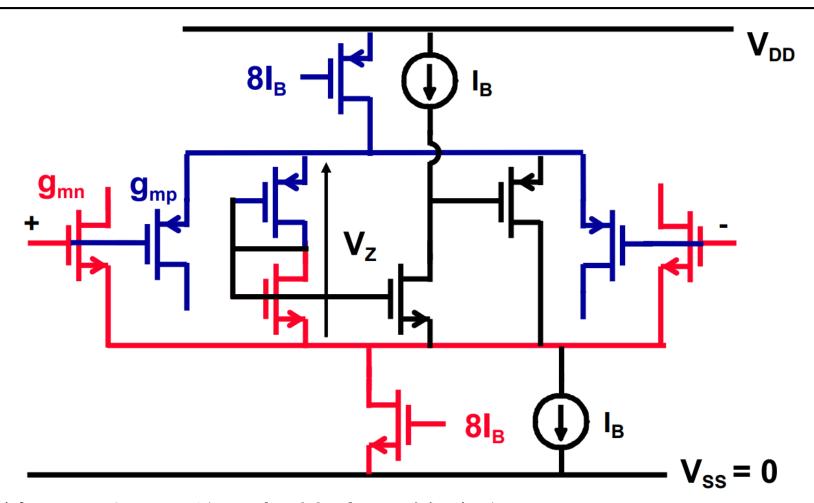




》)通过稳压二极管的跨导补偿



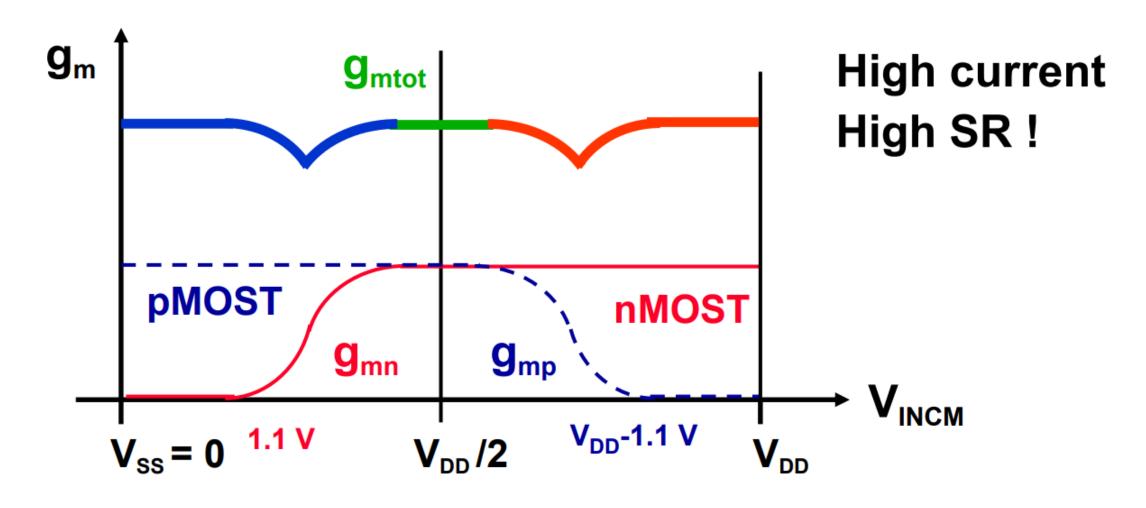
>>> 通过稳压二极管的跨导补偿



- 通过运放和源极跟随器加快电压的变化
- 该组合是正反馈还是负反馈?



>>> 通过稳压二极管的跨导补偿



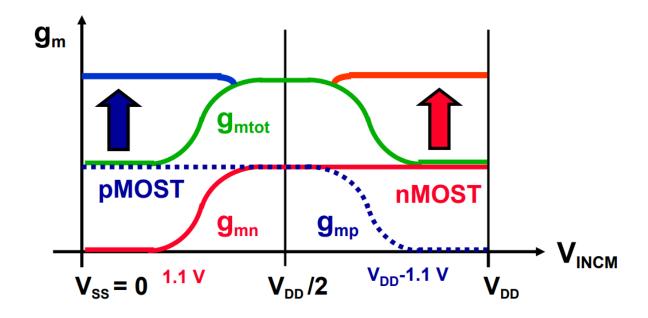
双晶体管串联: △g_m/g_m = 25% 正反馈运放: △g_m/g_m = 6%

>>> 轨到轨输入

- 为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - 3倍电流技术
 - 稳压二极管/齐纳二极管 (Zener Diodes)
 - ·亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术



$g_{mN}+g_{mP}=Constant$



$$g_{m,wi} = \frac{I_{D,wi}}{nkT/q}$$

NMOS PMOS

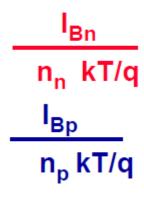
$$g_{mn} + g_{mp} = ct$$

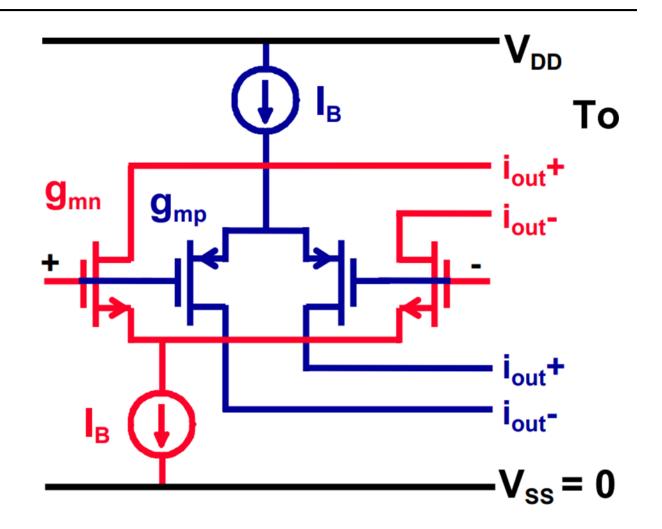
$$\frac{I_{Bn}}{n_n kT/q} + \frac{I_{Bp}}{n_p kT/q} = ct$$

$$I_{Bn} + \frac{n_n}{n_p} I_{Bp} = ct$$

$$n = 1 + \frac{C_D (V_{BS})}{C_{ox}}$$

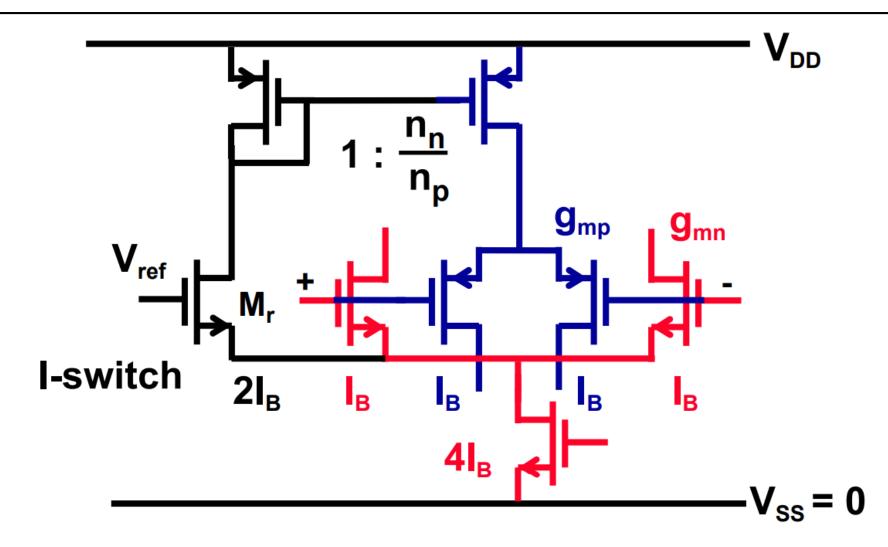
■ 系数n_n和n_p不同,且随偏置电压变化而变化



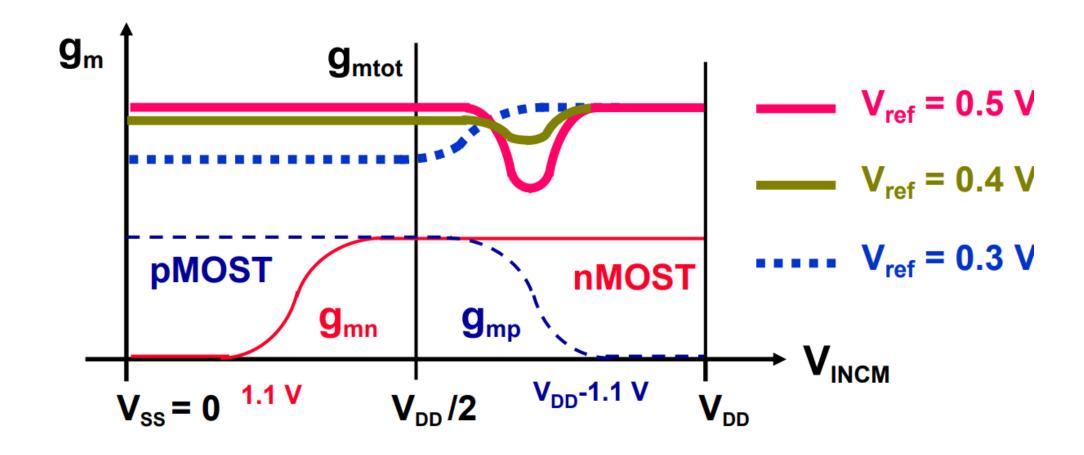


• 如何自适应的调整偏置电流?





• 要求共模输入接近V_{ref}

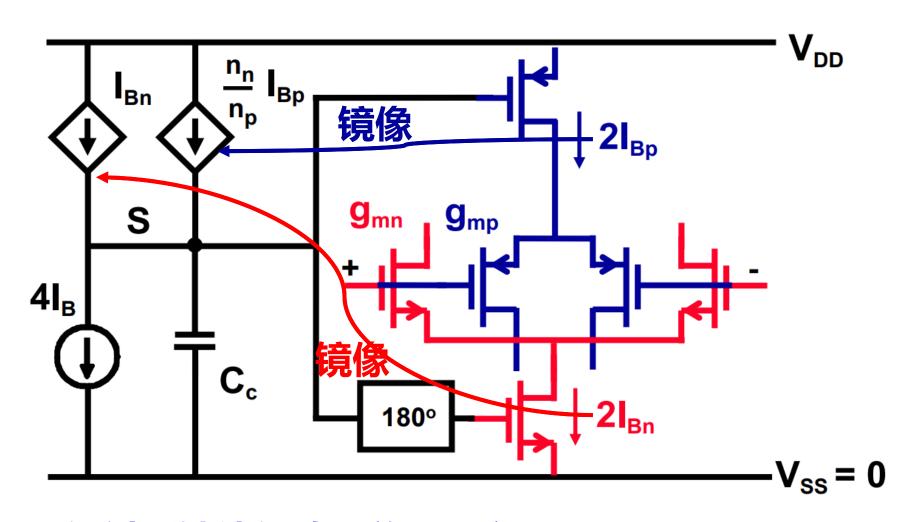


Current switch : V_{ref} very critical !

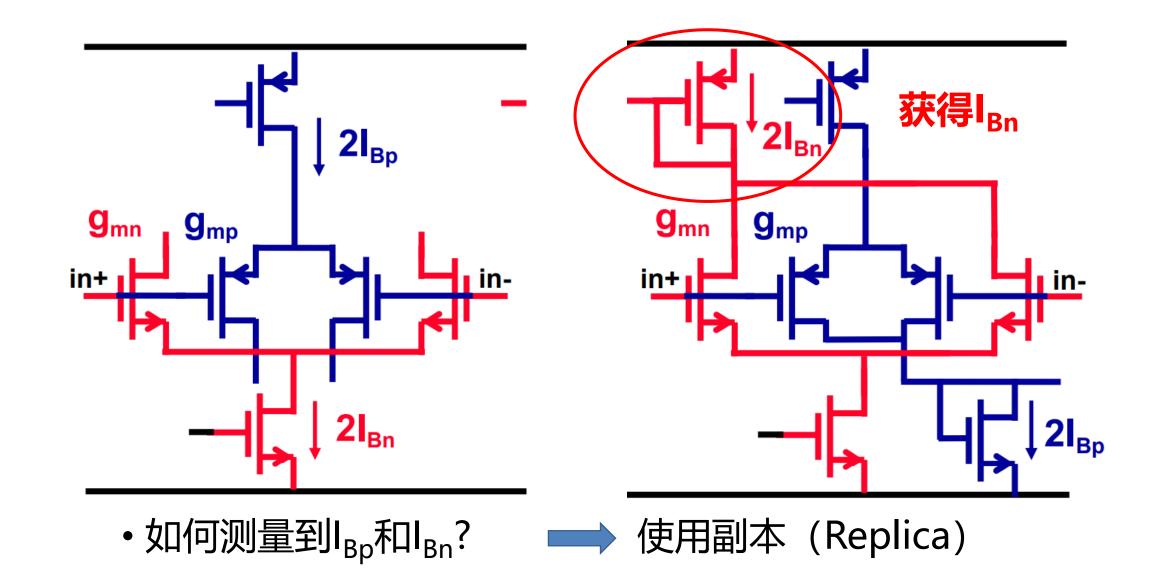
>>> 轨到轨输入

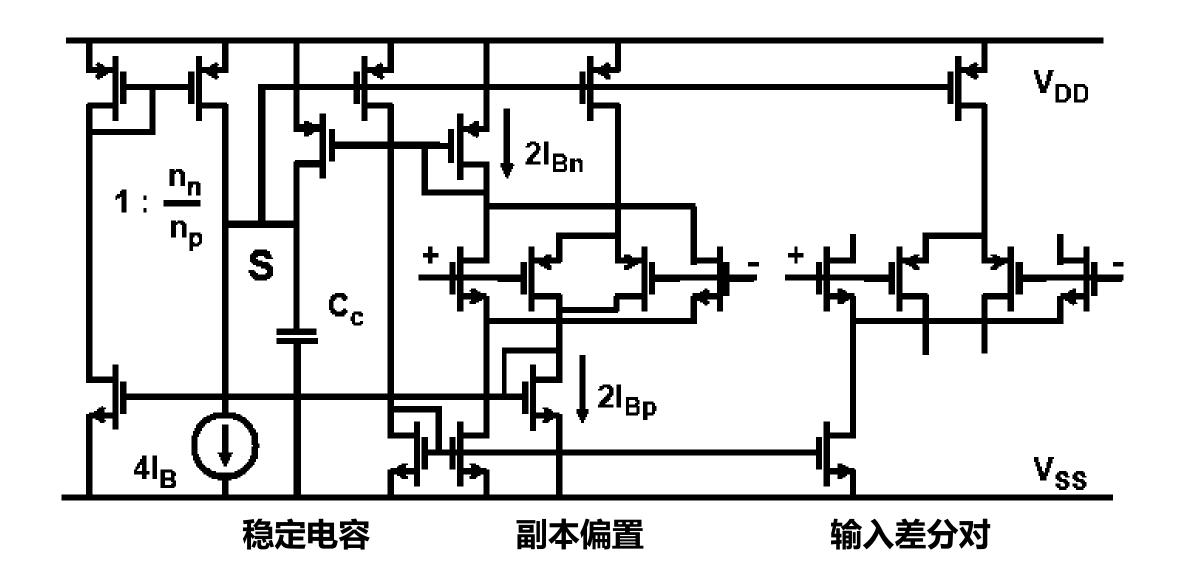
- 为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - 3倍电流技术
 - 稳压二极管/齐纳二极管 (Zener Diodes)
 - 亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术

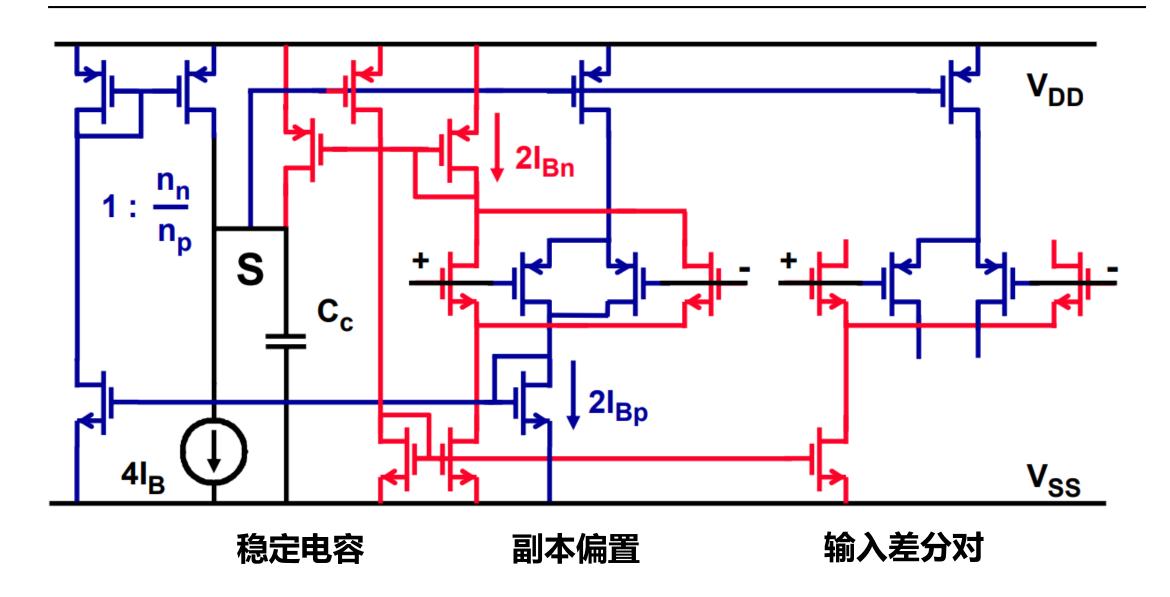




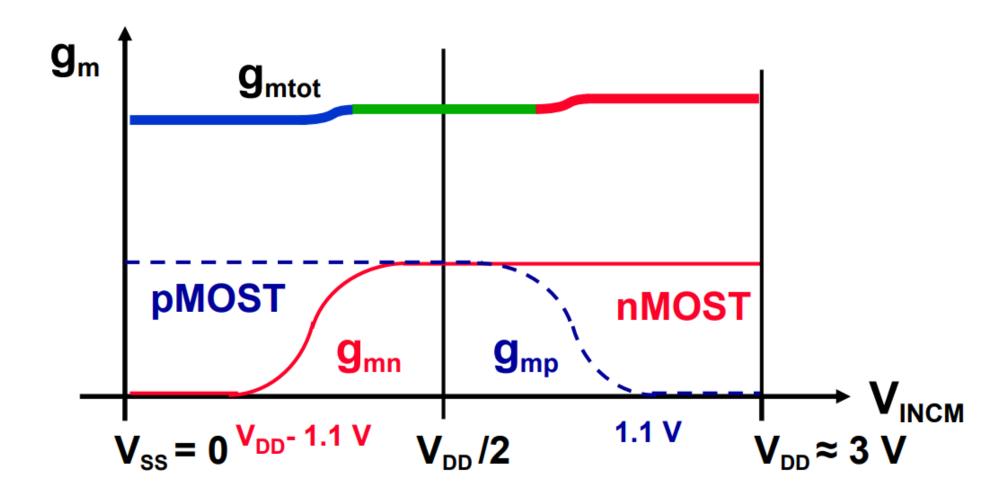
• 通过反馈使得跨导总和不变!





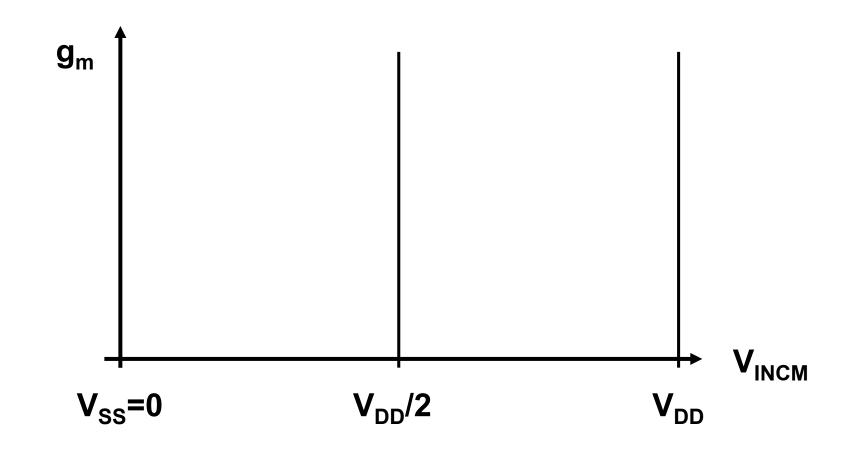


〉〉〉反馈调制的性能



由于亚反型区中反型系数n的偏差: $\Delta g_m/g_m \approx 4\%$ 由反型系数n的不匹配造成

>>> 互补差分对结构:

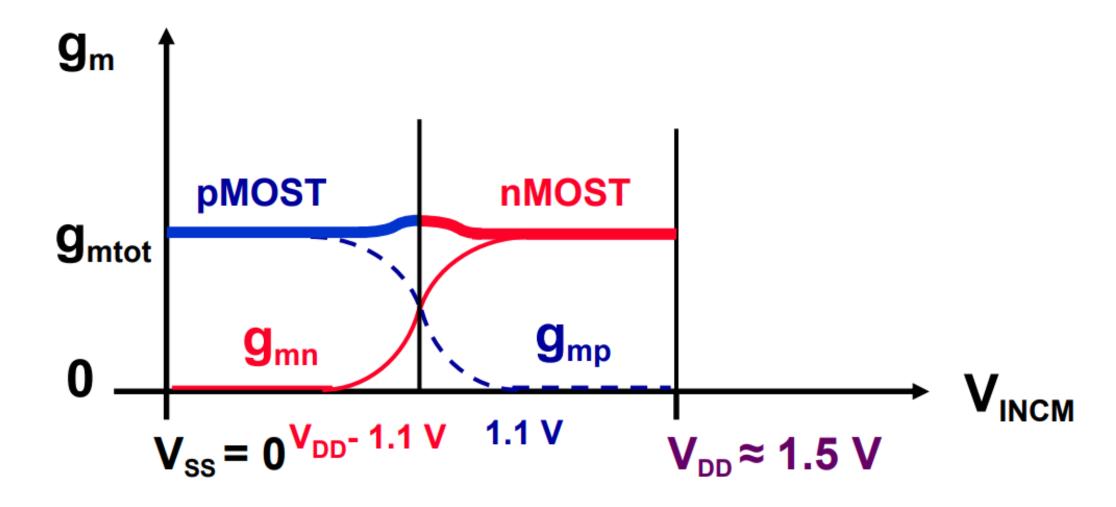


假设V_{DD}<2.2V



在V_{DD}/2时两个晶体管均无法开启

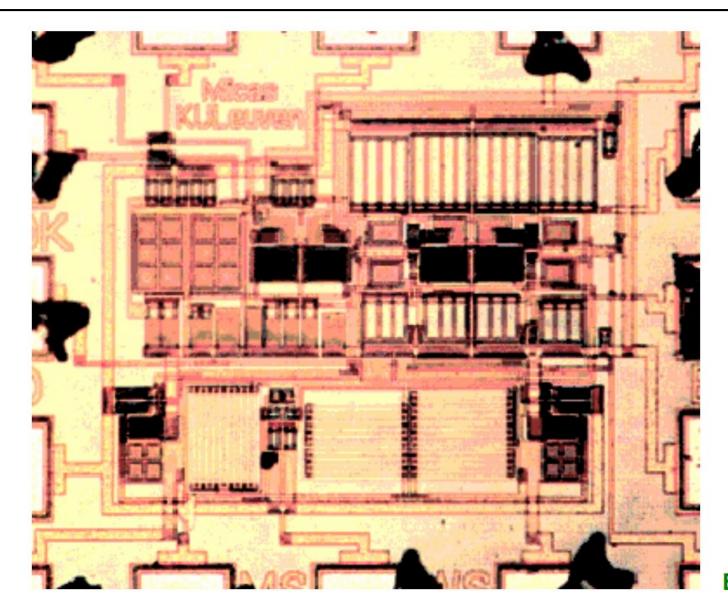
>>> 反馈调制的性能



由于亚反型区中反型系数n的偏差:△gm/gm≈ 4%



>>> 电流反馈调制实例



$$V_{DD} = 1.5 V$$

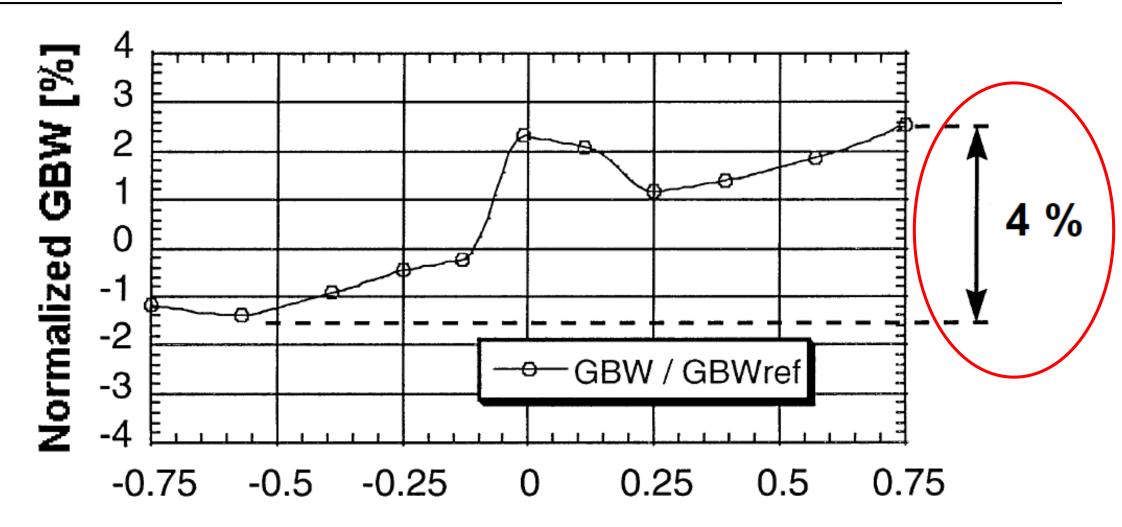
$$I_{TOT} = 0.2 \text{ mA}$$

$$\Delta g_{\rm m}/g_{\rm m} = 4 \%$$

$$GBW = 4.3 MHz$$

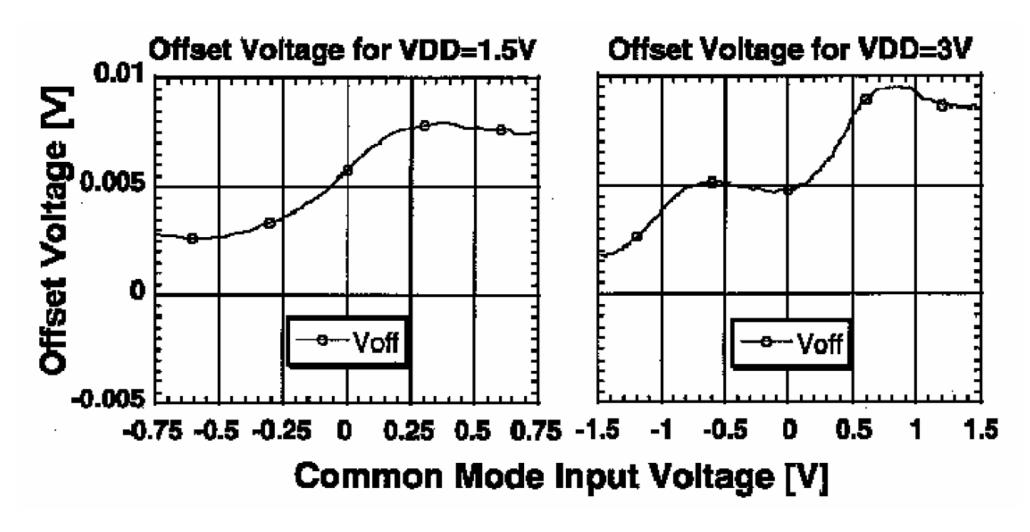
$$C_L = 15 pF$$

>>> GBW的误差



Common mode input voltage [V]

>>> GBW和输入失调的误差



· 5mV的输入失调电压会极大的影响运放的性能

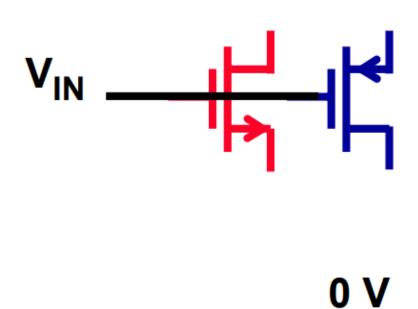
>>> 轨到轨输入

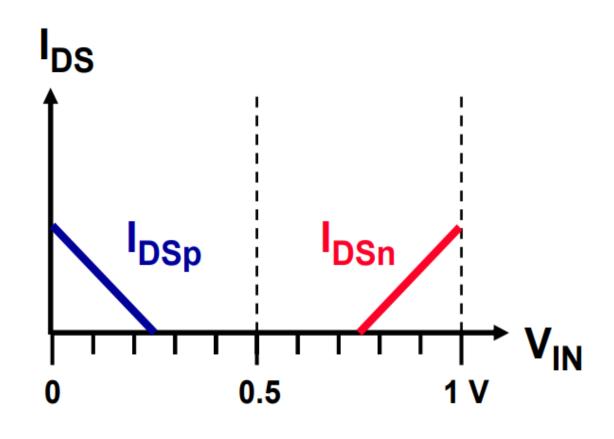
- 为什么需要轨到轨(Rail-to-Rail)的输入
- 跨导平衡技术:
 - 3倍电流技术
 - 稳压二极管/齐纳二极管 (Zener Diodes)
 - 亚反型区中的电流调节技术
 - 电流调制技术: 反馈调制
 - 超低电源电压中的轨到轨输入技术



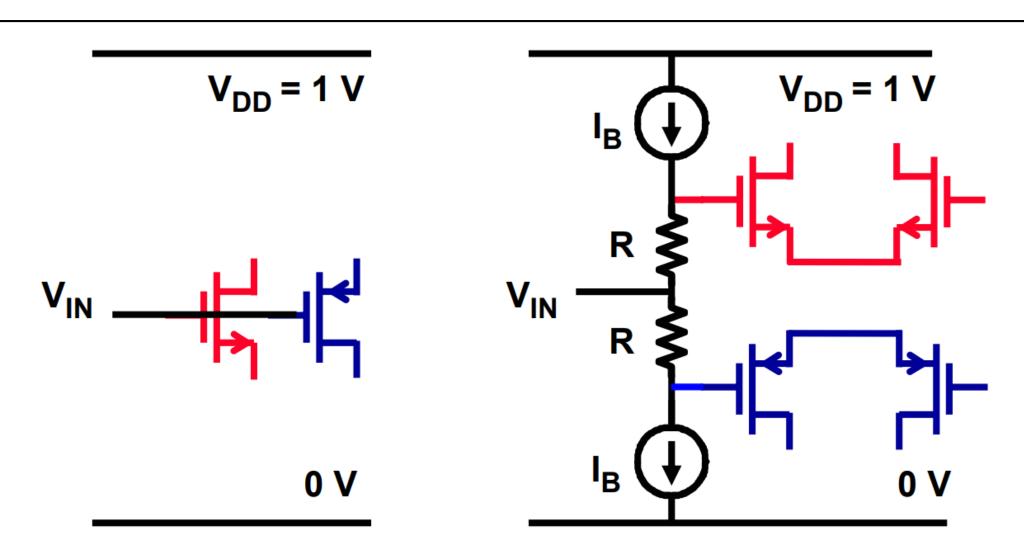
>>> 超低电源电压下的轨到轨输入

$$V_{DD} = 1 V$$





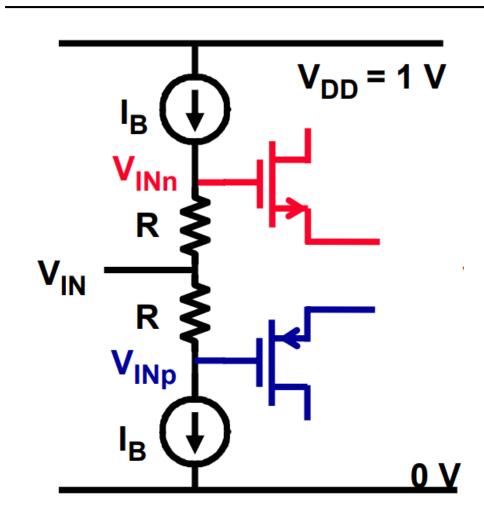
>>> 超低电源电压下的轨到轨输入



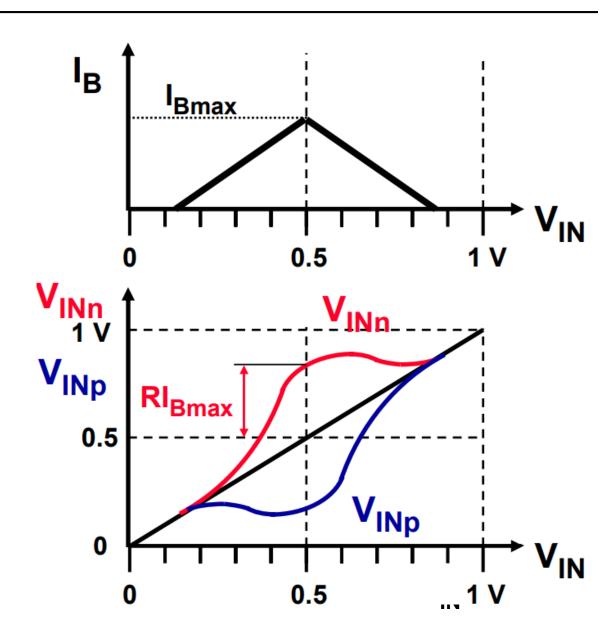
需要加入电压偏移电路 (Level Shifter)



>>> 超低电源电压下的轨到轨输入

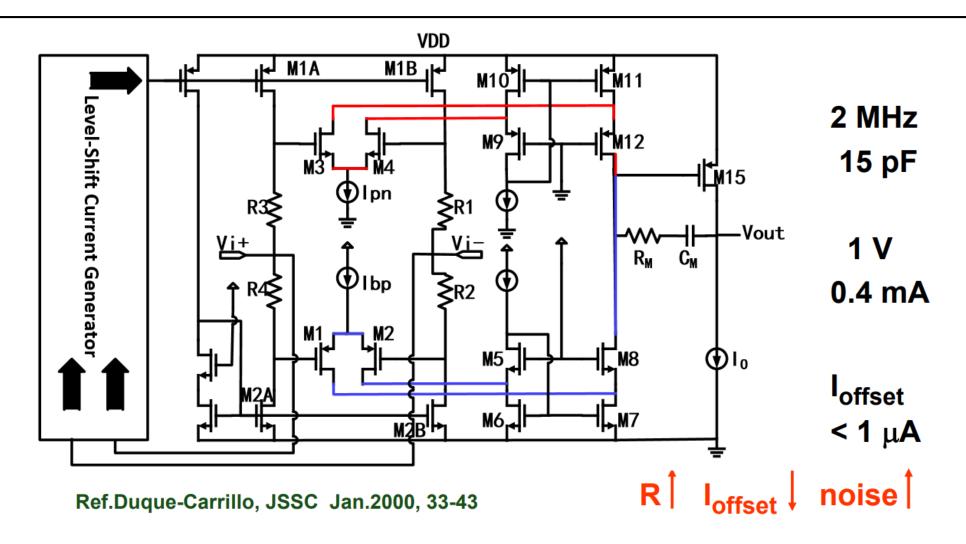








>>> 超低电源电压下的轨到轨输入:实例



噪声和功耗方面平衡 需要在匹配、

>>> 课后作业

- •设计一轨到轨输入运放,要求指标:
 - $\cdot V_{DD} = 1.8V$
 - GBW=100MHz, C_L =10pF
- •完成设计后给出以下参数:
 - PM?
 - FOM?
 - · 0.4V-1.4V区间内的系统失调电压
 - 0.4V-1.4V区间内的GBW偏差