



CMOS 模拟集成电路原理

作者: Pannenets.F

时间: December 12, 2020

分类: 笔记

Je reviendrai et je serai des millions. ——«Spartacus»

特别声明

北航微电子学院在 2020 年秋季学期开设的 CMOS 模拟集成电路原理课程，课程教师为胡远奇老师。

Pannenets F December 12, 2020

目录

1 绪论	1
1.1 如何成为一个好的模拟设计师	1
1.2 内容概述	1
2 MOSFET	2
2.1 线性区：电阻	2
2.2 饱和区：放大器	2
2.2.1 单晶体管放大器	3
2.3 弱反型区	3
2.4 弱反型区以及强反型区：EKV 模型	4
2.5 速度饱和区	5
2.6 特征频率	5
2.7 总结	6
3 模拟电路的基本构成	7
3.1 单管放大器	7
3.2 源随器	8
3.3 Cascode 共源共栅级	8
3.4 电流镜	9
3.5 差分对	9
4 失调与 CMRR	10
4.1 失调	10
4.2 随机失调	10
4.3 差分对的随机失调	10
4.4 电流镜的失调	10
4.5 共模抑制比 CMRR(Common Mode Rejection Ration)	10
4.6 系统失调	11
4.7 设计守则	11
5 运算放大器	12
5.1 极点	12
5.2 极点分离技术	12
5.3 三级运放的稳定性	12
5.4 OTA 设计	12
5.5 二级 OTA	12

6	全差分运放	14
6.1	偏置设置	14
6.2	共模反馈要求	14
6.3	线性区电流源	14
6.4	误差放大器	14
7	轨到轨	15
7.1	互补差分对结构	15
7.2	跨导平衡技术	15
7.2.1	三倍电流镜	15
7.2.2	稳压二极管/奇纳二极管	15
7.2.3	亚反型区	15
7.2.4	反馈调制	15
7.3	超低电压的轨到轨	15
8	AB 类放大器	16
8.1	AB 类	16
8.2	电流控制	16
8.2.1	交叉耦合差分对	16
8.2.2	动态偏置	16
8.2.3	线性跨导	16
9	ADC & DAC 奈奎斯特转换器	17
9.1	定义	17
9.1.1	DAC 的分辨率	17
9.1.2	量化误差	17
9.1.3	静态指标	17
9.1.4	动态指标	17
9.2	DAC	17
9.2.1	电阻型	17
9.2.2	二进制权重电阻	17
9.2.3	阶梯型	17
9.2.4	电容型	17
9.2.5	电流转换	18
9.3	ADC	18
9.3.1	积分型	18
9.3.2	逐次逼近型	18

10 基本知识点	19
10.1 晶体管	19
10.2 模拟电路的基本构成	19
10.3 闪烁噪声	19
10.4 失调	19
10.5 频响	19
11 2020 期末考试题	20

第一章 绪论

本门课程分为 48 学时，胡远奇老师主讲，助教为张秀丽，一般周五第二节课会进行仿真练习，成绩分配为：

- 平时考核 20%
- 平时作业 40%
- 期末测试（半开卷）40%

本门课程专注于电路设计而非基本的器件，会回顾重要的器件物理知识以及 CMOS 工艺，将晶体管视为黑盒，将由一系列的复杂方程表示。爷不活辣。

1.1 如何成为一个好的模拟设计师

模拟设计中细节是魔鬼，需要有好奇心，了解所有的细节。要知道细节导向的可能出错的地方，要对工艺流程以及器件模型都有深入的了解。

1.2 内容概述

主要内容有：

- 晶体管特性
 - 模型
 - 基本使用
 - 噪声
 - 失调与 CMRR
- 运算放大器
 - 稳定性
 - 轨到轨
 - Class-AB
- ADC 以及 DAC
 - 概念
 - 不同类型
 - 耦合方式
 - 实现方法

第二章 MOSFET

回顾

MOS 的晶体电流公式:

线性区时:

$$I_d = \mu_0 C_{ox} \frac{W}{L} (V_{gs} - V_{th} - \frac{1}{2} V_{ds}) V_{ds}$$

饱和区时:

$$I_d = \frac{1}{2} \mu_0 C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

2.1 线性区: 电阻

在线性区满足 $V_{DS} < V_{GS} - V_{th}$, 当沟道打开时, 沟道高度与 V_{gs} 成比例, 通过面积法理解电流中的 $V_{ds}/2$ 来源。

小信号的导通电阻求解为:

$$R = \frac{\partial V}{\partial I} \approx \frac{1}{\mu_0 C_{ox} \frac{W}{L} (V_{gs} - V_{th})}$$

电子迁移率大概是 $\mu_n \approx 600 \text{cm}^2/Vs$, $\mu_p \approx 250 \text{cm}^2/Vs$ 。栅氧层电容 $C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$, 基本可以按照特征尺寸 L_{min} 估计栅氧厚度 $t_{ox} = \frac{L_{min}}{50}$ 。一般使用 cm^2 相关的单位。定义工艺量 $KP_n = \mu_n C_{ox,n}$ 。

根据以上的知识可以对 MOSFET 的电阻进行快速的估算。工艺越小, 由于特征尺寸小, 电阻更小; PMOS 由于迁移率小, 电阻更大。

2.2 饱和区: 放大器

在 $V_{ds} > V_{gs} - V_{th}$ 时, 进入饱和区。对于 I_d 公式, 如何理解其系数 $1/2$ 以及平方项:

$$I_d = \frac{1}{2} \mu_0 C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

同样是通过沟道图理解, V_{ds} 最多造成 $V_{gs} - V_{th}$ 的影响, 沟道越长, 调制效应越小。其跨导定义如下, 最后一种形式最常见, 需要记忆: 和 I_d 直接相关, 商为能量效率。

$$\begin{aligned}
g_m &= \frac{\partial I_d}{\partial V_{gs}} = \mu_0 C_{ox} \frac{W}{L} (V_{gs} - V_{th}) \\
&= \sqrt{2I_d \cdot \mu_0 C_{ox} \frac{W}{L}} \\
&= \frac{2I_d}{V_{gs} - V_{th}}
\end{aligned}$$

可以看到，跨导和漏极电流有着密切的要求，对于 $g_m \propto \sqrt{I_d}$ 在测试中尺寸是固定的，对于 $g_m \propto I_d$ 在设计中偏置固定。

其输出电阻 $r_0 = V_{ds}/I_d \approx 1/(\lambda I_d)$ 。 $\lambda = 1/(V_E \cdot L)$ ， V_E 是工艺相关的量， L 是沟道长度。一般来说， $V_{E,n} = 4\text{V}/\mu\text{m}$ ， $L = 1\mu\text{m}$

2.2.1 单晶体管放大器

对于共源放大器：

$$A = g_m r_0 = \frac{2I_d}{V_{gs} - V_{th}} \cdot \frac{V_E L}{I_D} = \frac{2V_E L}{V_{gs} - V_{th}}$$

其中 $V_{gs} - V_{th} \approx 0.2V$

运算放大器的设计存在 Trade-off 如 表 2.1：对于 $g_m \approx \frac{2I_{ds}}{V_{gs}-V_{th}}$ ， $A = \frac{2V_E L}{V_{gs} - V_{th}}$ ，跨导越大，速度越快。

表 2.1: Trade-off

	高增益	高速
$V_{gs} - V_{th}$	down	up
L	up	down

2.3 弱反型区

对于弱反型区有，其中 $n > 1$

$$I_{d,wi} = I_{d0} \frac{W}{L} e^{\frac{V_{gs}}{n k T / q}}$$

$$g_{m,wi} = I_{d,wi} \frac{1}{n k T / q}$$

场效应管是一个水平的 BJT 三极管，漏极的反向偏置相册二极管，栅级电压的增加会降低二极管的电势壁垒，主要电流为扩散电流而不是漂移电流，导电的通道中电势几乎不变，但是离子浓度成线性变化。

$$I_{d,wi} = I_{d0} \frac{W}{L} e^{\frac{V_{gs}}{n U_T}} \cdot \left[1 - \exp\left(-\frac{V_{ds}}{U_T}\right) \right]$$

其中

$$I_{d0} = \mu_n C_{ox} (n - 1) U_t^2 e^{-V_{th}/(nV_t)}, \text{ where } U_t = \frac{kT}{q}$$

$$n = \frac{C_{ox} + C_{depl}}{C_{ox}} \approx 1.5$$

对 $V_{ds} > 4U_T$ 称为饱和，最后一项可以忽略。利用强反型区和弱反型区跨导相等时的电压条件，可以计算其交界点，约为 $V_{gs} - V_{th} = 2nkT/q \approx 70mV$ ，这是和工艺独立的。此时电流约为零点几个微安。保证 $V_{gs} - V_{th} > 0.2V$ 可以保证不同工艺中均在强反型区工作。

对于强反型区能量效率为 $2/(V_{gs} - V_{th})$ ，一般为 20，弱反型区的效率几乎是一个常数。

相应的，在电压过大之后，还会进入到速度饱和区。

2.4 弱反型区以及强反型区：EKV 模型

得到的曲线在两端可以拟合

$$I(v) = K' \frac{W}{L} V_{GSTt}^2 \ln^2(1 + e^v), \text{ where } v = \frac{V_{GST}}{V_{GSTt}}$$

$$\text{where } V_{GSTt} = (V_{GS} - V_T)_t = 2n \frac{KT}{q}$$

定义反型系数

$$i = \frac{I_{DS}}{I_{DS,t}} = \ln^2(1 + e^v)$$

那么

$$v = \ln(e^{\sqrt{i}} - 1)$$

那么

$$V_{GST} = V_{GSTt} \ln(e^{\sqrt{i}} - 1)$$

晶体管的最大 g_m/I_{DS} 出现在弱反型区，且随着反型效率上升而下降。定义归一化效率为

$$GM/ID = \frac{g_m/I_{DS}}{(g_m/I_{DS})_{max}} = \frac{1 - e^{\sqrt{i}}}{\sqrt{i}}$$

因此需要在跨导值和跨导效率进行权衡，一般取 $200mV$ 。

两个区之间存在一个平滑状态，一般这样定义

$$\left\{ \begin{array}{l} V_{GS} < V_T - 100mV, \text{弱反型} \\ V_T - 100mV < V_{GS} < V_T + 100mV, \text{平滑过渡} \\ V_{GS} > V_T + 100mV, \text{强反型} \end{array} \right.$$

2.5 速度饱和区

为什么饱和区电流存在 V_{GS} 平方项？

V_{GS} 控制两个量，一个是通道的深度，一个是两端的电压。

为什么速度饱和区跨导却成线性？

在速度饱和区中，电子已经以最大速度通过，电流随着两端驱动电压线性变化。将 $C_{ox}(V_{GS} - V_T)$ 看作是导电沟道的高度。

$$I_{DS,vs} = WC_{ox}(V_{GS} - V_T)v_{sat}$$

其中 $v_{sat} \approx 10^7 cm/s$ ，此时 $g_{m,sat} = WC_{ox}v_{sat}$ 达到了最大。此时的 g_m/W 仅与物理常数有关，一般在模拟电路中不使用这个区域。

强反型区和速度饱和区分别满足跨导关系，可以得到过渡的电压， $V_{GS} - V_{TH} \approx 0.58V$ 。

$$\left\{ \begin{array}{l} g_{m,si} = \mu_0 C_{ox} \frac{W}{L} (V_{GS} - V_T) \\ g_{m,sat} = WC_{ox}v_{sat} \end{array} \right.$$

继续探索统一表示的可能，由于实际的跨导满足 $g_m = \min(g_{m,si}, g_{m,sat})$ ，可以如此估算：

$$\frac{1}{g_m} = \frac{1}{g_{m,si}} + \frac{1}{g_{m,sat}}$$

其他因素：

Drain-Induced Barrier Lowering: 沟道过小时，会导致电压的改变直接作用到另一端。

Surface Scattering: 纵向电压过大时，由于栅级的反弹，会导致电子往复纵向运动，电流减小。

Impact ionize:

2.6 特征频率

超过特征频率之后，就认为晶体管失去放大作用，一般由跨导和寄生电容决定。跨导标志了驱动外部电压的能力。电容包括，氧化层电容，交叠区电容，PN 结电容。

$$C_{GS} \approx \frac{2}{3}WLC_{ox}$$

$$C_{GD} = WC_{gdo}$$

达到特征频率时, $i_{GS} = i_{DS}$

即

$$v_{GS}C_{GSs} = g_mv_{GS}$$

$$C_{GS} = \frac{2}{3}WLC_{ox}$$

$$g_m = 2K'\frac{W}{L}(V_{GS} - V_T)$$

其中

$$K' = \frac{\mu C_{ox}}{2n}$$

解得

$$f_T = \frac{g_m}{2\pi C_{GS}} = \frac{1}{2\pi} \frac{3}{2n} \frac{\mu}{L^2} (V_{GS} - V_T), \text{ 反型区}$$

$$f_T = \frac{v_{sat}}{2\pi L}, \text{ 饱和区}$$

$$f_m = \frac{f_T}{1 + \alpha_{BD}}, \text{ where } \alpha_{BD} \approx \frac{C_{BD}}{C_{ox}}$$

在弱反型区:

$$GM/ID = \frac{g_m/I_{ds}}{(g_m/I_{ds})_{max}} = \frac{1 - e^{-\sqrt{i}}}{\sqrt{i}}, \text{ where } i = \frac{I_{ds}}{I_{dst}}$$

$$\begin{aligned} f_T &= \frac{g_m}{2\pi C_{gs}} = \frac{1}{2\pi C_{gs}} \frac{I_{dst}}{nkT/q} \sqrt{i}(1 - e^{-\sqrt{i}}) \\ &= \frac{2\mu kT/q}{2\pi L^2} \sqrt{i}(1 - e^{-\sqrt{i}}) \end{aligned}$$

第一部分是与尺寸有关的, 第二部分与工作偏置有关。

2.7 总结

设计思路:

- 手工计算估计尺寸, 精确设计依赖仿真
- 时刻牢记 g_m/I_D 曲线以及大致数值
- 低功耗 $V_{gs} - T_{th} < -0.1V$, 高增益 $V_{gs} - T_{th} = 0.2V$, 高速 $V_{gs} - T_{th} = 0.5V$

第三章 模拟电路的基本构成

运算放大器均基于差分对。如五管放大器由电流镜、差分对以及单管放大器组成。

3.1 单管放大器

对于单管放大器来说，增益为

$$A_v = g_m r_o = \frac{2I_D}{V_{ov}} \cdot \frac{V_E L}{I_D} = \frac{2V_E L}{V_{ov}}$$

其中过载电压为 $V_{ov} = V_{gs} - V_{th}$ ，对于单管来说一般增益在 100 左右 ($V_E L \approx 100$ ， $V_{ov} \approx 0.2V$)。若是想要高增益，可以降低其过载电压，但是会牺牲信噪比 SNR 与跨导 g_m ；可以增大其 L 但是会牺牲速度与面积。

如果只有大负载电容，其带宽是

$$BW = \frac{1}{2\pi r_{ds} C_L}$$

增益带宽积为

$$GBW = \frac{g_m}{2\pi C_L}$$

如果只有大输入电容，带宽为

$$BW = \frac{1}{2\pi R_S C_{GS}}$$

增益带宽积和沟道长度 L 无关，为

$$GBW = \frac{g_m r_{ds}}{2\pi R_S C_{GS}} = f_T \cdot \frac{r_{ds}}{R_S} \propto \frac{1}{WC_{ox}} \cdot \frac{1}{V_{gs} - V_{th}}$$

只有一个较大的反馈电容时，带宽为

$$BW = \frac{1}{2\pi R_S A_{v0}} C_F$$

那么增益带宽积，和晶体管无关，只和反馈有关，为

$$GBW = \frac{1}{2\pi R_S C_F}$$

Source Degeneration 是负反馈的形式如图 ??，在源极添加电阻。此时 V_s 也成为电流的影响因子。

其反馈为

$$(V_{in} - V_s)g_m = I_{out}$$

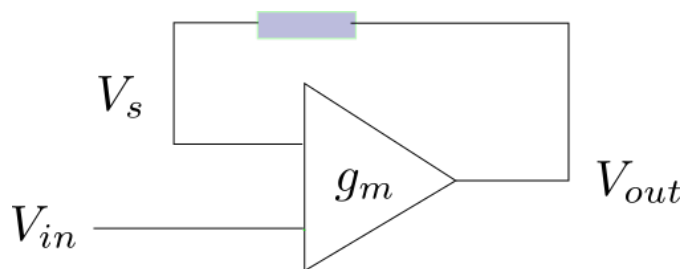


图 3.1: 源极反馈

$$V_s = I_{out}g_m$$

输入电容发生改变:

$$C_{in} = \frac{C_{GS}}{1 + g_m R_S}$$

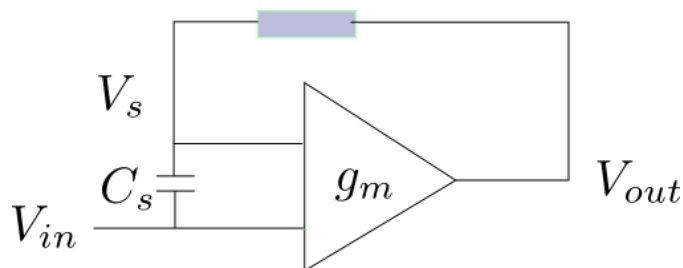


图 3.2: 源极反馈电容

输出电阻变化, 即 ΔV 引起的 ΔI :

$$\Delta I = \frac{\Delta V_{rs}}{R_s}$$

$$R_o = r_{ds}(1 + g_m R_s) \approx A_0 R_S$$

晶体管的噪声与失配减少 $1 + g_m R_S$ 倍, 但是 R_s 造成额外的噪声。

3.2 源随器

是一个电压的缓冲器, I_B 为常数, V_{gs} 为常数, $V_{out} = V_{in}$, 那么 $A_v = 1$ 。

由于工艺问题, PMOS 的 n 阱可以是任意电压, V_{gs} 不为常数, $A_v < 1$ 。

3.3 Cascode 共源共栅级

共源共栅级是一个共栅级的形式, 作为电流的缓冲器。定义其跨阻增益

$$A_R = v_{out}/i_{in}$$

从源极向上看的电阻为

$$R_{eq} = \frac{R_{ds} + R_l}{1 + g_m R_{ds}}$$

相比单晶体管，带宽变小，增益变大，增益带宽积不变。在低频区域提高了增益，没有更高的电流消耗。

折叠式 Cascode 和套桶式的主要参数一致，但是功耗是两倍。

调节式 Cascode 通过栅级的调控将原来的衰减一个放大系数变为两个。

3.4 电流镜

理想电流镜是由二极管连接晶体管和单管放大器组成的。

对于二极管，输入电阻为 $1/g_m$ ，带宽为 $g_m/(2\pi(C_{gs} + C_{ds})) \approx f_T/2$

电流镜的输出阻抗是单晶体管的输出阻抗，输出精度可以描述为

$$\frac{\Delta I}{I}$$

改进电流镜：输出阻抗造成输入输出电流不相等，电压余度消耗过多。

低电压电流镜需要和运算放大器进行配合，开销很大。输出端的最小值仅有 0.2 V 时，不能使用 Cascode 型技术。虽然没有改变输出电阻，但是改善了系统性的失配问题。

超低电压电流镜¹：电流晶体管在线性区，但是通过运放锁定电压。

电流镜在高频时，由于倍数关系有

$$\begin{aligned} C_G &= (1 + B)C_{GS} + C_{DS1} \\ BW &= \frac{g_m}{2\pi(C_G + C_{DS1})} \\ &\approx f_T \frac{1}{(2 + B)} \end{aligned} \quad (3.1)$$

存在米勒效应。

3.5 差分对

差分对的本质仍然是电压输入电流输出，能效降低为单晶体管的一半。

$$\frac{i_{Od}}{I_B} = \frac{v_{ld}}{(V_{GS} - V_T)} \sqrt{1 - \frac{1}{4} \left(\frac{v_{ld}}{v_{GS} - V_T} \right)^2} \quad (3.2)$$

其中 V_{ld} 是差分输出电压， i_{od} 是输出电流， I_B 是总的直流电流。

差分放大器相当于差分对 + 负载。

交叉耦合对：等效差分输入电阻为 $-1/g_m$ ，

¹判断是否是 Cascode：是否均工作在饱和区

第四章 失调与 CMRR

4.1 失调

失调电压是输出电压为 0 时的两端输入电压差。增益变小。

4.2 随机失调

随机失调是阈值电压的失配，符合正态分布。尺寸越大，失调越少。

$$A_{vt} \sim t_{ox} \sqrt{N_B}$$

$$\sigma_{\Delta V_T} = \frac{A_{VT}}{\sqrt{WL}}$$

参数 A_{VT} 在尺寸变小到一定程度之后保持不变。

参数 K' 对晶体管的影响相对较小， W/L 和工艺的相关性不强。

4.3 差分对的随机失调

等效的失调电压为

$$V_{od} = \Delta R_L \frac{I_B}{2}$$

$$V_{os} = \frac{\Delta R_L}{R_L} \frac{V_{gst}}{2}$$

4.4 电流镜的失调

导线电阻，弱反型区 V_T 为主要，强反型区中以 β 为主，面积又占主要。

4.5 共模抑制比 CMRR(Common Mode Rejection Ratio)

共模增益：差模输出比共模输入

共模抑制比：差模增益比共模增益

减少失调就是提高 CMRR。

4.6 系统失调

4.7 设计守则

- 相同的温度
- 中心对称

常见的电阻可以通过 S/D diffusion 、 Well 、 Poly Gate （已掺杂）、**Poly Resistance**¹（未掺杂）、铝。

电容方式：.18 工艺使用 MIM （金属夹住绝缘体金属）；55 nm 工艺使用 Finger 实现电容。²

¹精度到 1%，温度的稳定性也比较高

²电容的一侧标注为弯曲，表明存在寄生电容

第五章 运算放大器

运放需要负反馈。

负反馈更换为电容就会转换为积分器。

增益带宽积的计算：增益带宽积为 GBW ，增益为 $A_v = -R_2/R_1$

5.1 极点

单极点系统天然稳定：相移不超过 90° 。

多极点系统： $A_l = A_o/A_c$ ，当环路增益较小时，相移可以使得系统稳定。 70° 相位裕度是较为安全的指标。

5.2 极点分离技术

如何判断零点：传递函数为 0 即为零点。通过调节补偿电容 C_c

第二级会比第一级的 g_m 大很多。

正零点技术：剪断前馈路径。Cascode 没有额外的成本。串联电阻，前后阻抗相等即可。

5.3 三级运放的稳定性

新增的极点需要到五倍的带宽积之外。

5.4 OTA 设计

定义品质因素 (Figure of Merit)

$$FOM = \frac{GBW * C_L}{I_B}$$

寄生电容的次极点离特征频率远，影响很小。

一阶 OTA 的寄生电容会产生一个零点。高频时，增益减半，虽然频域的作用可以忽略，但是在时域上会极大的影响稳定时间。

5.5 二级 OTA

对于一定的功耗下，如何获得最佳的增益带宽积？已有公式：

$$GBW = \frac{g_{m1}}{2\pi C_c}$$

$$f_{nd} = \frac{g_{m6}}{2\pi C_L(1 + C_{n1}/C_c)}$$

C_c 通常大于 $3C_{n1}$, 通常小于 $C_L/2$ 。

功率的值可以由跨导近似估算。此时 $C_C = \sqrt{1.5C_{n1}C_L}$ 。

- 对噪声有要求时, 通常先计算 g_{m1} 。
- 先测试工艺是否满足需求

词汇

The compensation 补偿

第六章 全差分运放

相比单端输出，有两个输出端口，噪声性能更好，并且数模混合电路往往需要全差分。需要更大功耗与共模反馈（CMFB，Common Mode Feedback）。

需要形成负反馈控制共模偏置。

6.1 偏置设置

输出电压应该是电源电压的一半。

6.2 共模反馈要求

高速： $GBW_{CM} > GBW_{DM}$ ，反馈快。低功耗：

CMFB 往往工作在单位增益状态（输入输出同端），主要功能：

- 提取输出信号
- 抵消差分
- 形成闭环

6.3 线性区电流源

差分需要线性的抵消。

6.4 误差放大器

第七章 轨到轨

7.1 互补差分对结构

是解决轨到轨输入的基本思路: $V_{INCM,N} > 1.1V, V_{INCM,P} < V_{DD} - 1.1V$ 在 $V_{DD} > 2.2V$ 可实现。当共模输入接近电源上下限的时候, 只有一组差分对导通, 变化的跨导会导致大量的非线性失真。

因此, 我们需要提升两个端点的跨导。

7.2 跨导平衡技术

7.2.1 三倍电流镜

$$g_{mn} + g_{mp} = ct1 \rightarrow \sqrt{I_{BN}} + \sqrt{I_{BP}} = ct3$$

如何自适应产生偏置电流: 在不工作时, 将另一侧电流增加到 3 倍保证其根号不变。最终波动为 $\Delta g_m / g_m = 15\%$ 。

7.2.2 稳压二极管/奇纳二极管

在边缘处, 稳压管停止。25%

为了加快电压的变化, 使用运放和源随器加快电压变化。6%

7.2.3 亚反型区

在亚反型区中 $g_m = \frac{I_{Dwi}}{nkT/q}$, 但是 n 较难控制。

$$I_{BN} + \frac{n_n}{n_p} I_{BP} = ct$$

7.2.4 反馈调制

副本调制。4%

7.3 超低电压的轨到轨

加入电压偏移电路。

第八章 AB 类放大器

为什么需要推挽输出？输出级只能输出电流，而不能吸收电流。

8.1 AB 类

A 类：偏置电流大于摆幅；B 类：无偏置电流；AB 类：偏置电流小于摆幅。

AB 类是功耗和失真的权衡。

要求轨到轨输出，并精确控制静态电流（低功耗，独立于电源电压），大电流驱动能力，面积尽量小。

驱动能力由 I_{out}/I_Q 定义，AB 类的输出需要比线性增长更快，而差分对是一个限制因素。

8.2 电流控制

8.2.1 交叉耦合差分对

在无差分时，与未交叉的静态工作点一致；出现差分时，作用在两个管子 V_{GS} 上。

8.2.2 动态偏置

8.2.3 线性跨导

第九章 ADC & DAC 奈奎斯特转换器

9.1 定义

9.1.1 DAC 的分辨率

数字模拟的转换器的分辨率为 $V_{REF}/2^N$

9.1.2 量化误差

量化噪声是一个白噪声。噪声功率满足 $P_{noise} = d^2/12$ ，信号峰值满足 $\frac{V_{pp}}{2}$ ，而每一份满足 $V_{ptp} = 2^N d$ 功率为 $P_{signal} = V_{ptp}^2/8$ 。信噪比为 $SNR = 6N + 1.76dB$ 。

9.1.3 静态指标

定义 DNI) 差分非线性度和 INL 积分非线性度。

9.1.4 动态指标

DAC 存在响应时间 $settlingtime$ 。无杂散动态范围：基波与最大谐波的比值。信噪失真比。最大位数。

信号输入越大，信噪比越高。

9.2 DAC

9.2.1 电阻型

电阻与开关太多，且电阻难匹配。

9.2.2 二进制权重电阻

对匹配要求更高，匹配精度在 6-8 位。

9.2.3 阶梯型

每个节点的等效电阻一致，在 10 位左右，虚地很关键，对增益有要求。

9.2.4 电容型

基本步骤是 1) 电容采样，2) 电容放大。电荷转移到跨接到运放的电容上。

9.2.5 电流转换

转换精度的限制：电流镜。

9.3 ADC

速度和精度的平衡。

9.3.1 积分型

放电计时。分辨率高，线性度好，复杂度低，但是速度慢。

9.3.2 逐次逼近型

ADC = DAC + compare

第十章 基本知识点

10.1 晶体管

分在弱反型区、强反型区和速度饱和区。

核心是 g_m/I_D 。

特征频率是 $f_T = \frac{g_m}{2\pi C_{GS}}$ 。其中 $C_{GS} = 2C_{OX}/3$, $C_{OX} = WL\epsilon_{ox}/t_{ox}$, $t_{ox} = L_{min}/50$ 。
。速度饱和区的边界是 $0.5V$ 。

10.2 模拟电路的基本构成

增益 $A_V = g_m r_{DS} = 2I_{DS}/(V_{GST}) * V_{EL}/I_{DS}$ 。

共源共栅极，源极看，逻辑阻抗缩小了 A 倍，漏极看，源极阻抗增大了 A 倍。

二极管连接的晶体管，漏极看的电阻是 $1/g_m$ 。

漏极看才有可能出现高阻点。

10.3 闪烁噪声

闪烁噪声是由晶体管的面积决定的。

10.4 失调

- 阈值电压
- 尺寸
- 半导体参数（较弱）

10.5 频响

相位会对一次的频响进行反复的放大。

第十一章 2020 期末考试题

设计一个米勒运放满足以下条件：

- 增益大于 10k
- GBW 10M, PM 60°
- 等效输入噪声 5 nV
- 功耗 0.5 mW
- 面积 500 平方微米