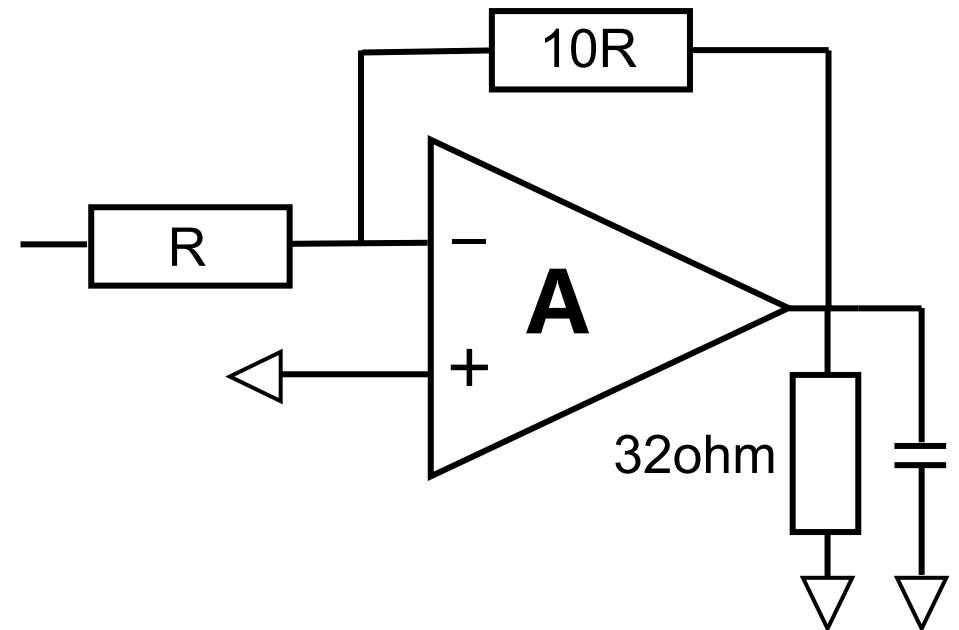


# Homework 8

- 设计一个线性跨导回路的Class-AB运放，其中：
  - $V_{DD}=1.8V$ ,  $V_{SS}=0V$ ,  $V_{CM}=0.9V$
  - $C_L=10pF$ ,  $R_L=32ohm$
  - 差模输入 $V_{pp}=100mV$ ，输入频率 $200kHz$ ，放大倍数10

- 要求指标：

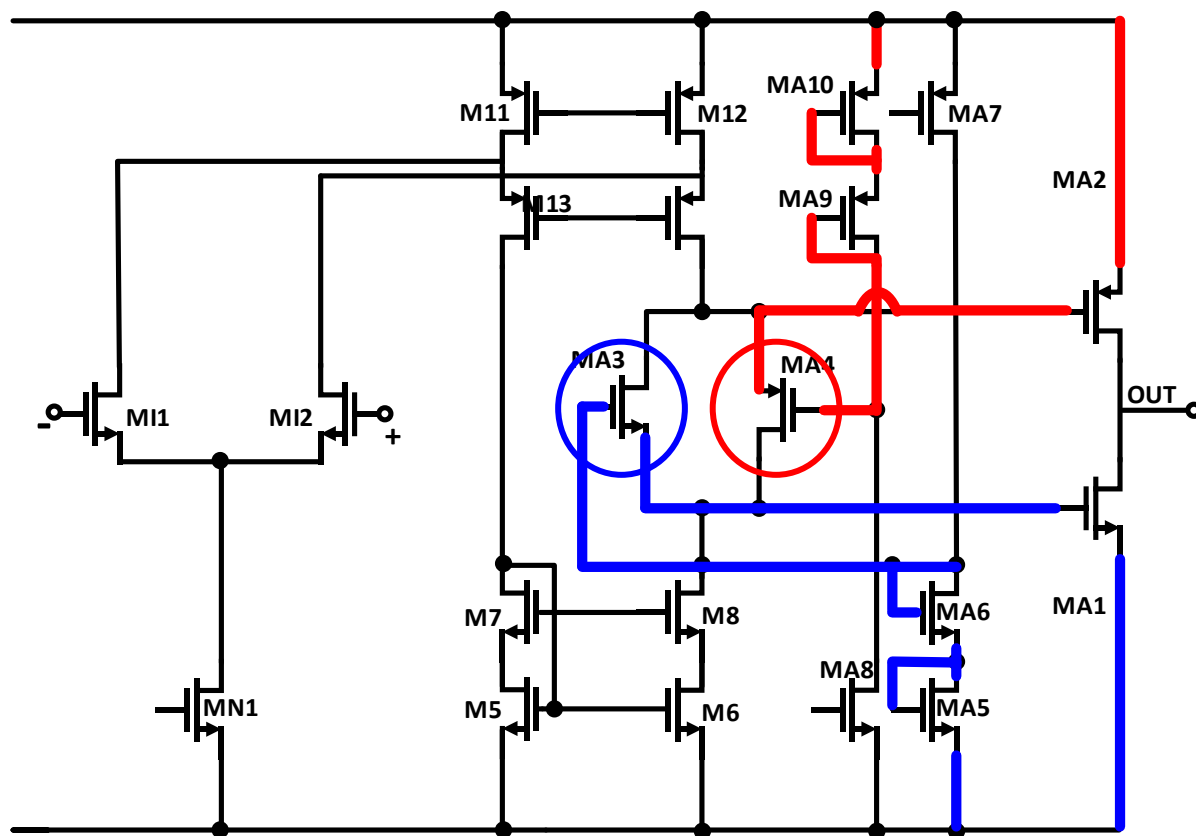
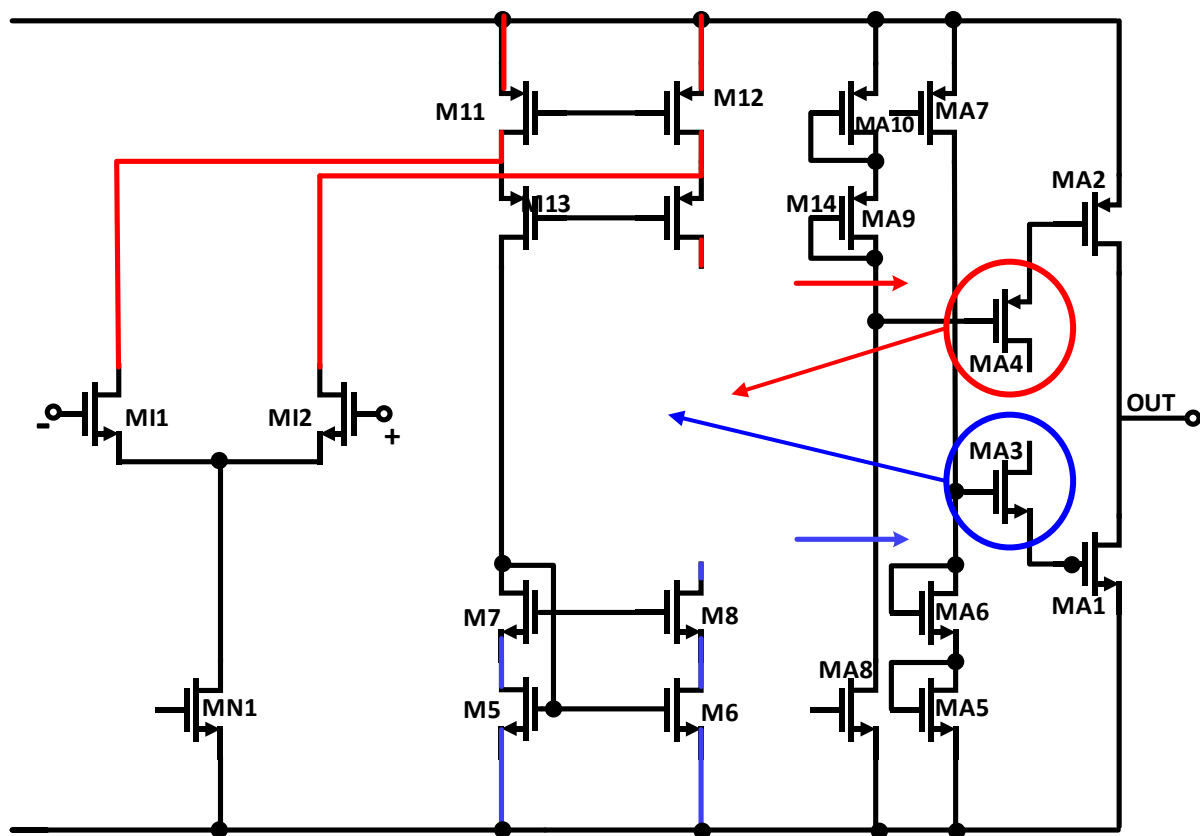
- 要求输出正弦波峰-峰值大于 **$950mV$**
- 运放静态功耗小于 **$1.5mA$**





# 线性跨导回路：输出级增益

- 可以将偏置晶体管M3A和M4A并联，使其各自的电流动态调整



- **思路：**

1. **根据x10的放大倍数和下式，确定所需的DC增益**

$$V_{out} = -\frac{10 \cdot A_0}{A_0 + 11} \cdot V_{in}$$

- 根据公式，DC增益至少需要210，按照**1000**设计比较保险

2. **根据x10的放大倍数和输入频率估计GBW**

- GBW最低要求为10\*200K=2M，按照**10M**进行设计

3. **根据所需要的输出电流预估线性跨导回路尺寸和偏置**

- 按照1Vpp的输出电压，峰值电流需要0.5/32=**15mA**
- 峰值输出时，VDS=0.4V，因此峰值下 **$V_{GS} < 0.4 + V_{TH}$**

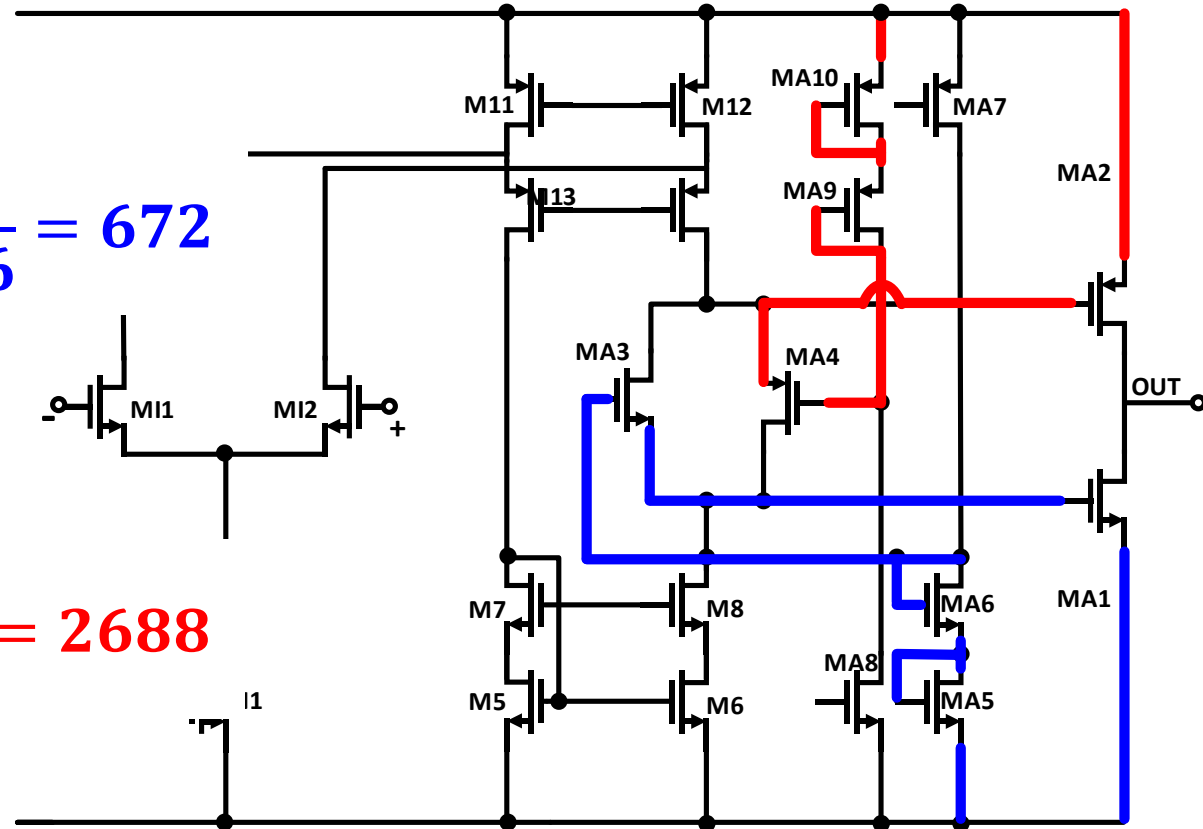
- 根据所需要的输出电流预估线性跨导回路尺寸和偏置
- 峰值输出时,  $V_{DS}=0.4V$ , 因此尺寸设计按照  $V_{GST}=0.4V$

$$I_{D,A1} = 15mA$$

$$\left(\frac{W}{L}\right)_{A1} = \frac{2I_D}{KP_N \cdot (V_{GS} - V_{TH})^2} = \frac{2 \cdot 15m}{280u \cdot 0.16} = 672$$

$$I_{D,A2} = 15mA$$

$$\left(\frac{W}{L}\right)_{A2} = \frac{2I_D}{KP_P \cdot (V_{GS} - V_{TH})^2} = \frac{2 \cdot 15m}{70u \cdot 0.16} = 2688$$



- 根据x10的放大倍数和输入频率估计GBW
  - GBW最低要求为 $10 \cdot 200K = 2M$ , 按照**10M**进行设计;  $C_L = 10pF$

$$f_{nd} = 3 \cdot GBW = 30MHz$$

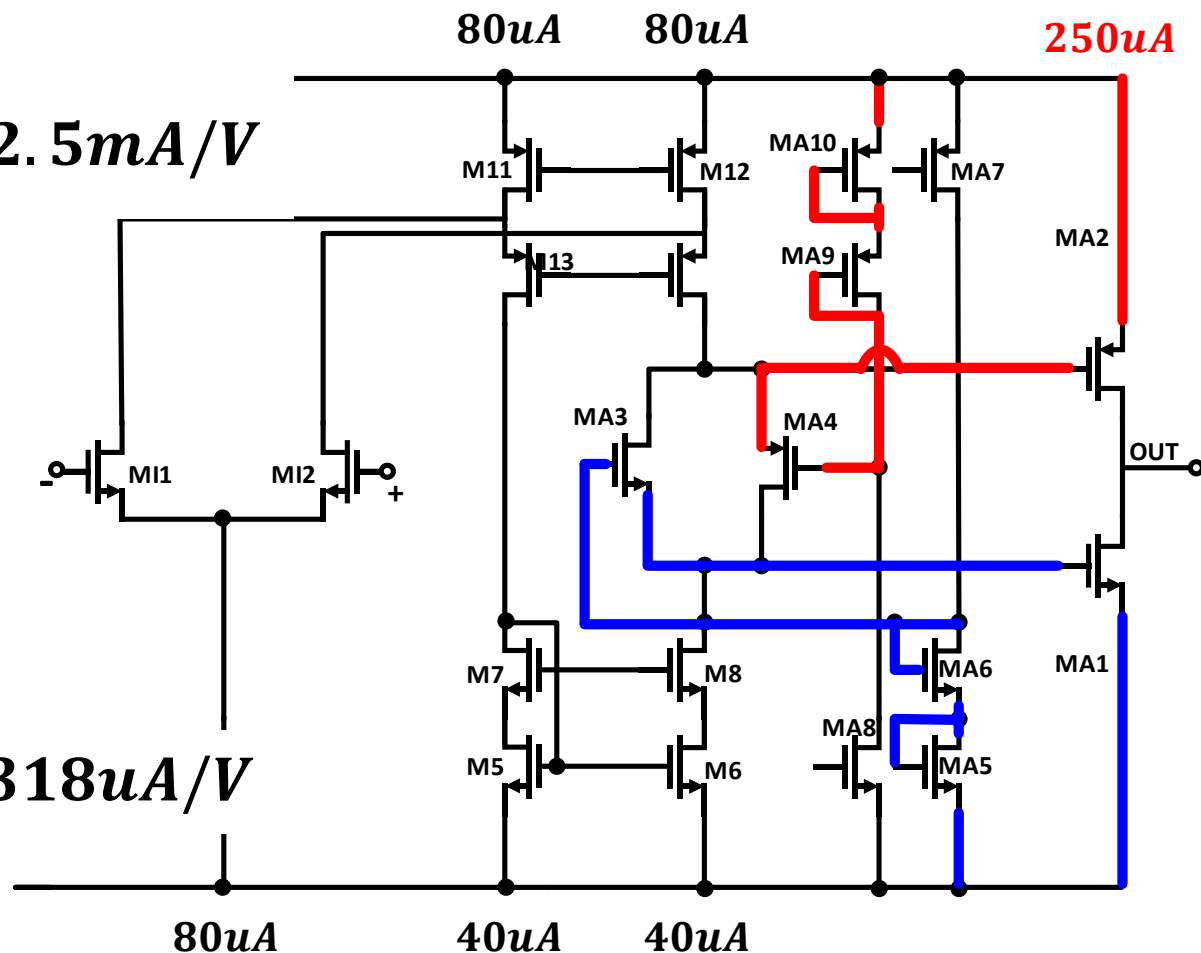
$$g_{m,A1/2} = \frac{4}{3} f_{nd} \cdot 2\pi C_L = 40M * 62.8p = 2.5mA/V$$

$$I_{dDC,A1/2} = 250\mu A$$

- 静态电流是峰值电流的**1/60**
- 在此情况下 **$V_{GST} = 50mV$** , 晶体管开始趋于弱反型区

$$g_{m,I1/2} = GBW \cdot 2\pi C_C = 10M * 31.8p = 318\mu A/V$$

$$I_{dDC,I1/2} = 40\mu A$$



- 根据x10的放大倍数和输入频率估计GBW
  - GBW最低要求为 $10 \times 200K = 2M$ , 按照**10M**进行设计;  $C_L = 10pF$

- 假设 $M_{A4}$ 的尺寸是 $M_{A9/10}$ 的两倍,  
 $I_{DS9} = I_{DS4}$ , 则有电流关系:

$$\frac{I_{DS2}}{I_{DS9}} = \frac{W/L_2}{W/L_9} \left(2 - \frac{1}{\sqrt{2}}\right)^2$$

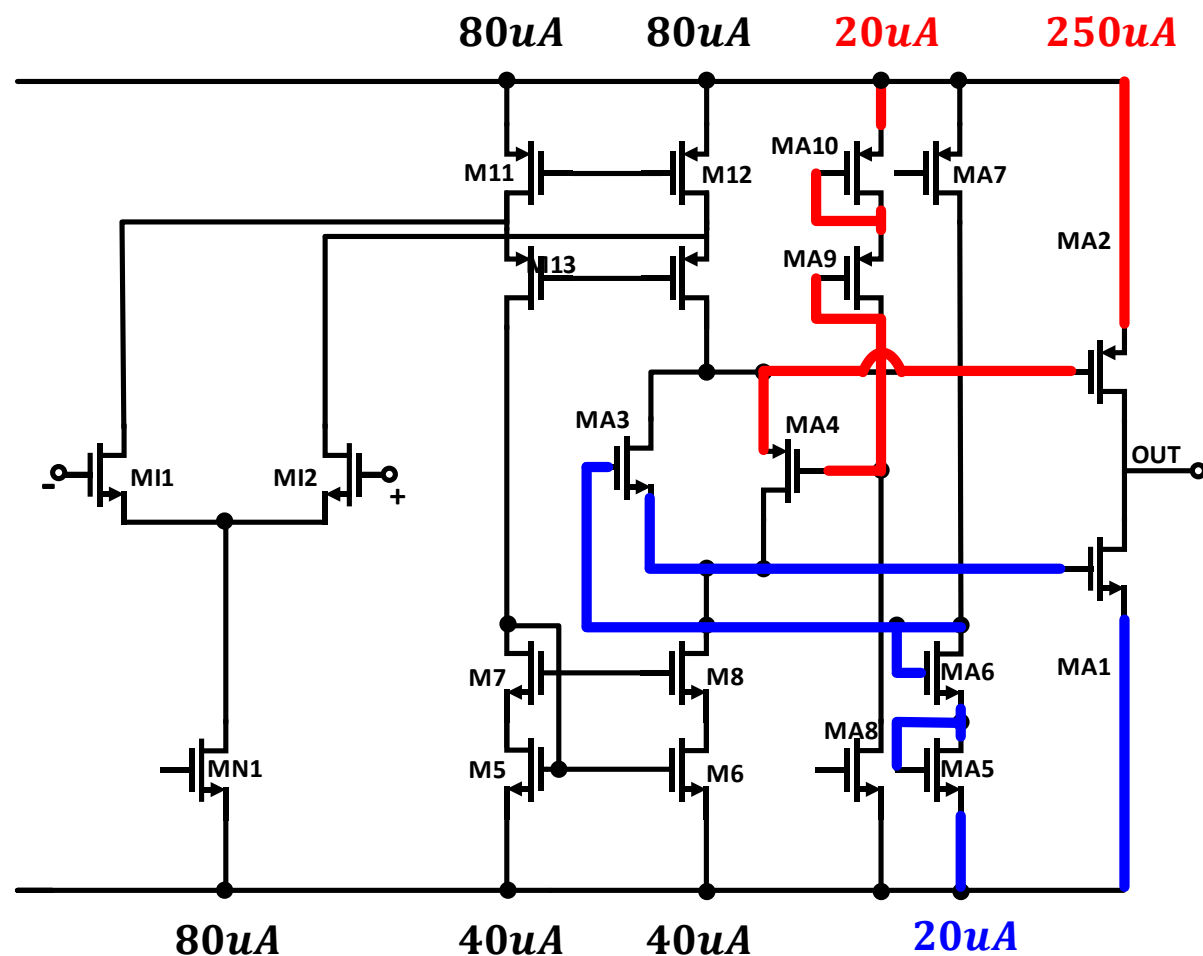
- 令 $M_{A3}$ 和 $M_{A4}$ 平分 $40\mu A$ 电流, 则可求得 $M_{A5-10}$ 的尺寸:

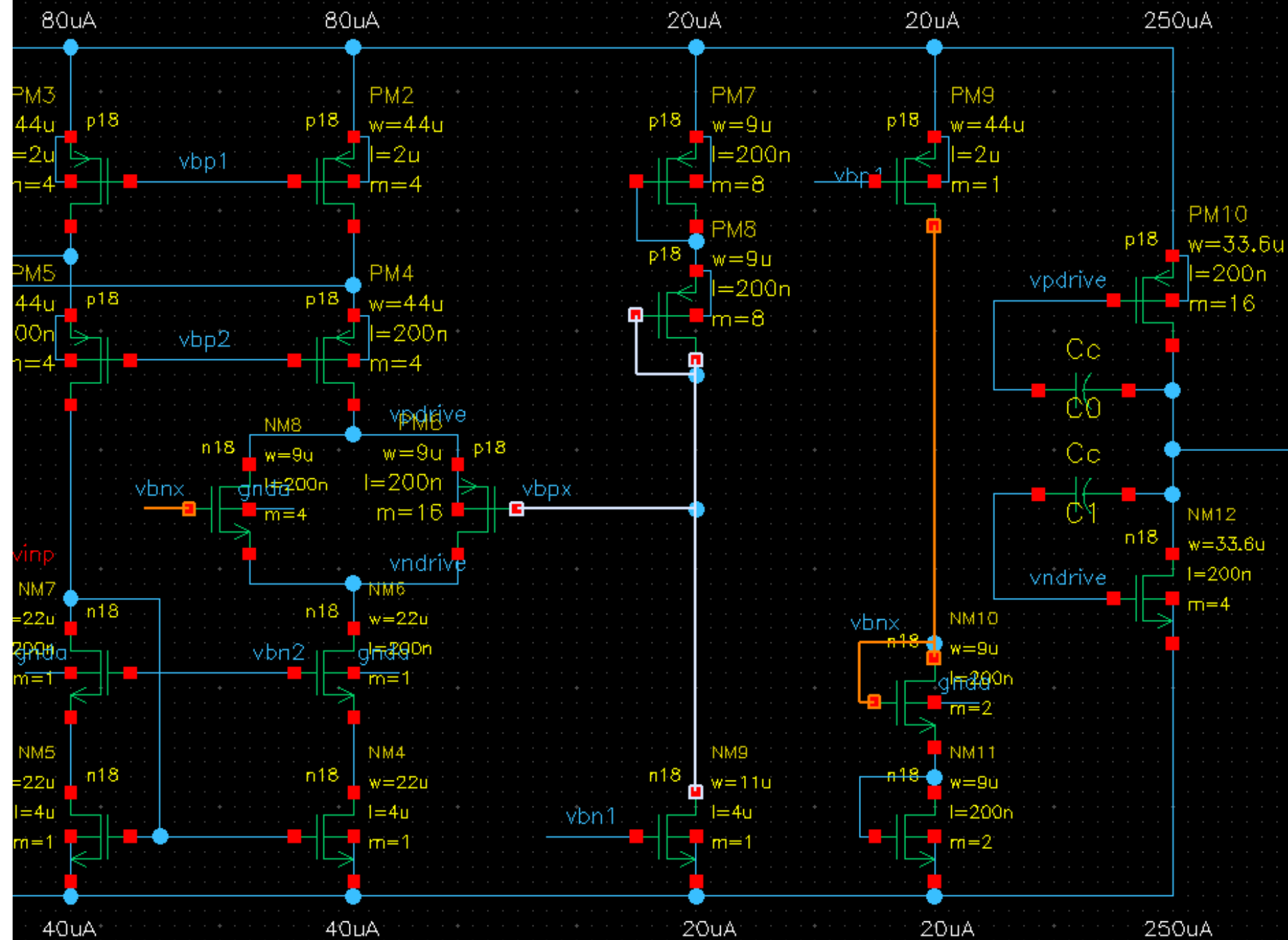
$$\left(\frac{W}{L}\right)_{A5/6} = 90$$

$$\left(\frac{W}{L}\right)_{A9/10} = 360$$

$$\left(\frac{W}{L}\right)_{A3} = 180$$

$$\left(\frac{W}{L}\right)_{A4} = 720$$



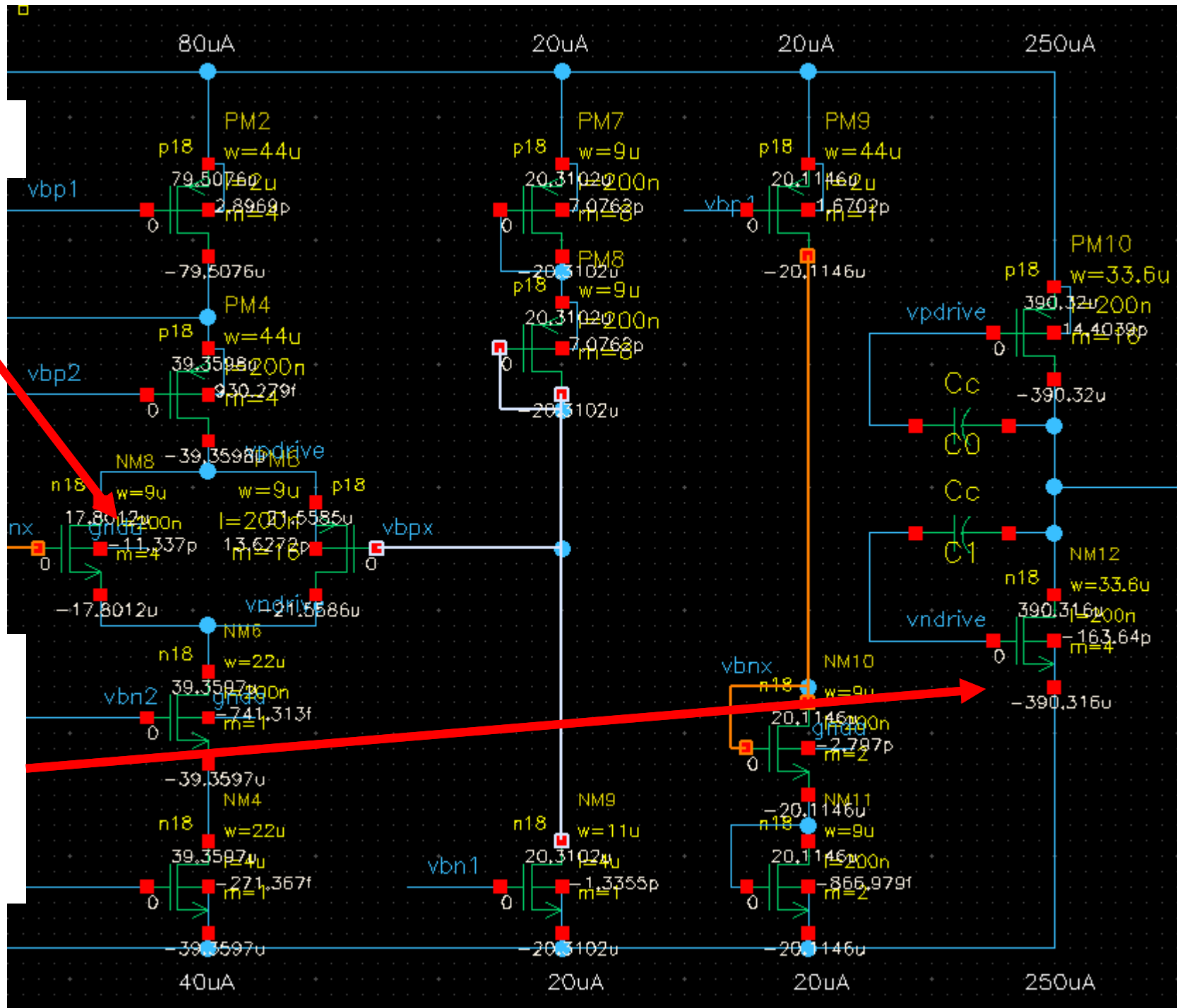




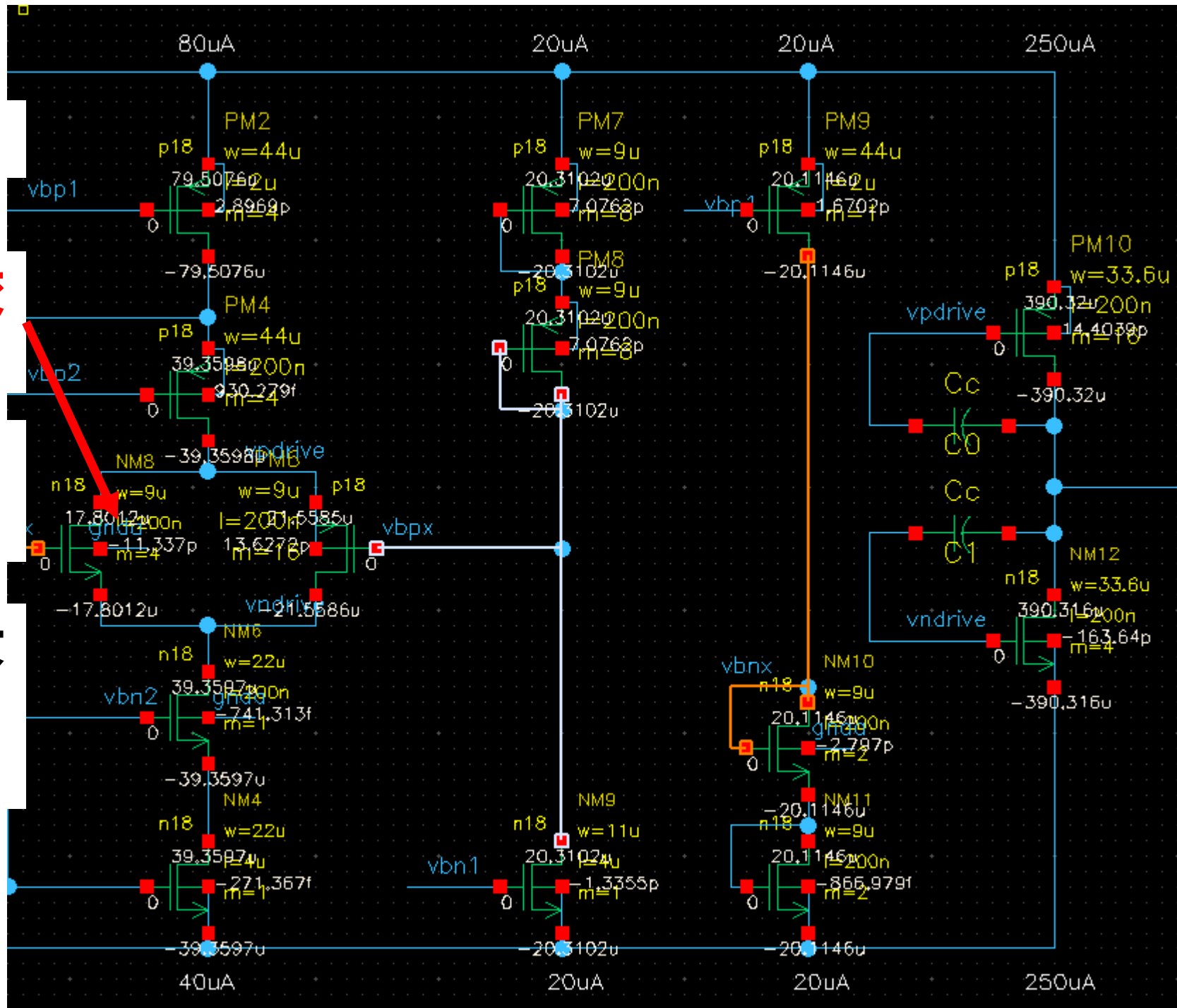
- DC电流偏置基本正确!

- P-N电流基本平衡

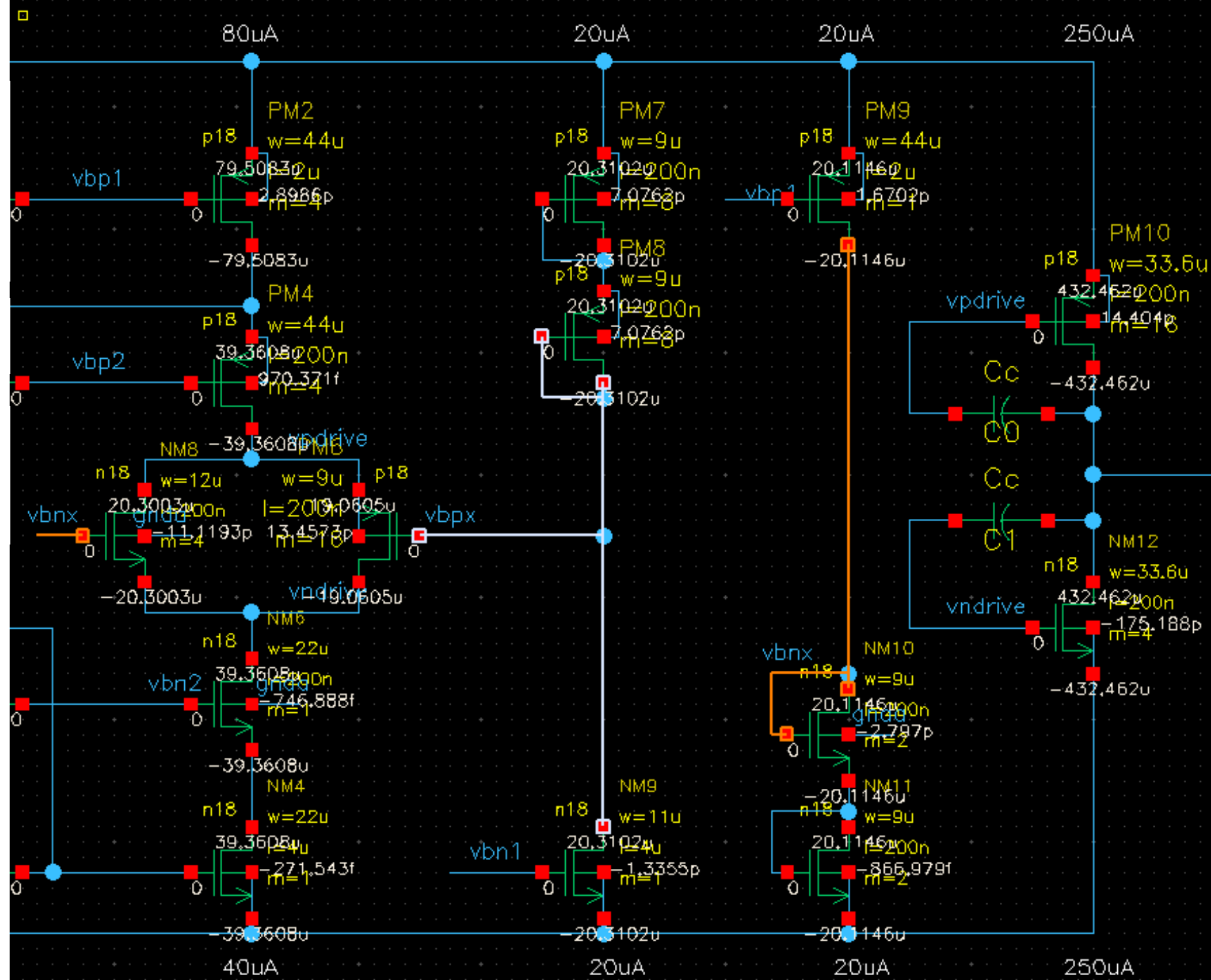
- 输出级静态电流比设计大50%，主要由于二次项的关系在接近弱反型区后不在成立



- P-N偏置电流调整思路
- 从NMOS通过的电流较小，意味着：
- 电路需要更小的 $V_{GSn}$ 才能使得P-N达到平衡
- 增加 $(W/L)_n$ 即可在较大的电流下提供更小的 $V_{GSn}$



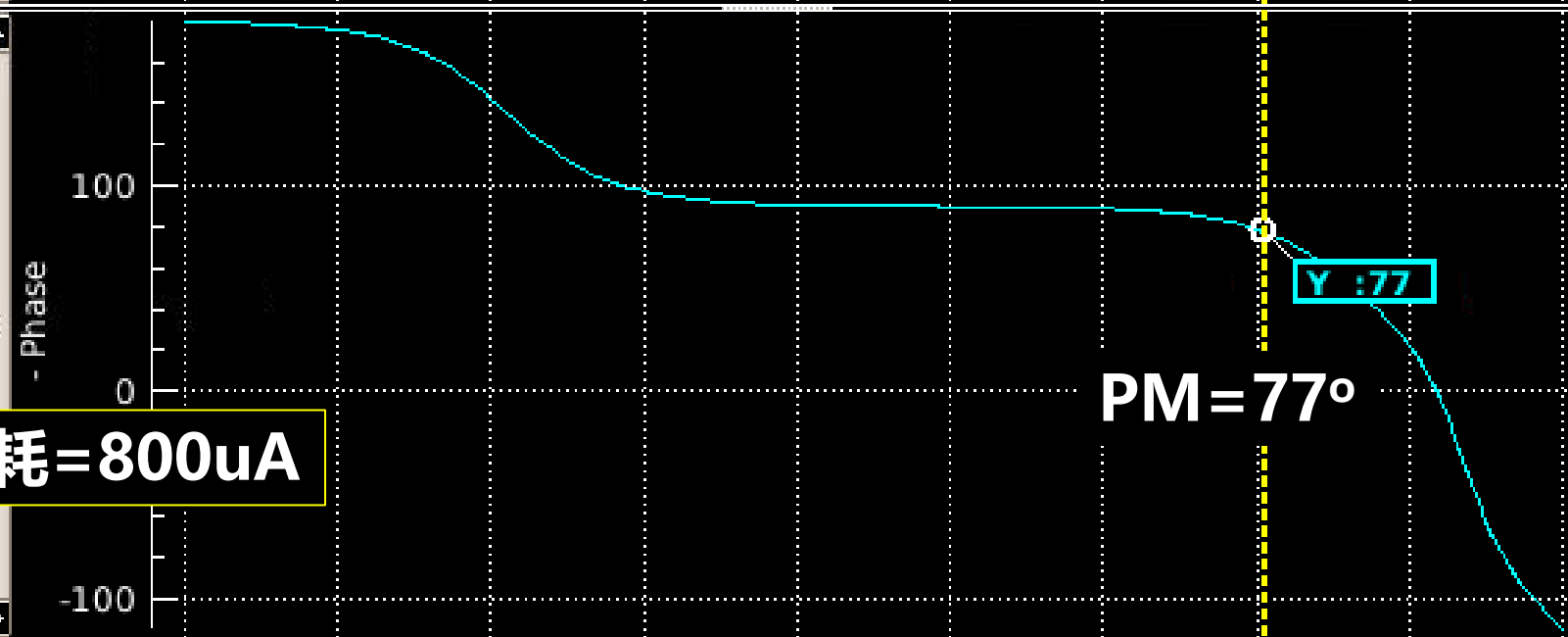
- **增加** $(W/L)_n$ : 从原来的 $36\mu/0.2\mu$ 增加至 $48\mu/0.2\mu$
- P-N电流基本上平衡
- 输出级电流也会有所变化



Loop Gain Nominal



Phase Nominal



DC 电流功耗=800uA

Freq (Hz)

1 10 100 1k 10k 100k 1M 10M 100M 1G

Name

/vin  
/vout

/IO/PM18/D  
/IO/NM20/D

