



# 数字电路基础

---

## 第三章、逻辑门电路

Part 1 二极管、BJT三极管 和  
TTL门电路

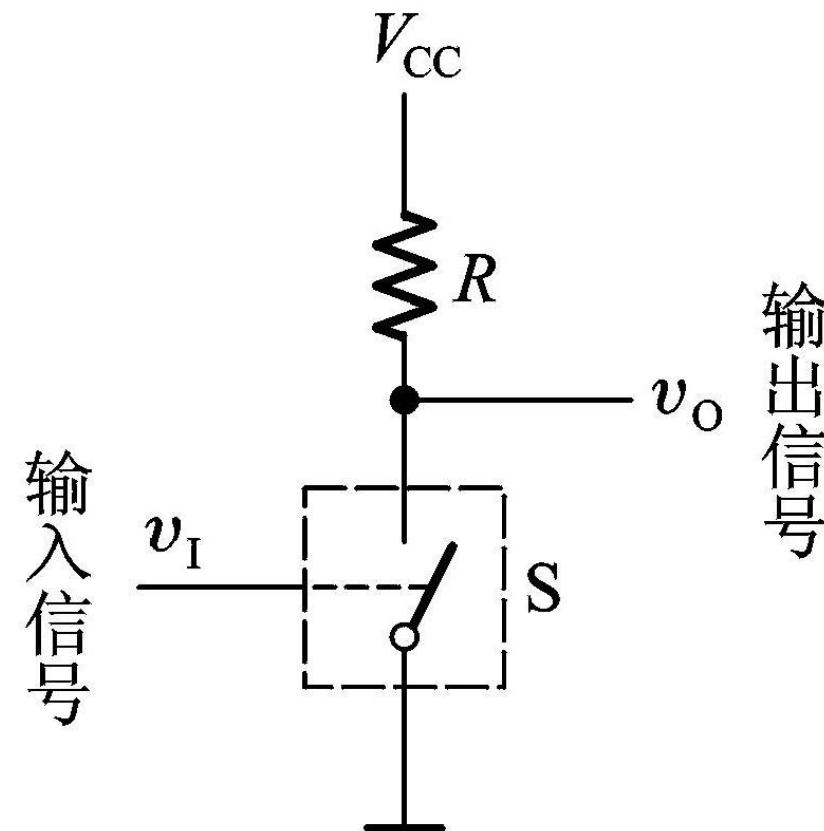


# 第三章 逻辑门电路 —— 引言

- 在电子线路中，用**高、低**电平分别表示二值逻辑的**1**和**0**两种逻辑状态。

**高、低 电平值是相对的！！！**

- 例如：
  - 当开关  $S$  断开后，输出电压  $v_o$  为高电平，当开关  $S$  闭合后，输出为低电平；
  - 通常，开关  $S$  由晶体管电路构成，可以通过输入信号来控制输出信号的电平。





# 第三章 逻辑门电路——引言

## ■ 正逻辑与负逻辑

- 如果以输出高电平表示逻辑1，以低电平表示逻辑0，则这种表示方法称为正逻辑，反之，称为负逻辑。
- 同一个逻辑电路，在不同的逻辑假定下，其逻辑功能是不同的。

例：

A	B	F
$V_L$	$V_L$	$V_L$
$V_L$	$V_H$	$V_L$
$V_H$	$V_L$	$V_L$
$V_H$	$V_H$	$V_H$

(a) 电平关系

A	B	F	逻辑
0	0	0	
0	1	0	
1	0	0	
1	1	1	与

(b) 正逻辑

A	B	F	逻辑
1	1	1	
1	0	1	
0	1	1	
0	0	0	或

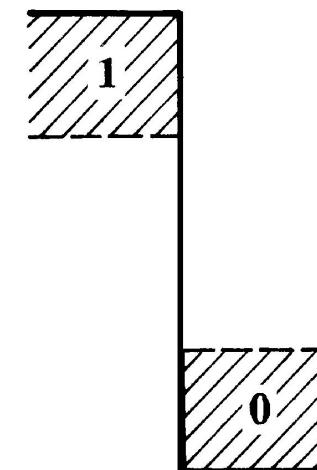
(c) 负逻辑

本门课通常采用正逻辑

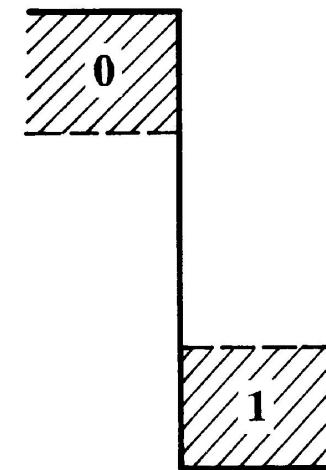
# 第三章 逻辑门电路——引言

## ■ 正逻辑与负逻辑（如图）

- 既然只要能够区分出高低电平就可以确定所表示的逻辑状态，那么，**高低电平都有一个允许的范围；**
- 数字电路对元器件的精度以及电源的稳定性要求都要比模拟电路低。



正逻辑



负逻辑



# 第三章 逻辑门电路 —— 引言

- 定义：实现基本逻辑运算和复合逻辑运算的电路称为**门电路**；
- 常用的门电路有与非门、或非门、与或非门、异或门、同或门等；
- 门电路中的晶体管经常处于“开”、“关”的工作状态（对应逻辑函数的高、低电平）：
  - PN结与二极管：导通、截止；
  - 双结型三极管（BJT）：饱和、截止。
  - 场效应管（CMOS）：导通、截止；



# 第三章 逻辑门电路

§ 3.1 二极管和BJT三极管的开关特性

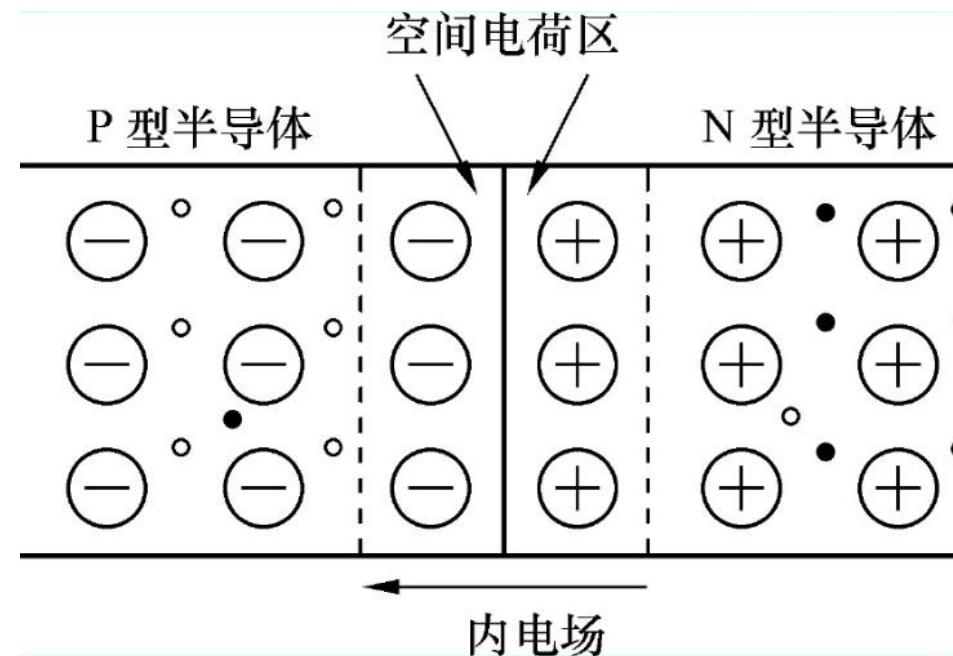
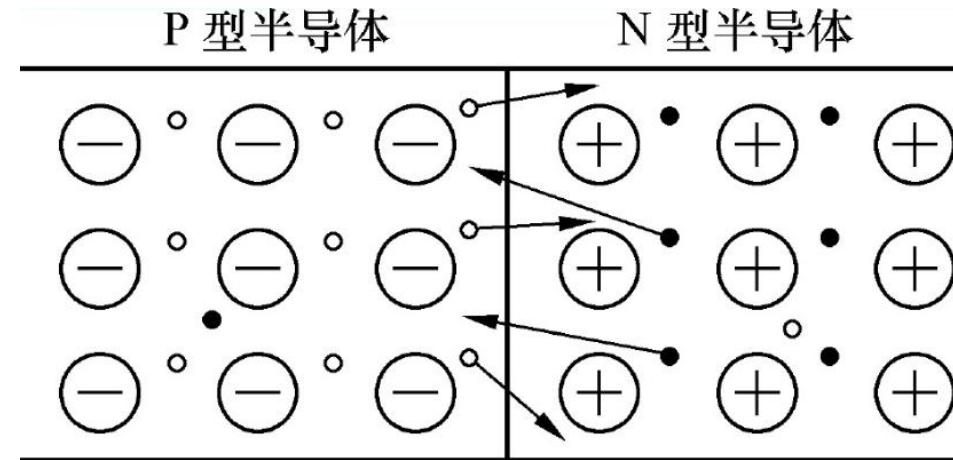
§ 3.2 TTL门电路

§ 3.3 MOS-FET元件的开关特性

§ 3.4 CMOS门电路

§ 3.5 TTL电路与CMOS电路的接口

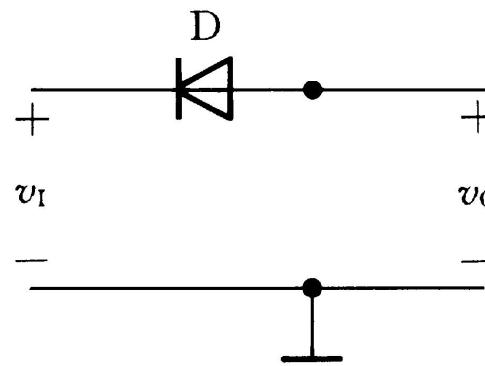
## § 3.1 分立元件门电路——PN结



## § 3.1 分立元件门电路——二极管、三极管

### ■ 半导体二极管的开关特性

#### 二极管

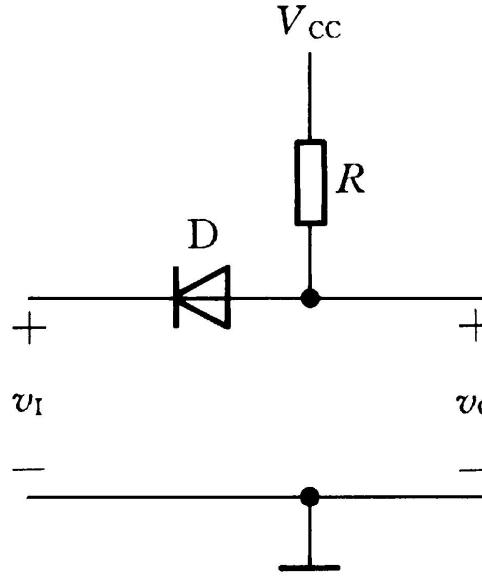


- (1) 当  $V_o - V_i$  大于某阈值时，导通，  
等效于开关闭合，导通电阻很小
- (2) 当  $V_o - V_i$  小于某阈值时，截止，  
等效于开关断开，  
截止电阻通常等效为无穷大

硅二极管的阈值电压约等于0.7V

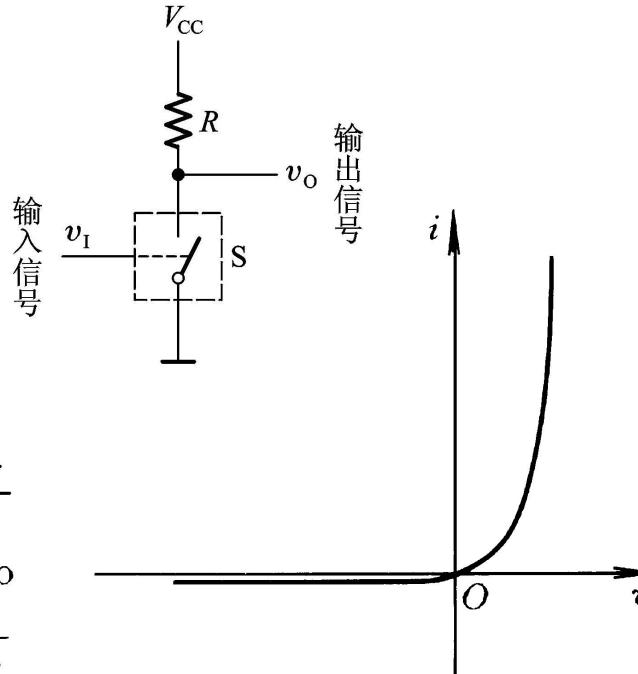
# § 3.1 分立元件门电路——二极管、三极管

## ■ 半导体二极管的开关特性



二极管开关电路

$v_I = \text{低}$ 时导通，输出为低  
 $v_I = \text{高}$ 时截止，输出为高



理想二极管伏安特性

$I_S$ : 反向饱和电流，与材料、工艺、几何尺寸有关，定值；

热力学电压  $V_T = kT/q$

$V_T$ : 常温下， $26\text{mV}$

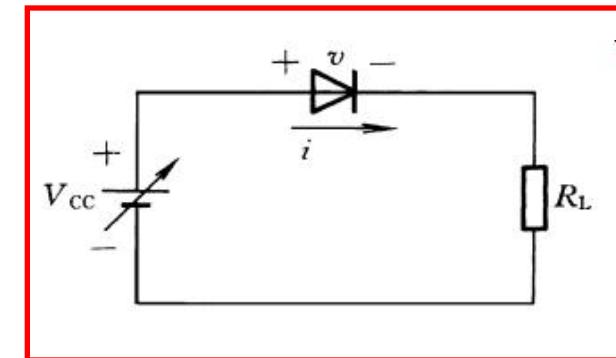
PN结电流方程

$$i_D = I_S (e^{v/V_T} - 1)$$

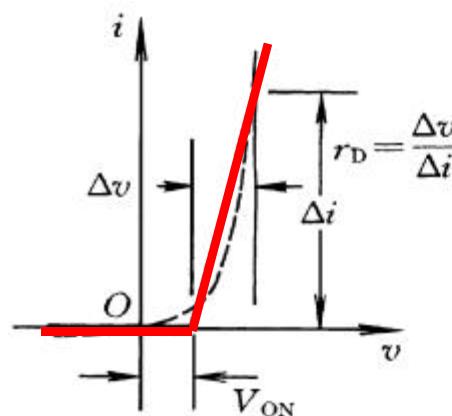
## § 3.1 分立元件门电路——二极管、三极管

### ■ 二极管伏安特性的近似方法

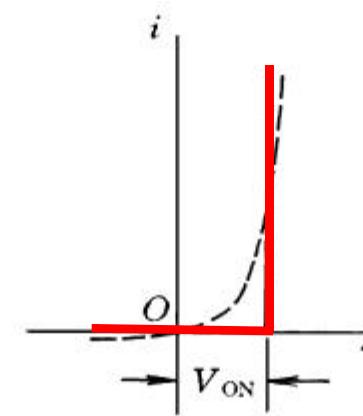
$V_{CC}$ 外部等效电压； $R_L$ 外部等效电阻



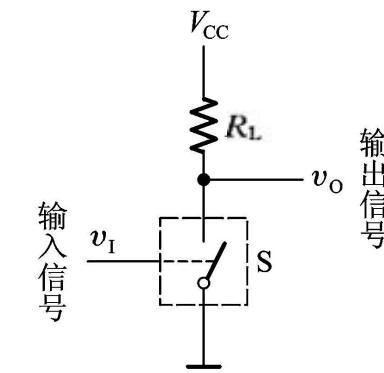
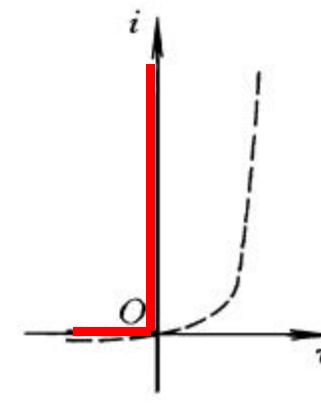
$V_{CC}$ 、 $R_L$ 较小



$V_{CC}$ 较小， $R_L$ 大



$V_{CC}$ 、 $R_L$ 大



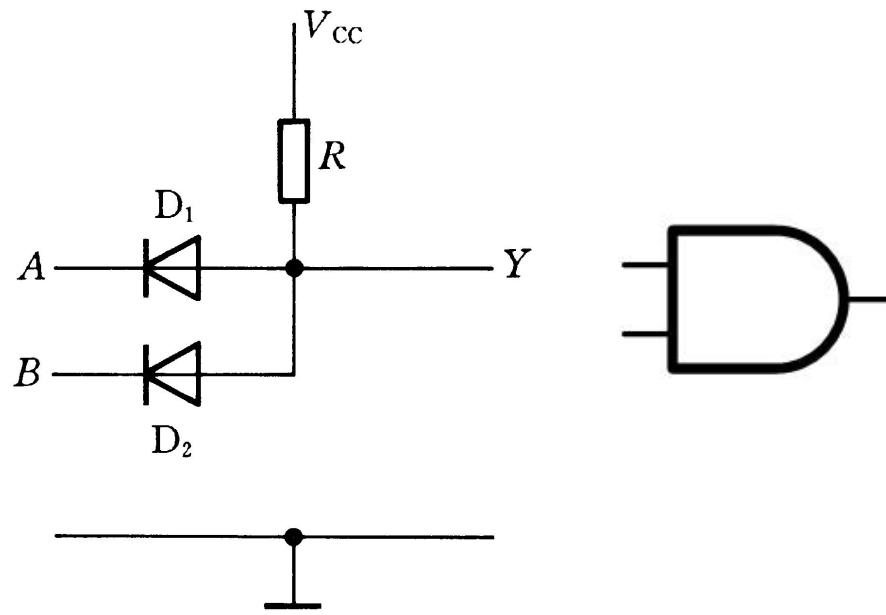
Von 约为 0.7V

## § 3.1 分立元件门电路——二极管、三极管

### ■ 二极管与门电路

$V_{CC}=5V$

输入0V代表逻辑0  
输入3V代表逻辑1



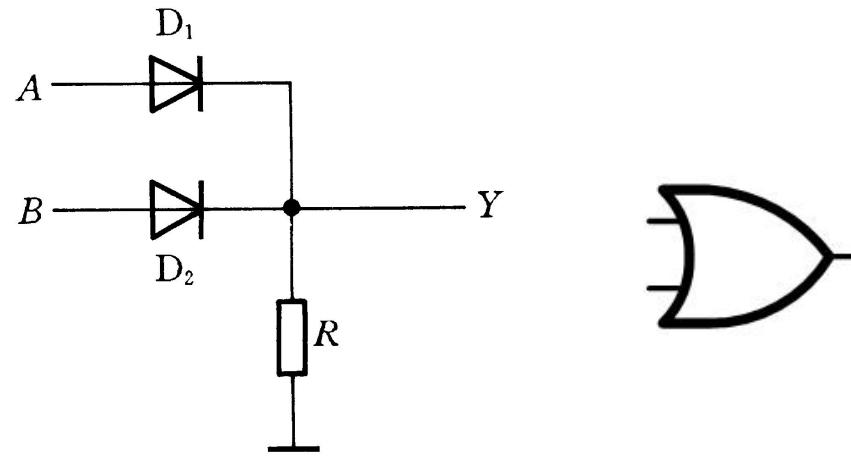
输入		输出
$V_A$ (V)	$V_B$ (V)	$V_Y$ (V)
0	0	0.7
0	3	0.7
3	0	0.7
3	3	3.7

## § 3.1 分立元件门电路——二极管、三极管

### ■ 二极管或门电路

$$V_{CC}=5V$$

输入0V代表逻辑0  
输入3V代表逻辑1



输入		输出 $V_Y$ (V)
$V_A$ (V)	$V_B$ (V)	
0	0	0
0	3	2.3
3	0	2.3
3	3	2.3

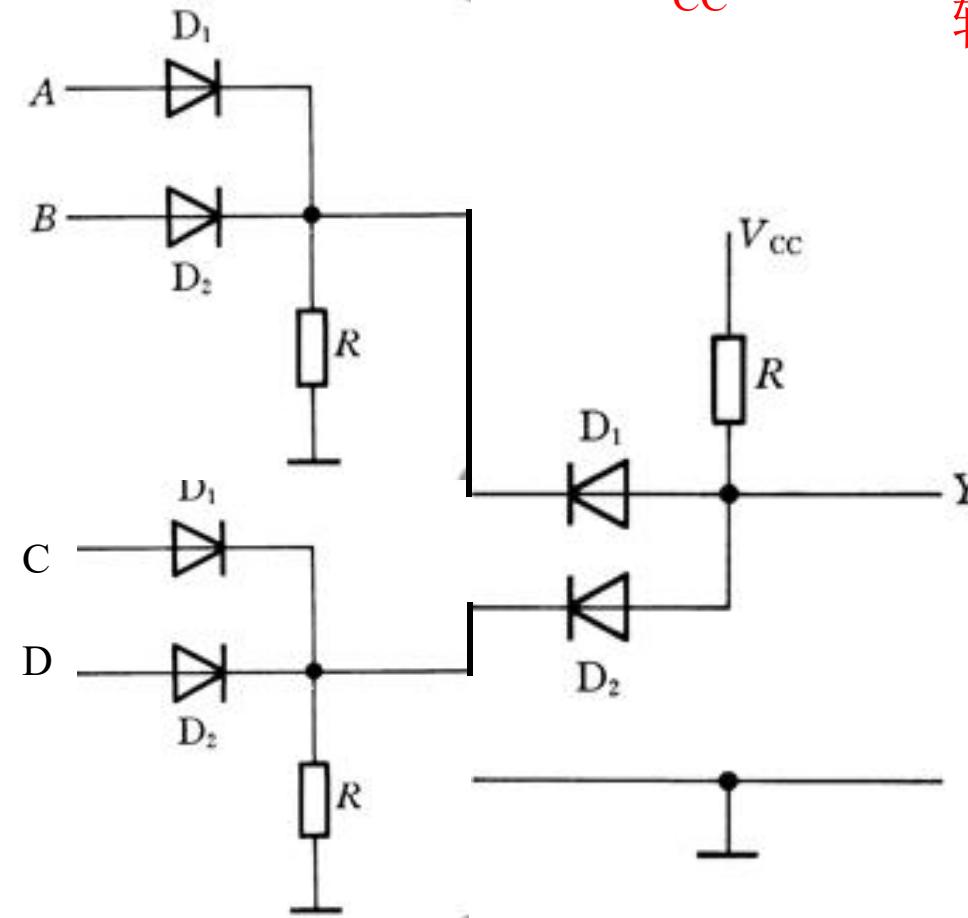
二极管门电路虽然简单，但是存在严重缺点。输出高低电平与输入高低电平不相同，相差一个二极管的导通压降，无法级联！

## § 3.1 分立元件门电路——二极管、三极管

### ■ 二极管或门电路

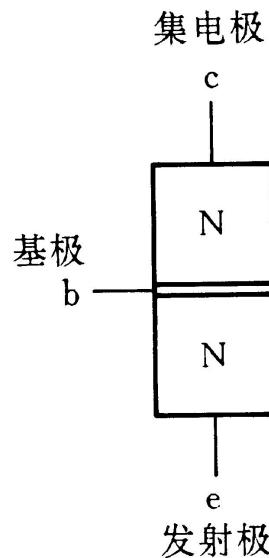
$V_{CC}=5V$

输入0V代表逻辑0  
输入3V代表逻辑1

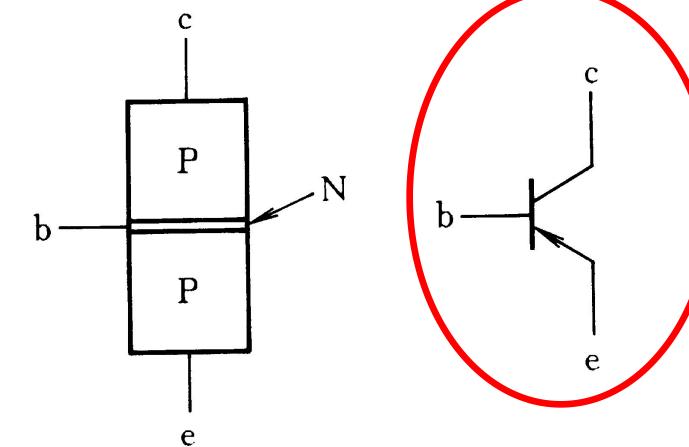


## § 3.1 分立元件门电路——二极管、三极管

- 半导体BJT三极管的开关特性
  - BJT三极管的结构



NPN型



PNP型



## § 3.1 分立元件门电路——二极管、三极管

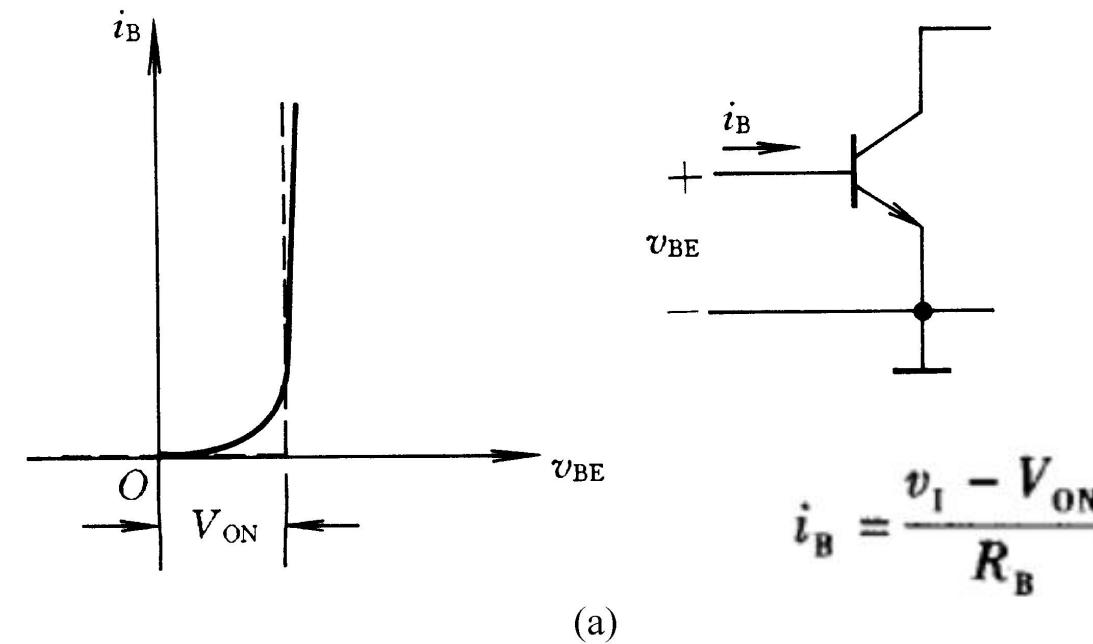
- 发射区的掺杂浓度最高；  
发射载流子
- 基区很薄，且掺杂浓度最低，  
一般在几个微米至几十个微米  
传送控制载流子
- 集电区掺杂浓度低于发射区，  
且面积大；  
收集载流子

## § 3.1 分立元件门电路——二极管、三极管

### ■ 双极型三极管输入特性（基极-发射极回路）

- 三极管的输入电压电流特性近似为指数曲线
- 通常用折线近似
- 硅管 $V_{ON}$ ：导通电压约为0.7V

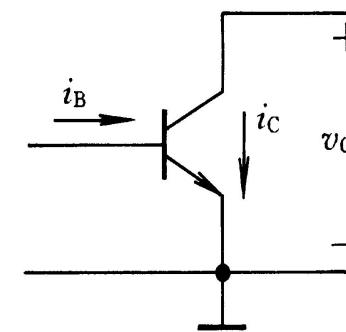
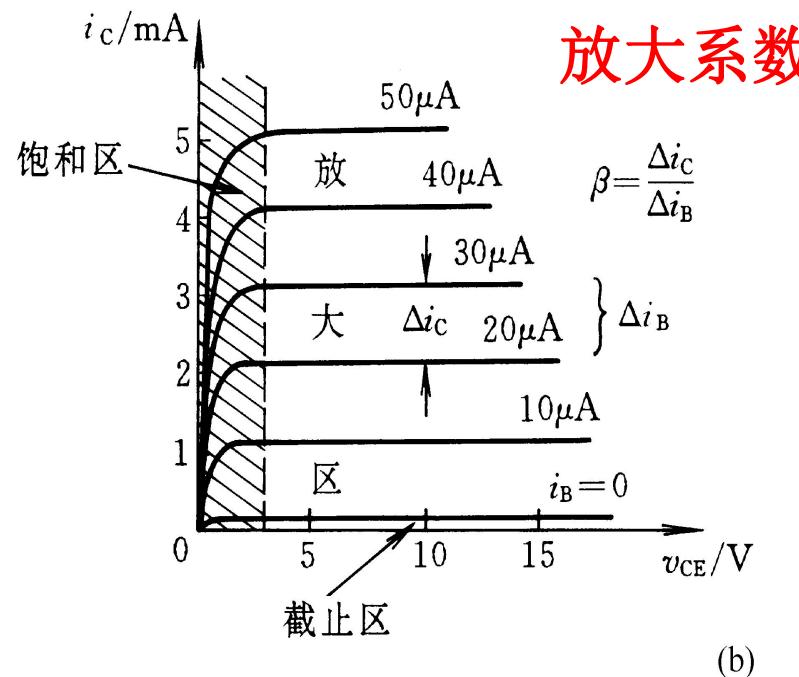
等效于PN结



## ■ 双极型三极管输出特性（集电极-发射极回路）

➤ 输出特性曲线可分为三个区域：放大区，饱和区，截止区

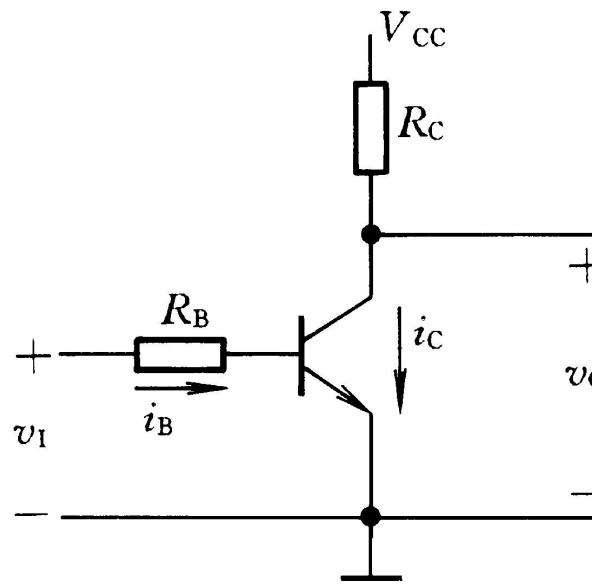
- 在放大区  $i_C$  随  $i_B$  的变化成正比变化（**放大系数**），几乎不受  $v_{CE}$  的影响；
- 在饱和区，  $i_C$  不随  $i_B$  成正比变化，而趋向饱和，硅三极管的饱和  $v_{CE(sat)}=0.6\sim0.7V$ ，在深度饱和下，  $v_{CE(sat)}$  在  $0.3V$  以下；



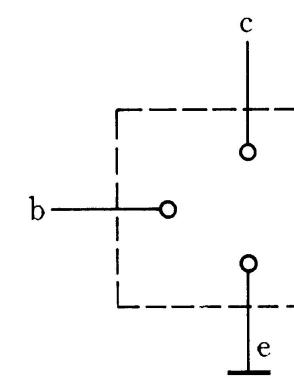
**三极管：Ic受Ib控制  
电流控制的电流源。**

## § 3.1 分立元件门电路——二极管、三极管

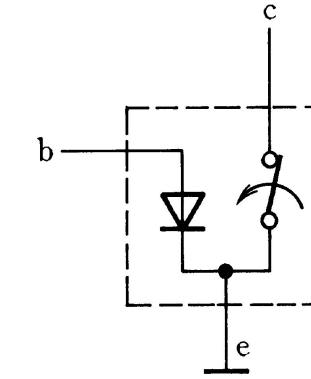
### ■ 双极型三极管开关电路



输出高



输出低



等效：截止 导通

( $V_i = 0$ )

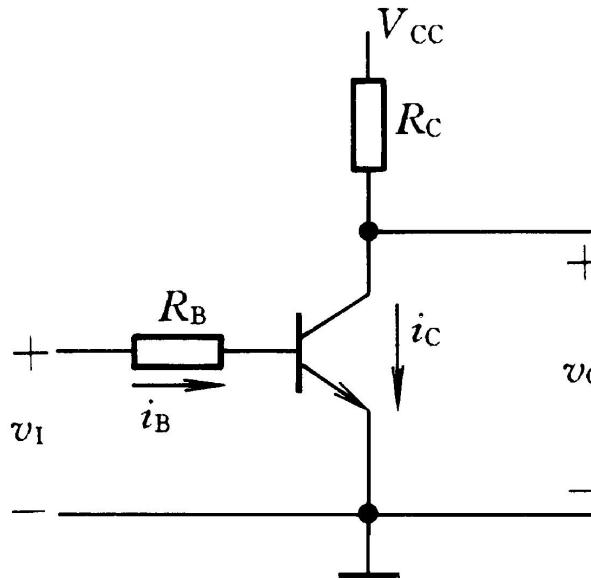
( $V_i > V_{on}$ )

$$i_B = \frac{v_I - V_{on}}{R_B}$$

$$\begin{aligned} v_O &= v_{CE} = V_{CC} - i_C R_C \\ &= V_{CC} - \beta i_B R_C \end{aligned}$$

## § 3.1 分立元件门电路——二极管、三极管

### ■ 双极型三极管开关电路（深度饱和）



当 $v_I$ 持续升高， $i_B$ 增加， $R_c$ 上压降增大并接近 $V_{CC}$ 时，**三极管压降接近0（理想开关）**，从而具有很小的饱和导通压降 $V_{CE(sat)}$ 和导通内阻 $R_{CE(sat)}$ ，处于深度饱和状态。此时，深度饱和所需的基极电流为

$$I_{BS} = \frac{V_{CC} - V_{CE(sat)}}{\beta(R_c + R_{CE(sat)})}$$

因此，为了使得三极管处于深度饱和状态，所需基极电流必须大于深度饱和电流。

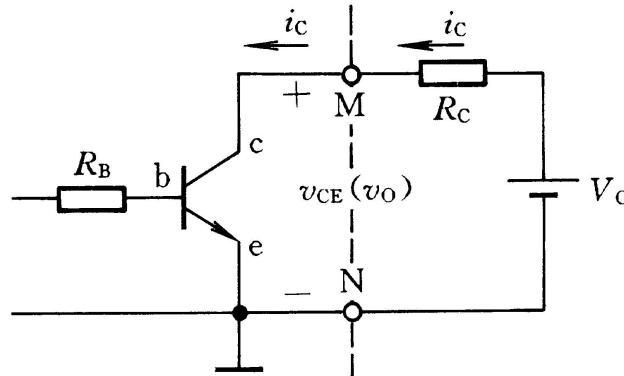
$$i_B = \frac{v_I - V_{ON}}{R_B}$$

## § 3.1 分立元件门电路——二极管、三极管

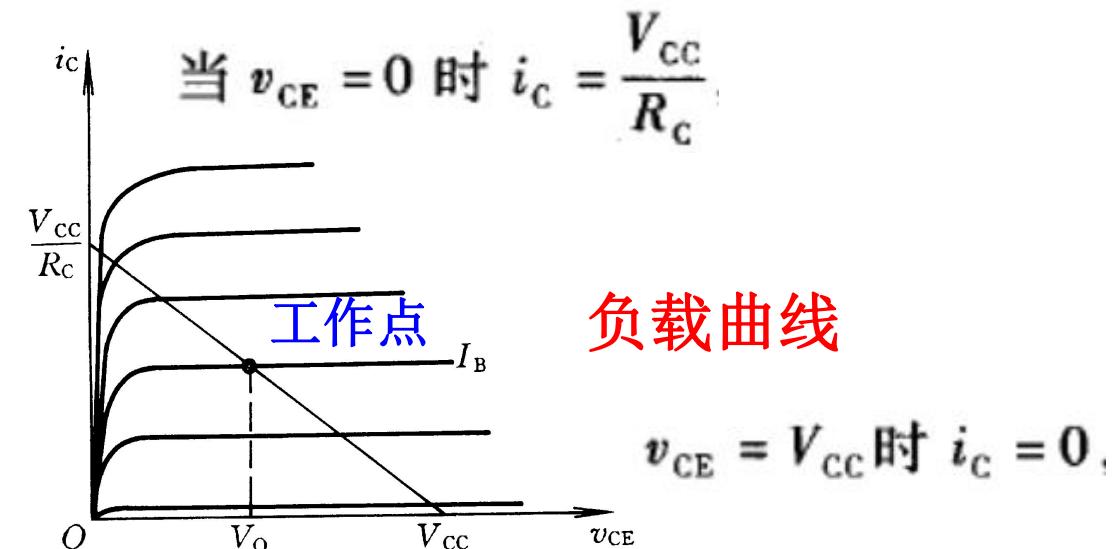
如何判断三极管工作点状态？

➤ 作图法分析：

- 取固定的负载；
- 输出特性曲线 v.s. 负载曲线。



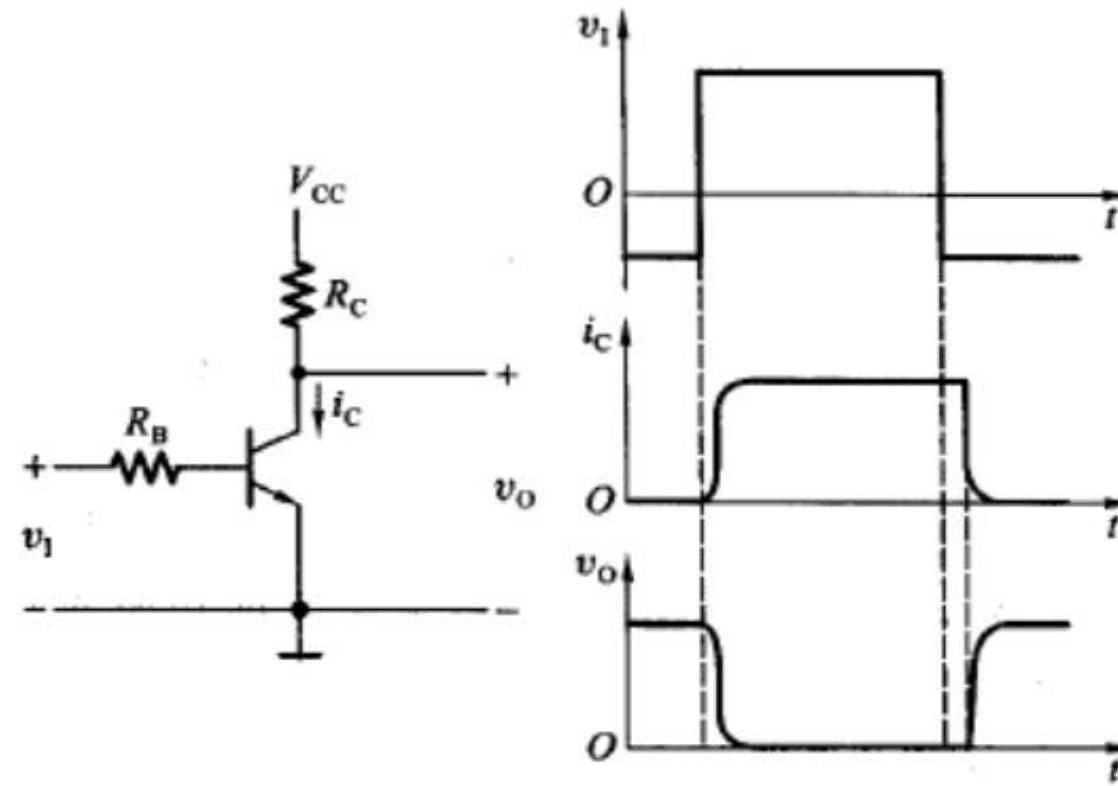
$$\begin{aligned}v_0 &= v_{CE} = V_{CC} - i_C R_C \\&= V_{CC} - \beta i_B R_C\end{aligned}$$



## § 3.1 分立元件门电路——二极管、三极管

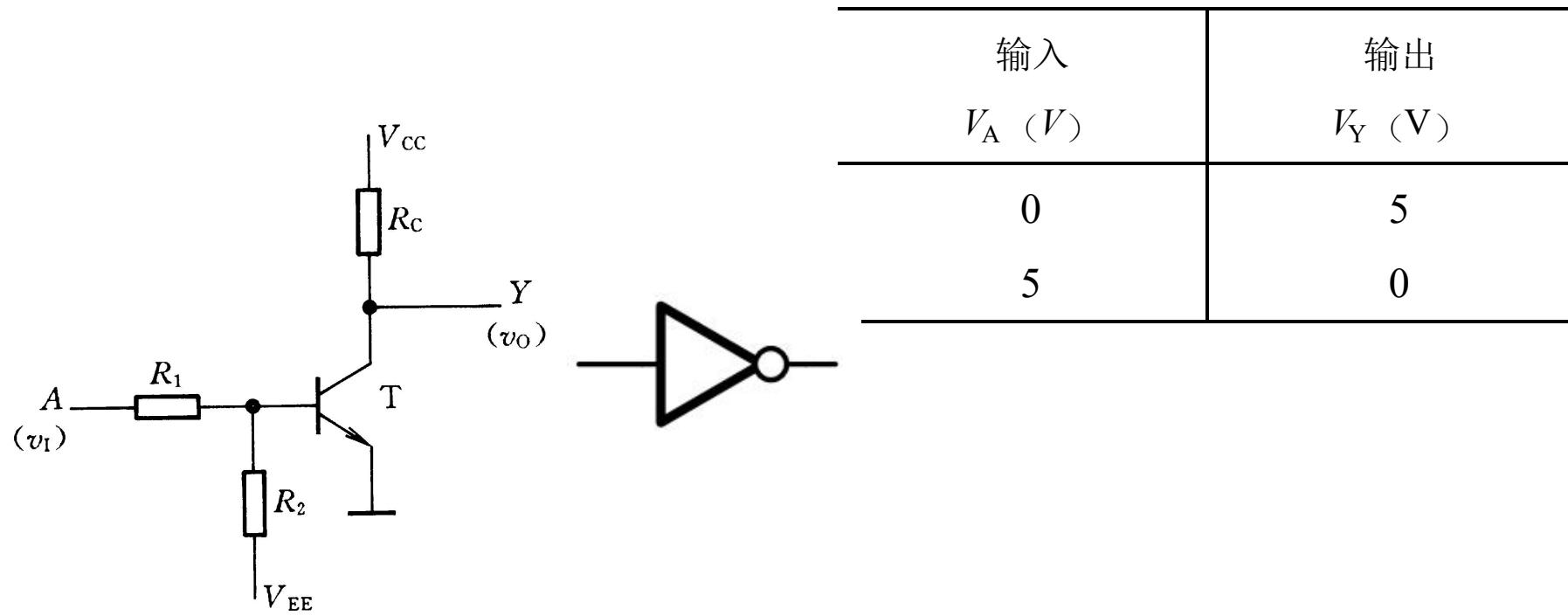
### 三极管动态开关特性

- 内部电荷建立与消散需要的时间



## § 3.1 分立元件门电路——二极管、三极管

### ■ 三极管非门电路



实际反相器考虑到功耗、级联、稳定性等，不会这么简单



## § 3.2 TTL门电路

**74系列 TTL** : Transistor-Transistor Logic

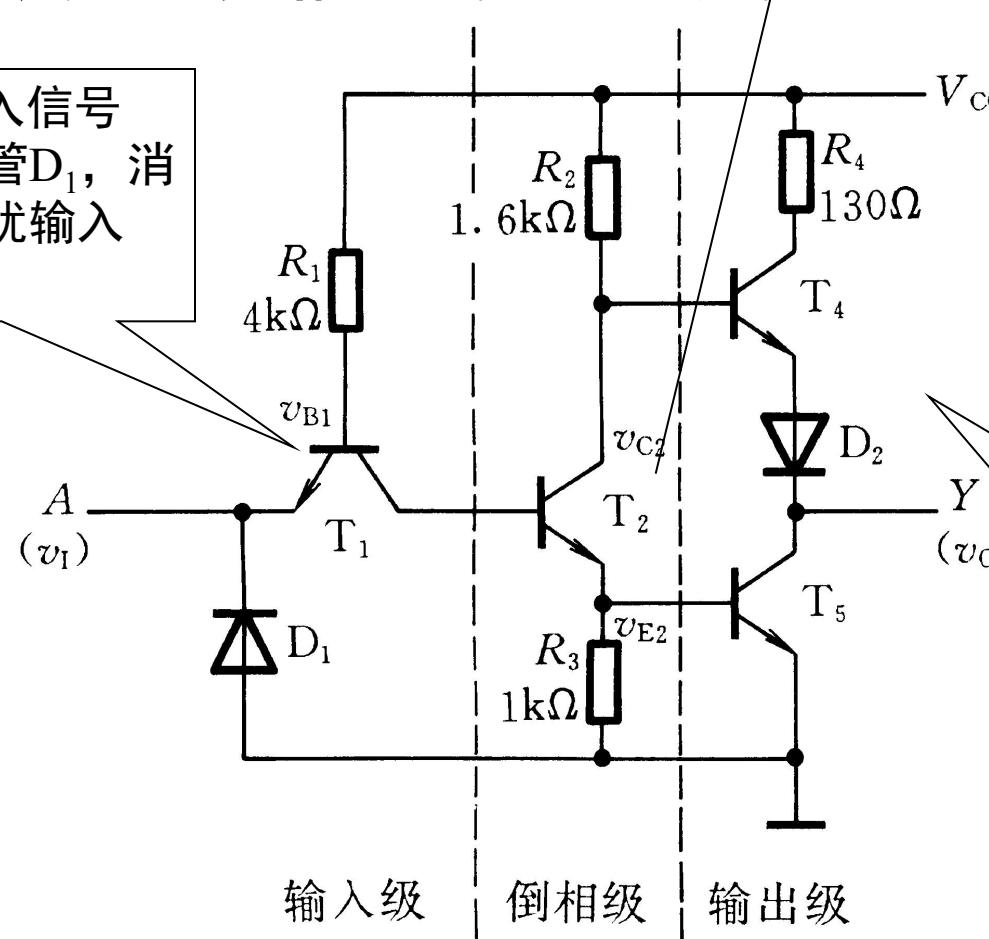
提纲:

- TTL反相器的结构与原理
- TTL反相器的输入输出特性
- TTL反相器的动态特性
- TTL门电路及其扩展

## § 3.2.1 TTL反相器的结构与原理

### ■ 74系列TTL反相器的结构与原理

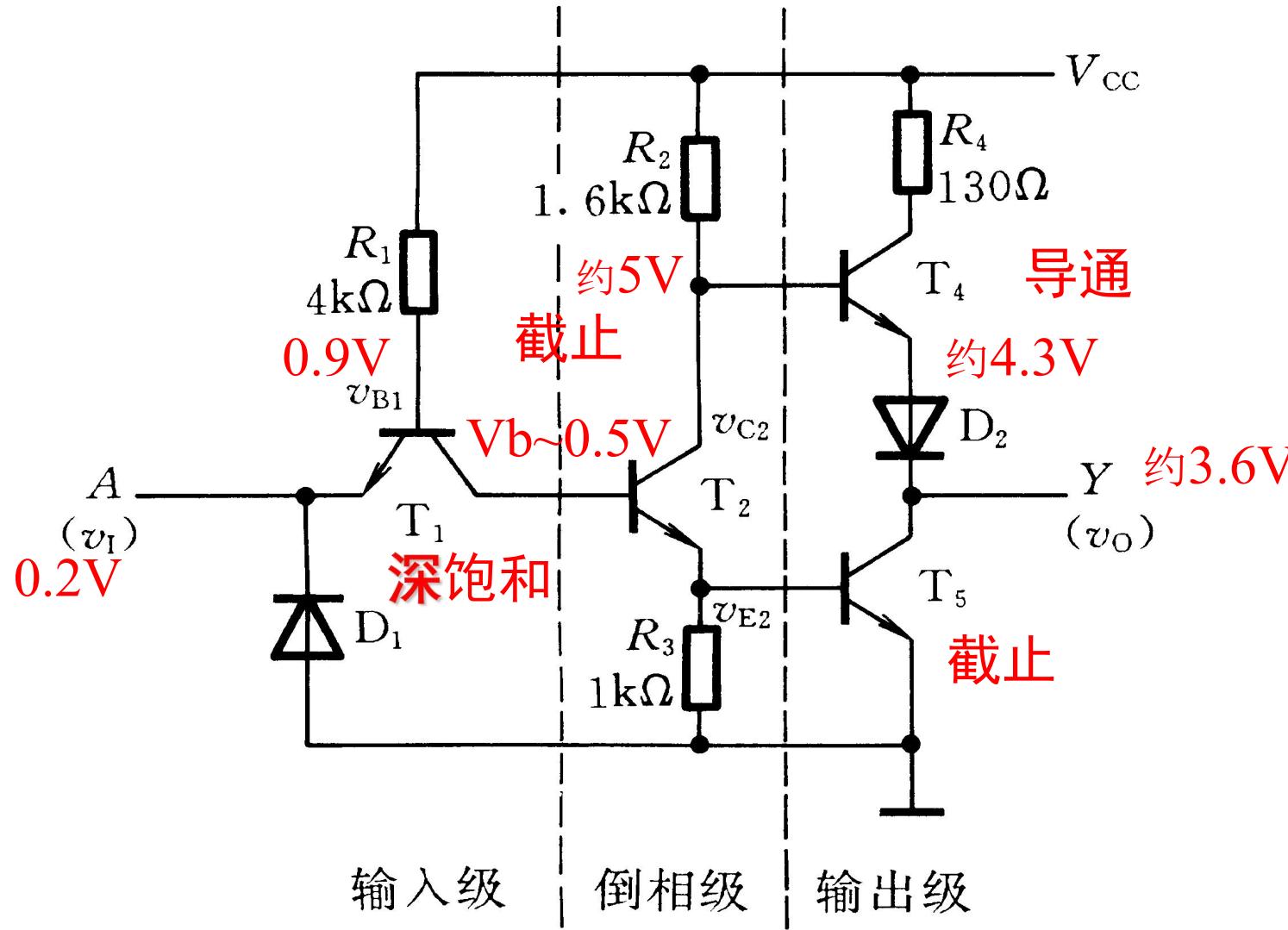
- ✓  $T_1$ 传递输入信号
- ✓ 钳位二极管 $D_1$ ，消除负相干扰输入



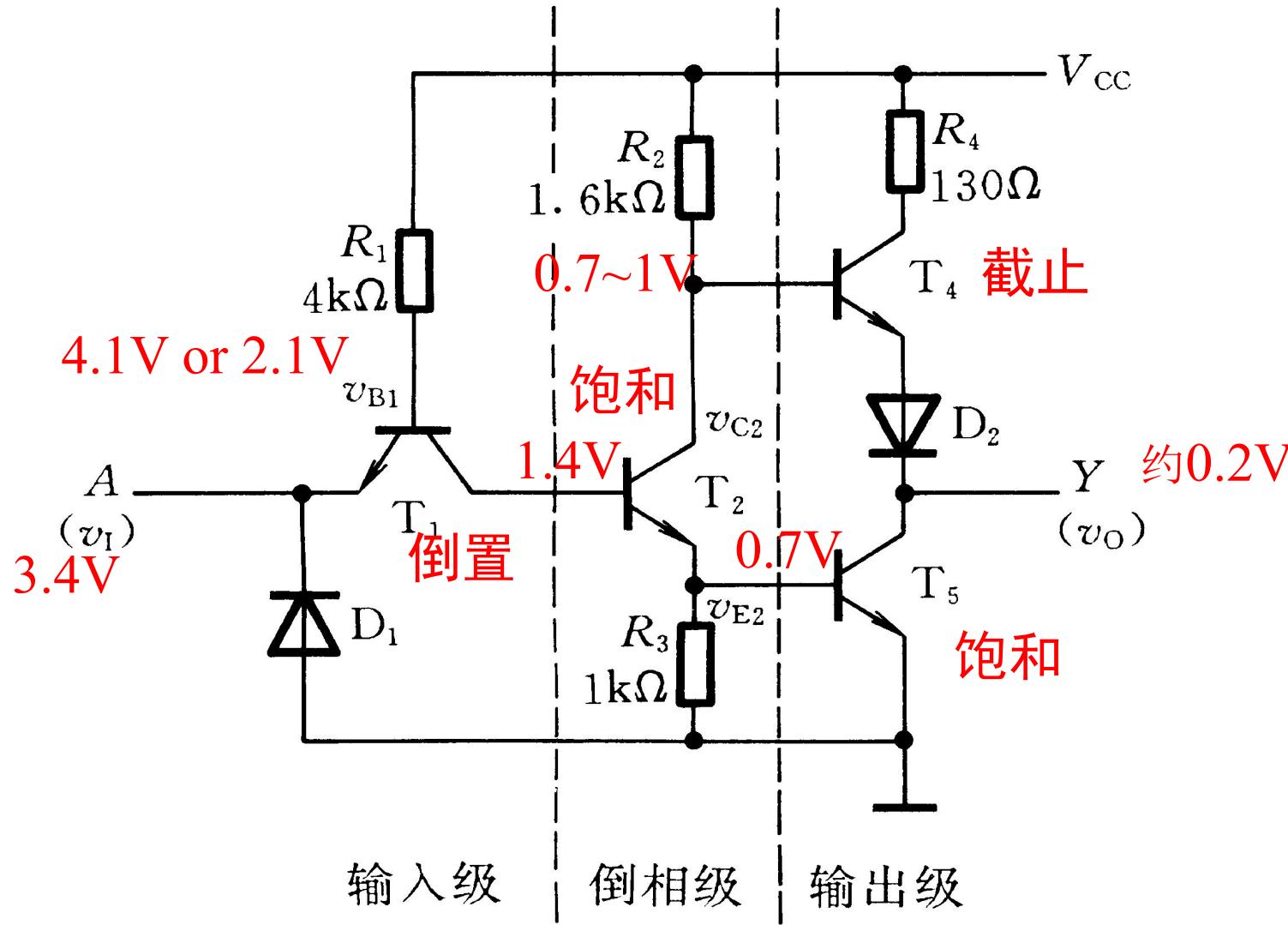
- ✓ 利用  $T_2$  放大作用，为  $T_5$  提供较大的基极电流，加速  $T_5$  导通/截止
- ✓  $T_2$  和电阻  $R_2$ 、 $R_3$  组成的放大器有两个反相的输出端  $V_{C2}$  和  $V_{E2}$ ，驱动  $T_5$ 、 $T_4$  组成的推挽式输出级

- ✓  $T_5$  和  $T_4$  受两个互补信号  $V_{e2}$  和  $V_{c2}$  的驱动，因此总是一个导通，另一个截止
- ✓ 推挽式输出级
- ✓  $D_2$  确保  $T_5$  饱和导通时  $T_4$  可靠截止

$$V_{CC} = 5V \quad V_{IH} = 3.4V, V_{IL} = 0.2V \quad V_{ON} \text{ 为 } 0.7V$$



输入为低电平时，输出为高电平



输入为高电平时，输出为低电平

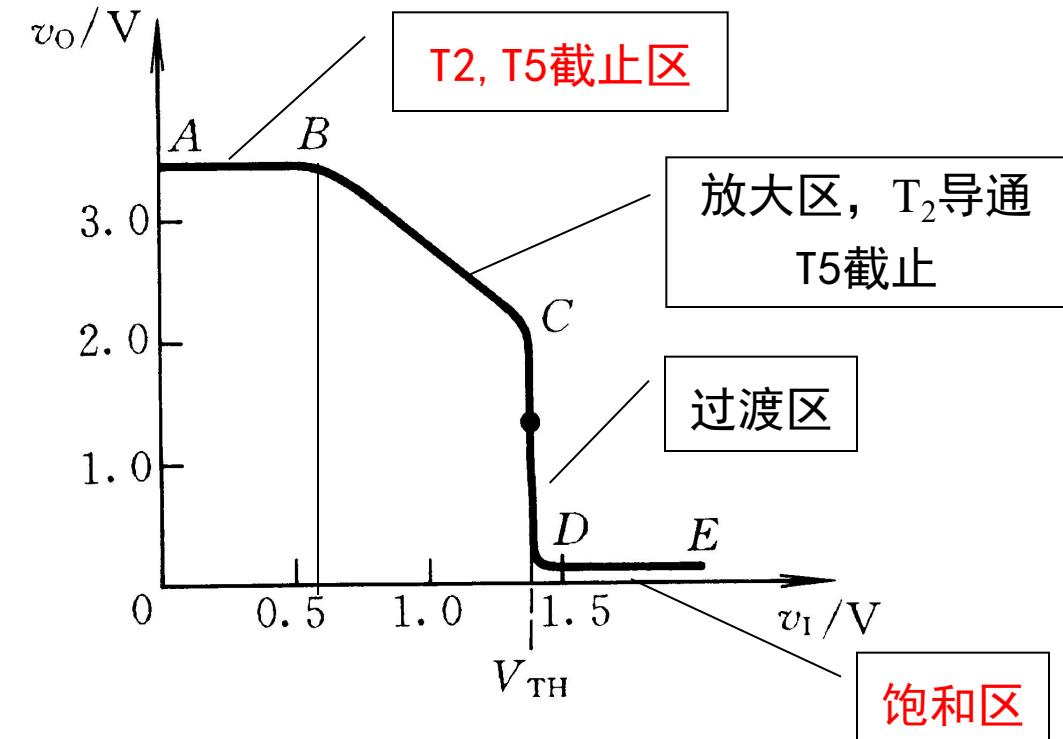
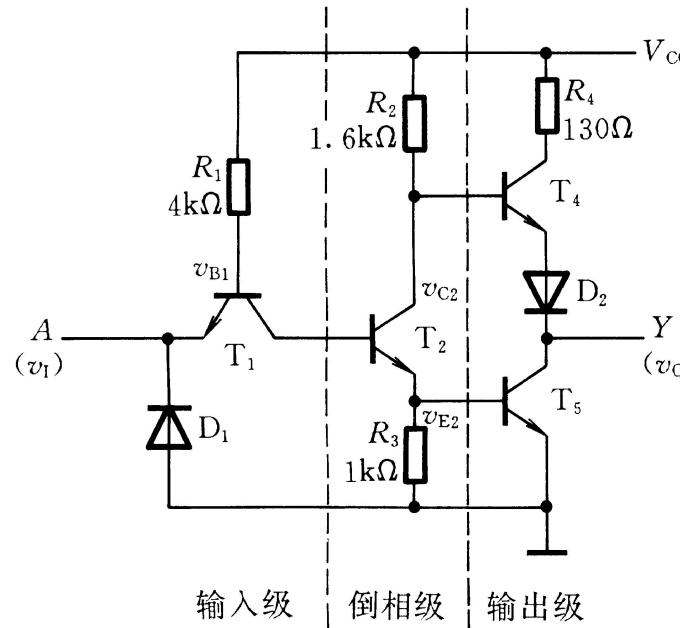
T2集电极与发射极输出电压变化方向相反，称为倒相级



## § 3.2.2 TTL反相器的输入输出特性

输入	T1	T2	T4	T5	输出
有低电平	深饱和	截止	导通	截止	高
全高电平	倒置	导通	截止	饱和	低

## § 3.2.2 TTL反相器的输入输出特性



阈值电压  $V_{TH}$

## § 3.2.2 TTL反相器的输入输出特性

### ■ 噪声容限

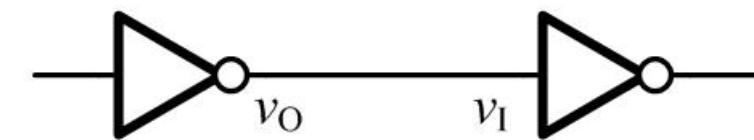
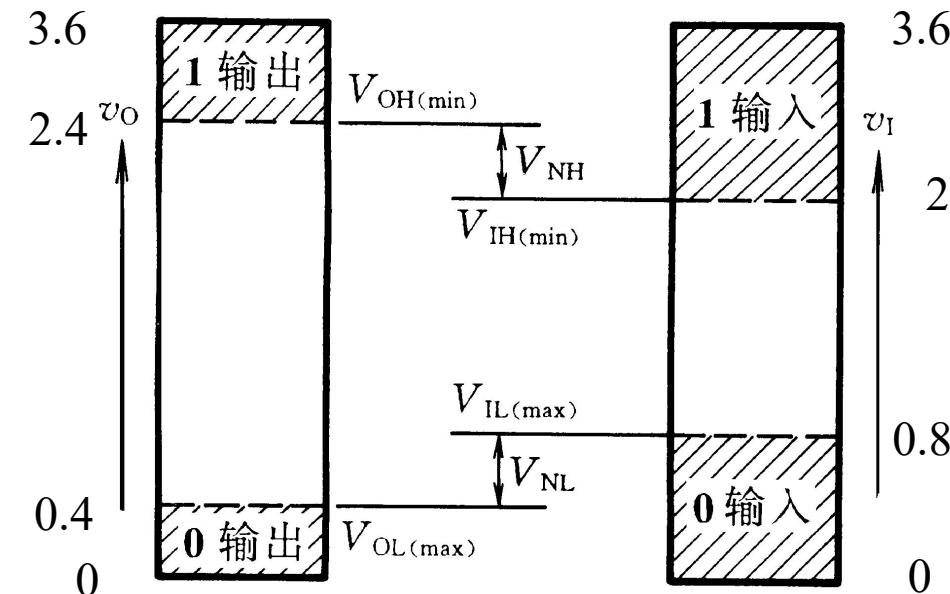
➤ 噪声容限表示门电路的抗干扰能力

➤ 低电平噪声容限

$$V_{NL} = V_{IL(\max)} - V_{OL(\max)}$$

➤ 高电平噪声容限

$$V_{NH} = V_{OH(\min)} - V_{IH(\min)}$$

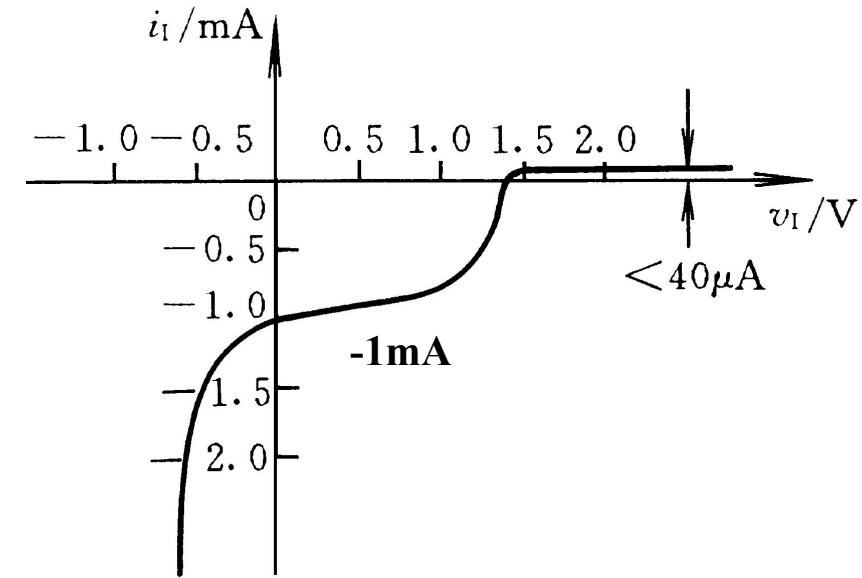
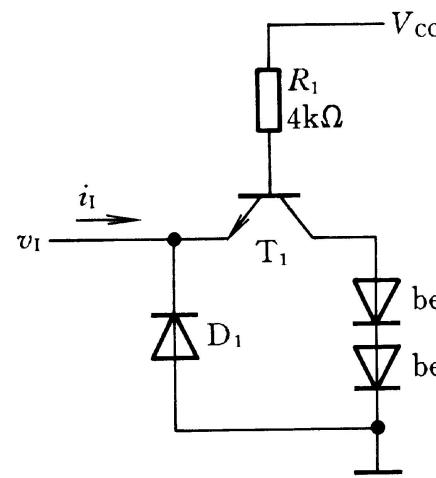
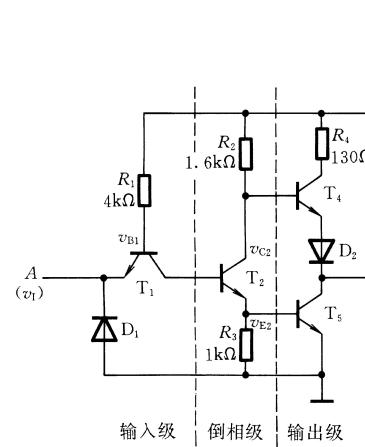


前一级的输出

后一级的输出

# § 3.2.2.1 TTL反相器的输入特性

## ■ 输入特性



当  $V_{CC} = 5 \text{ V}$ ,  $v_I = V_{IL} = 0.2 \text{ V}$  时, 输入低电平电流为

$$I_{IL} = -\frac{V_{CC} - v_{BE1} - V_{IL}}{R_1} \approx -1 \text{ mA}$$

当  $v_I > 1.4 \text{ V}$  时, 因为  $v_{b1} = 2.1 \text{ V}$ ,  $v_{bc} < 0$ , 所以 T<sub>1</sub> 倒置, 电流很小 30

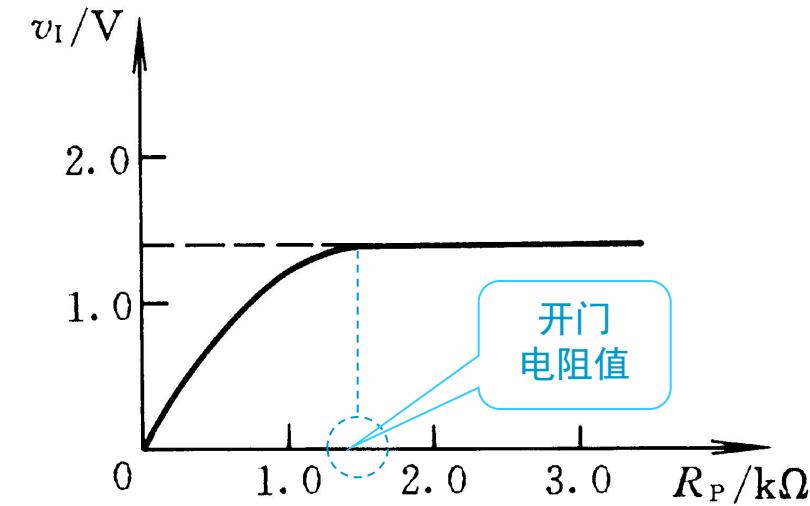
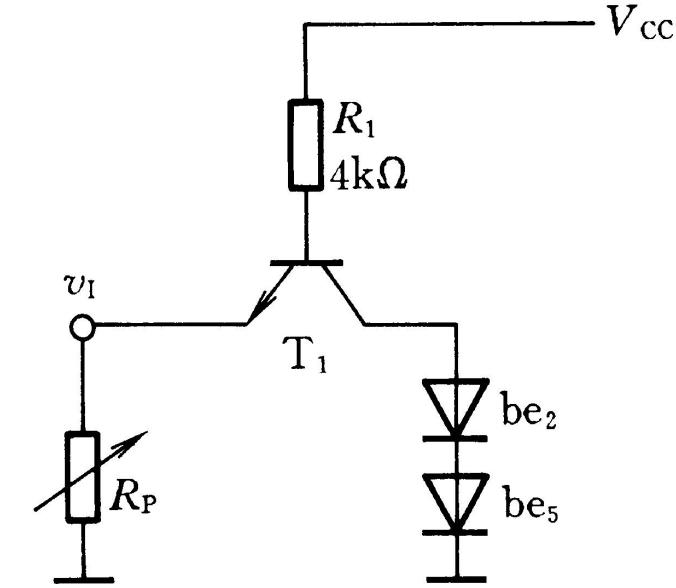
## § 3.2.2.1 输入特性

### ■ 输入负载特性

$$v_I = \frac{R_P}{R_1 + R_P} (V_{CC} - V_{BE1})$$

随着 $R_P$ 增大， $v_I$ 上升，到1.4V以后将不再上升，因为T2与T5同时导通， $V_{BE1}$ 钳制在2.1V。此时相当于输入接高电平，输出为低电平。

**开门电阻**

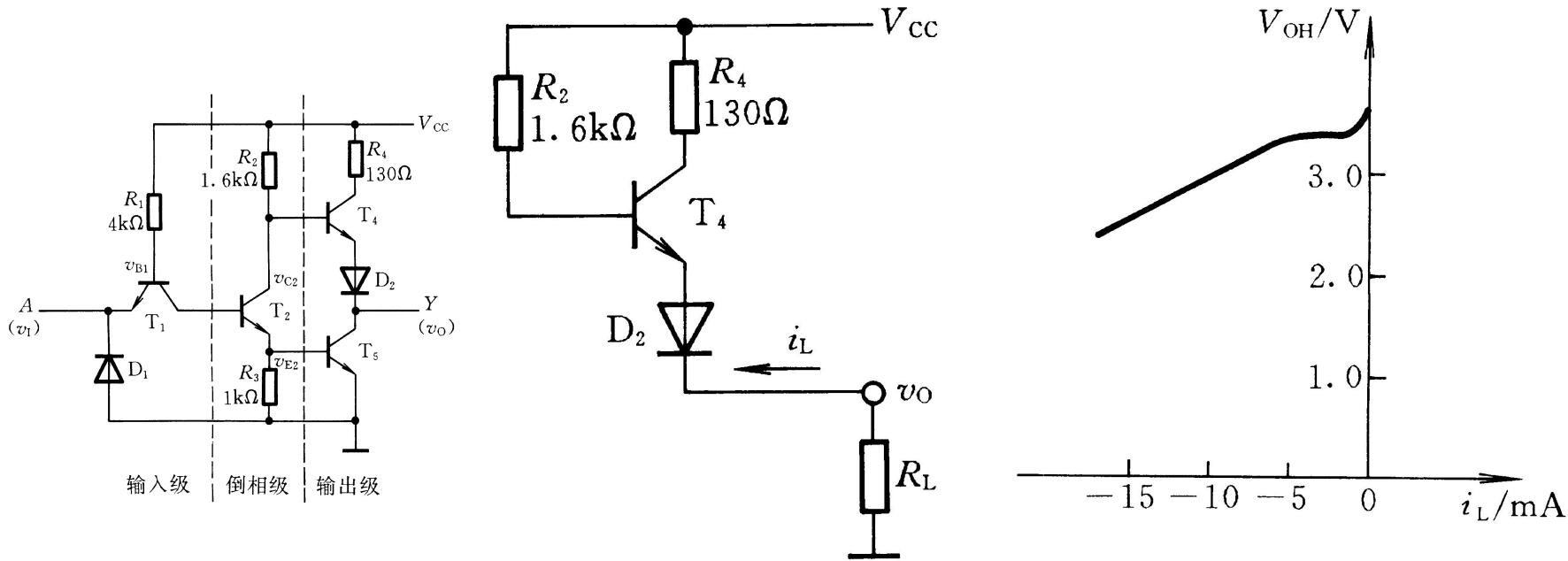


## § 3.2.2 TTL反相器的输出特性

### ■ 输出特性

#### ➤ 高电平输出特性

- 受功耗限制，输出高电平时，负载电流一般不可超过0.4mA

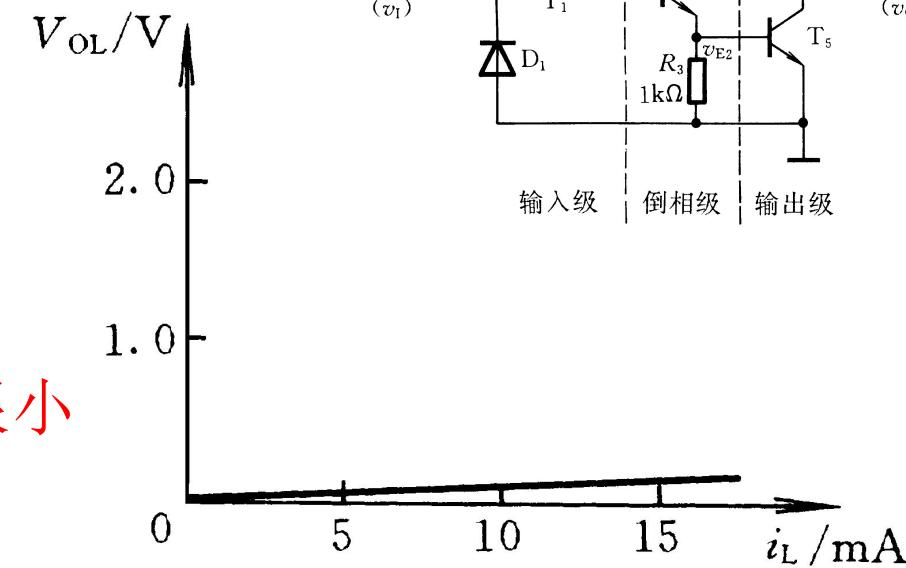
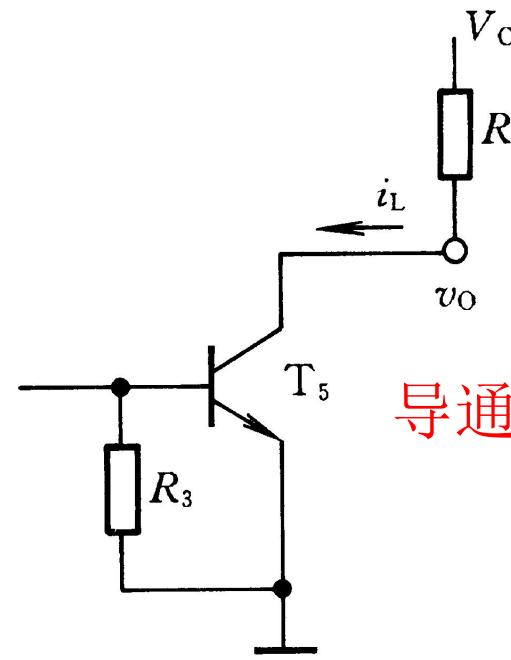


当  $v_O = V_{OH}$  时，图 3.5.9 电路中的 T<sub>4</sub> 和 D<sub>2</sub> 导通，T<sub>5</sub> 截止。

## § 3.2.2.2 TTL反相器的输出特性

### ■ 输出特性

- 低电平输出特性

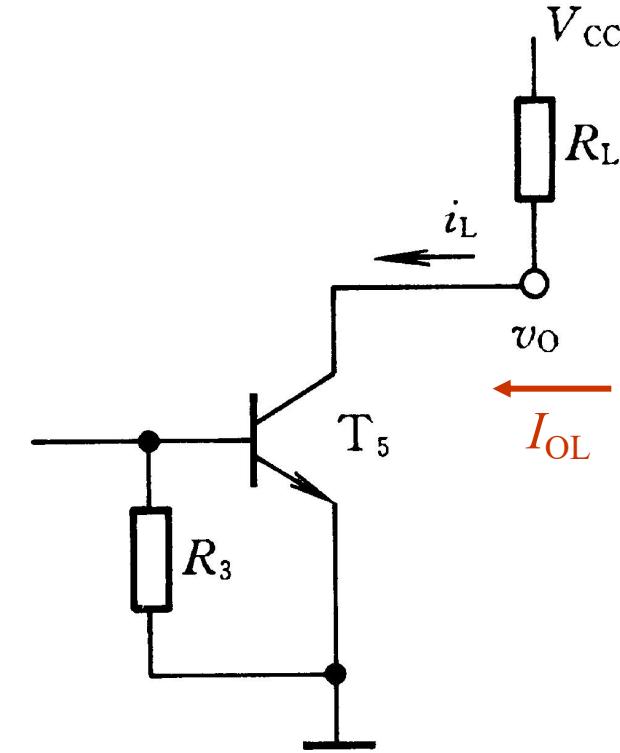


当输出为低电平时,门电路输出级的  $T_5$  管饱和导通而  $T_4$  管截止

## § 3.2.2 TTL反相器的输出特性

### ■ 输出带载能力 ——灌电流负载

- 驱动门输出低电平时，电流从负载门的输入端灌入驱动门的T<sub>5</sub>管
- 输出低电平时允许灌入输出端的电流定义为输出低电平电流 $I_{OL}$ 一般产品 $I_{OL}=16mA$
- 输出低电平时所能驱动同类门的个数 $N_{OL}$ 称为输出低电平时的**扇出系数**。



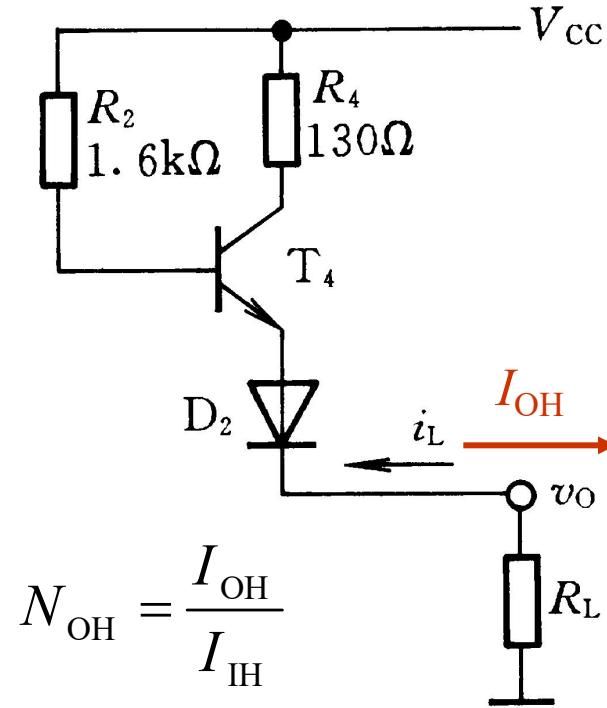
$$N_{OL} = \frac{I_{OL}}{I_{IL}}$$

## § 3.2.2 TTL反相器的输出特性

### ■ 输出带载能力

#### ——拉电流负载

- 驱动门输出高电平时，电流从驱动门的T<sub>4</sub>、D拉出而流至负载门的输入端
- 输出高电平时允许拉出输出端的电流定义为输出高电平电流 $I_{OH}$ ，一般产品规定 $I_{OH} = 0.4\text{mA}$
- 输出高电平时所能驱动同类门的个数 $N_{OH}$ 称为输出高电平时的**扇出系数**。



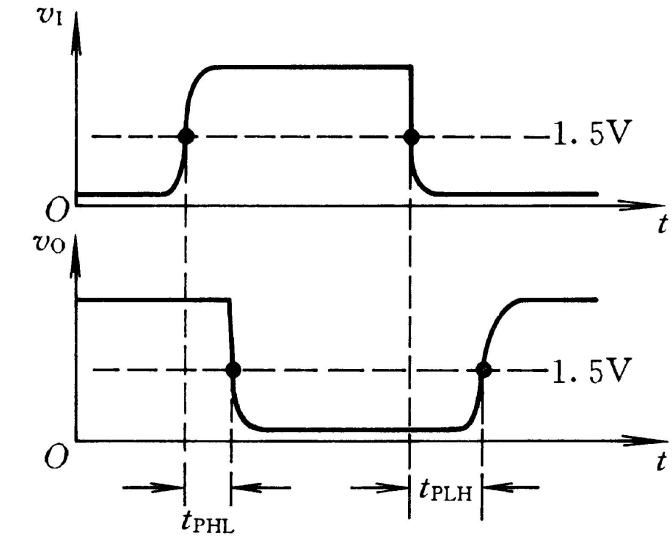
$$N_{OH} = \frac{I_{OH}}{I_{IH}}$$

一般 $N_{OL} \neq N_{OH}$ ，常取两者中的较小值作为门电路的扇出系数，用 $N_O$ 表示。

## § 3.2.3 TTL反相器的动态特性

### ■ 传输延迟

- 三极管存储电荷的注入和消散；PN结寄生电容和负载电容的充放电导致门延迟。
- ✓ 导通延迟时间  $t_{PHL}$  ——从输入波形上升沿的中点到输出波形下降沿的中点所经历的时间；
- ✓ 截止延迟时间  $t_{PLH}$  ——从输入波形下降沿的中点到输出波形上升沿的中点所经历的时间。



✓ 传输延迟时间  $t_{pd}$  是  $t_{PHL}$  和  $t_{PLH}$  的平均值

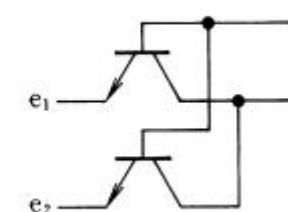
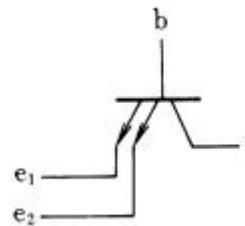
$$t_{pd} = \frac{t_{PLH} + t_{PHL}}{2}$$

标准工艺TTL门，  
一般几纳秒~十几个纳秒

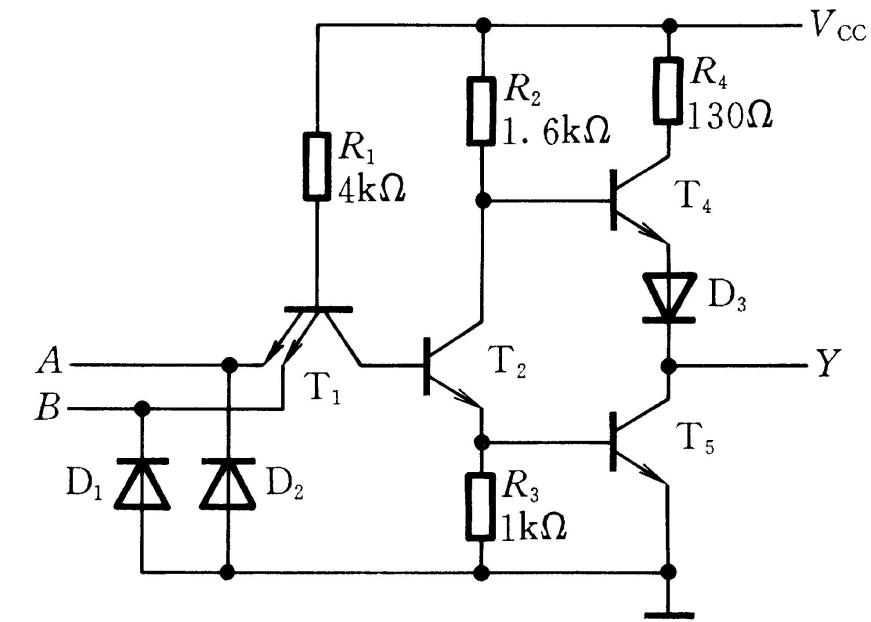
## § 3.2.4 TTL门电路及其扩展

### ■ 与非门

多发射极三极管



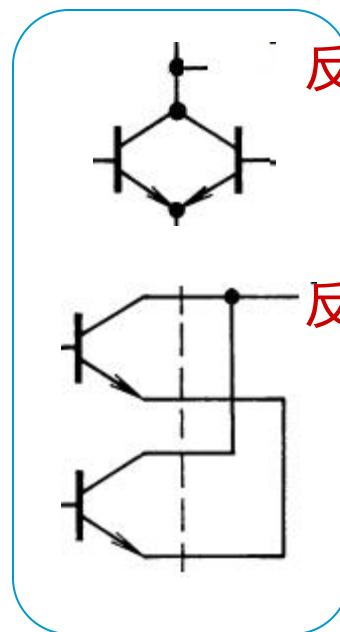
“与” 扩展器



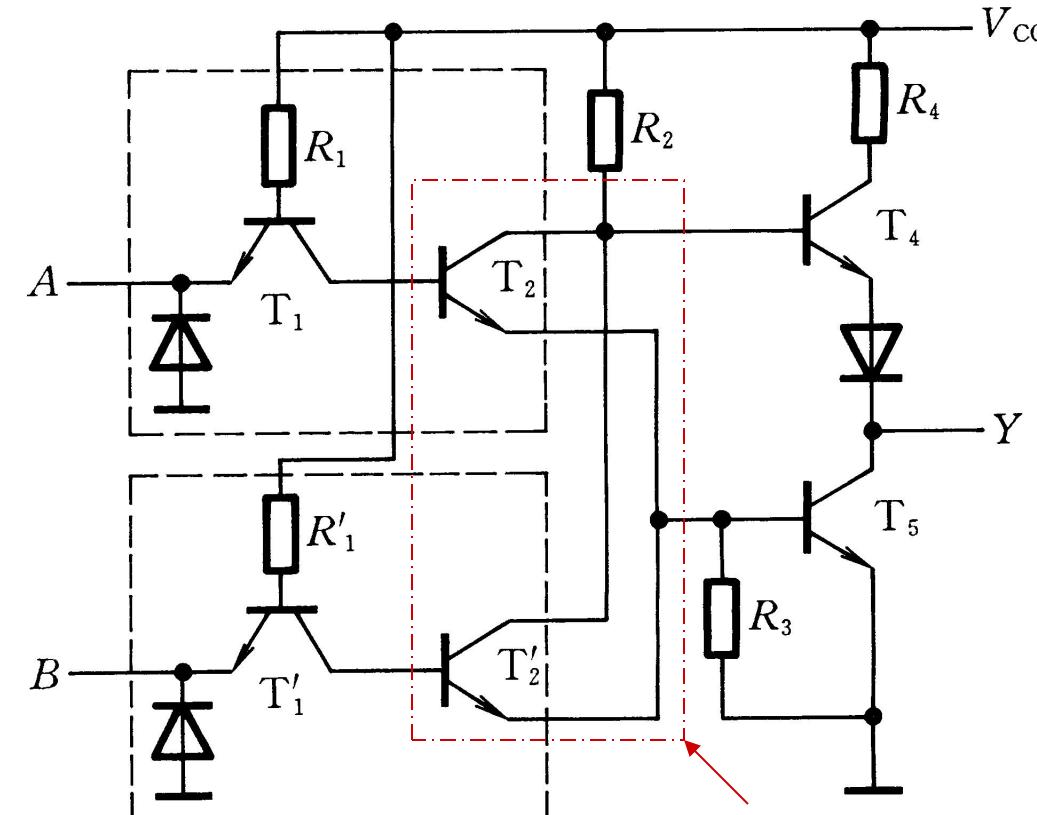
$$Y = \overline{AB}$$

## § 3.2.4 TTL门电路及其扩展

### ■ 或非门



$$Y = \overline{A + B}$$



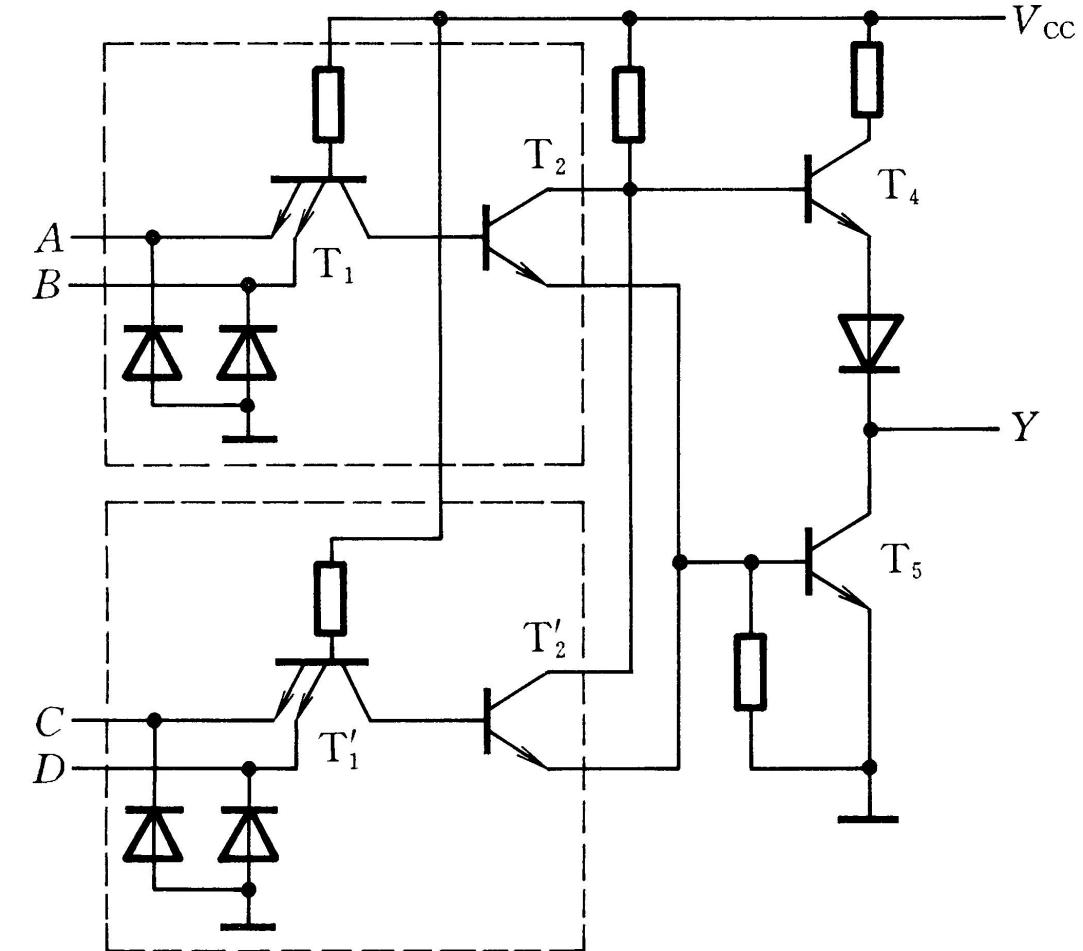
“或” 扩展器

“或” 扩展器是俗称，实际上是或非逻辑。

## § 3.2.4 TTL门电路及其扩展

### ■ 与或非门

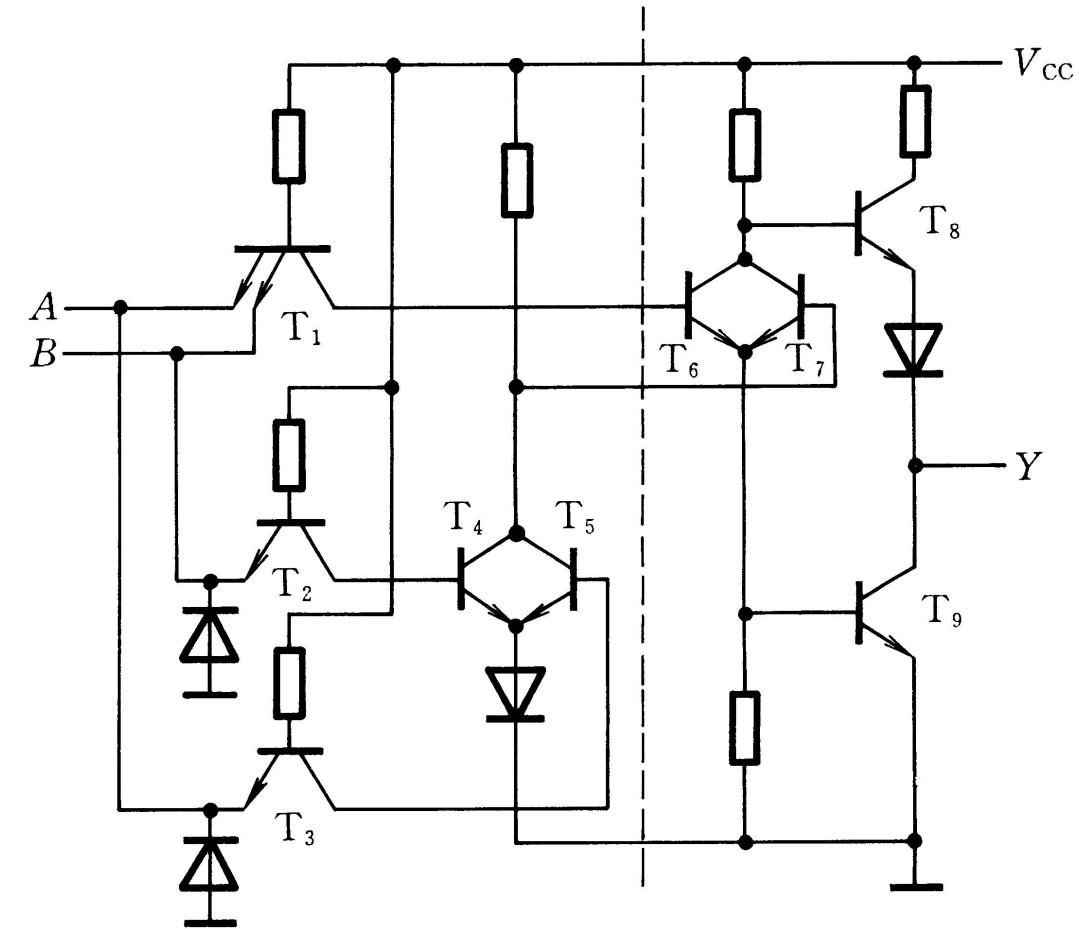
$$Y = \overline{AB + CD}$$



## § 3.2.4 TTL门电路及其扩展

### ■ 异或门

$$Y = A \oplus B$$



## § 3.2.4 TTL门电路及其扩展

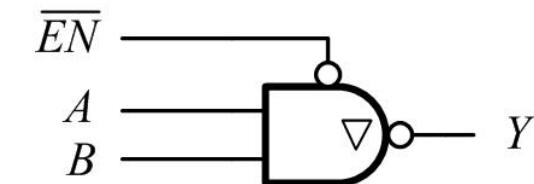
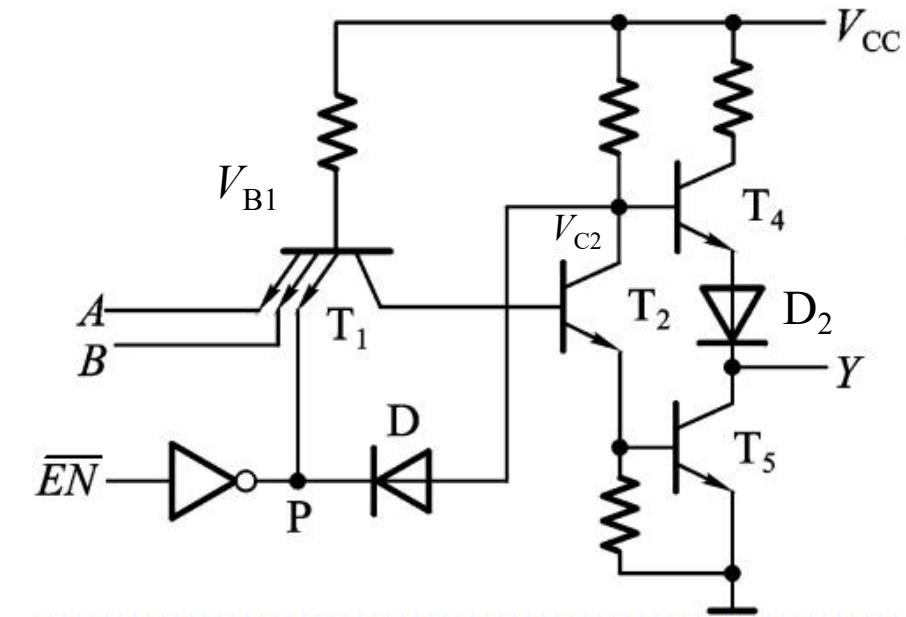
### TTL三态输出门

#### ➤ 正常工作状态

- 当  $\overline{EN}$  输入为低时,  $V_P$  为高, D 截止, 与 P 端相连的  $T_1$  的发射结也截止。
- 三态门相当于一个正常的二输入端与非门。

#### ➤ 高阻态

- ✓ 当  $\overline{EN}$  输入为高时,  $V_P = 0.2V$ , 这一方面使 D 导通,  $V_{C2} \approx 1V$ ,  $T_4$ 、 $D_2$  截止; 另一方面使  $V_{B1} \approx 1V$ ,  $T_2$ 、 $T_5$  也截止。
- ✓ 这时, 从输出端看进去, 对地和对电源都呈现高阻, 相当于开路。

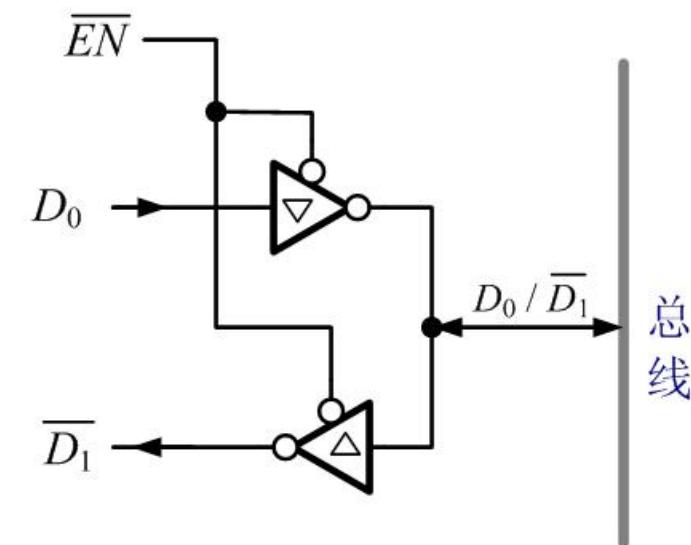
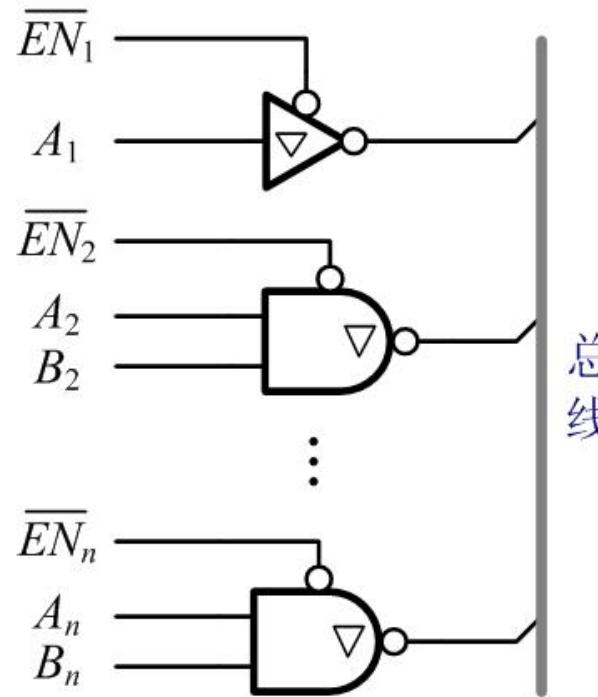


## § 3.4.4 TTL门电路及其扩展

### ■ 三态门的应用（续）

➤ 单向总线

➤ 双向总线





# 第三章 习题

第五版（阎石主编）

- 3.11、3.12、3.13