

数字电路高层次综合设计 第三周作业

范云潜 18373486

微电子学院 184111 班

日期：2020 年 9 月 29 日

1 设计与测试综述

本节对实验的设计方法和测试方法进行说明，在具体模块的实现后不再赘述。对单个模块进行系统层次的介绍，即输入、输出以及数据关系的说明。

1.1 设计方法

对于结构级设计方法或者说从门级进行设计的方法，产生的硬件有着最高的确定性，但是设计较困难。在本实验设计的简单逻辑中仍可接受，若是与复杂计算逻辑相关，本这样的方法很难迅速的实现，并且最终结果也缺乏可读性，难以修改。

对于数据流式的设计方法，设计思路直观，设计迅速，但是底层实现不能确定，和工艺以及目标平台相关。这是在较高层次的设计中比较常用的方式。

在本次实验中仅涉及到组合逻辑，我们对于输入的下一节点进行分组，可以得到不同节点的计算式，重复应用直到输出级即可完成设计。

1.2 测试方法

对于所有的模块的 TestBench 均采用 Golden Model 方式进行测试，通过 Python 生成多组随机数据作为输入，计算后得到输出，将输入输出写入文件。在 TestBench 中通过 readmemb/readmemb 读取到测试 Buf 中，逐个输入后比对输出，若是输出错误将信息 display 到标准输出便于调试。同时，将所有的变量的波形进行存储，便于调试。需要注意的是，测试应该使用逻辑全等也就是 !==, === 来进行测试，防止悬空引脚的高阻态全等。

对于同一模块不同实现可以使用同样的，通过 'define, 'ifdef 等实例化不同的模块。

对大型的工程应该使用 makefile 等方式对测试单元进行管理，如引用库等，但是本次实验仅涉及到简单的逻辑模块调用，无需如此管理。

具体来说，测试过程包括：

- 执行 Python 文件生成随机数据
- 通过 readmemb/readmemh 将测试数据读入测试 Buf
- 通过仿真生成.vcd 仿真波形文件，通过 ModelSim 的 vcd2wlf 转换为.wlf 文件，便于在 ModelSim 查看。