数字系统设计



作业一

■ 四路选择器

设计一种带使能端的四路选择器: 当使能端信号为低电平时,输出0;当使能端信号为高电平时,根据输入信号选择4路输入数据的特定位进行输出。使能信号为高电平时的真值表如下:

输入		输出	
S 1	S0	Y	
0	0	D0	
0	1	D1	
1	0	D2	
1	1	D3	

- 要求:

- ▶输入信号: EN, [1:0] S, [3:0] D 输出信号: Y
- >编写Verilog代码并进行仿真,给出仿真波形图

作业二



- ALU表示具有一定算术逻辑功能的计算单元。设计一个简 单的ALU电路, 根据操作码实现不同的逻辑运算。其中,
 - ▶输入信号为:2个4位二进制数(操作数),1个2位二进制数(操 作码)
 - ▶输出信号为:1个4位二进制数(运算结果)
 - >操作码对应的运算功能如下:

操作码	含义		
00	操作数1按位取反		
01	操作数2按位取反		
10	操作数1与操作数2按位与		
11	操作数1与操作数2按位或		

- 要求

- ▶输入信号: [1:0] op, [3:0] a, [3:0] b 输出信号: [3:0] res
- ▶编写Verilog代码并进行仿真,给出仿真波形图

20 October 2020 微电子学院 3

作业三



格雷码(循环二进制单位距离码)是任意两个相邻数的代码只有一位二进制数不同的编码。

- 要求:

- > 调研并简述格雷码的编码算法(二进制码转格雷码)
- ▶输入: 二进制码: [3:0] bin, 输出: 格雷码: [3:0] gray
- >实现一个4位的格雷码编码电路,编写Verilog代码并进行仿真
- > 给出仿真波形图

作业四



格雷码(循环二进制单位距离码)是任意两个相邻数的代码只有一位二进制数不同的编码。

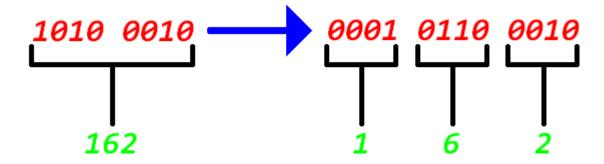
- 要求:

- > 调研并简述格雷码的译码算法(格雷码转二进制码)
- ▶输入: 格雷码: [3:0] gray; 输出: 二进制码: [3:0] bin
- >实现一个4位的格雷码译码电路,编写Verilog代码并进行仿真
- > 给出仿真波形图

作业五

■ BCD编码

- 用4位二进制数来表示1位十进制数中的0~9这10个数码, 简称BCD码,即BCD代码。Binary-Coded Decimal,简称 BCD码或二-十进制代码,亦称二进码十进数。是一种二 进制的数字编码形式,用二进制编码的十进制代码。



■ 作业

- 采用一种移位加3的算法来实现这个二进制到BCD转换的功能

作业五

- 算法步骤如下:
 - 如果某一权位(百位,十位,个位)大于或者等于5,那 么此权位加3。
 - 将二进制数, 左移1位到BCD移位寄存器中。
 - 如果二进制数据位都移动完毕, 计算结束
 - 返回步骤1

100's	10's	1's	Binary	Operation	
			1010 0010	•	 162
		1	010 0010	<< #1	
		10	10 0010	<< #2	
		101	0 0010	<< #3	
		1000		add 3	
	1	0000	0010	<< #4	
	10	0000	010	<< #5	
	100	0000	10	<< #6	
	1000	0001	0	<< #7	
	1011			add 3	
1	0110	0010		<< #8	
1	6	1			

20 October 2020

作业5



- 输入: [7:0] bin;//表示一个8位10进制数
- 输出: [3:0] bcd_hun;//表示转换后的BCD编码百位
- [3:0] bcd_ten ;//表示转换后的BCD编码十位
- [3:0] bcd_one;//表示转换后的BCD编码个位
- 可使用if-else、case、for语句等基础语句
- 不可使用取模、除法等算术操作

作业六



- 实现BCD码格式下的数据加1。
- 举例: BCD码0001_1001_1001₍₁₉₉₎加1后变为 0010_0000_0000₍₂₀₀₎
- 作业: 利用Verilog实现BCD码增量器
 - 输入: [11:0] bcd
 - 输出: [11:0] res
 - 写出测试文件,并输出波形

20 October 2020 微电子学院 9