# 数字电路高层次综合设计



### 基本信息

- ❖ 上课时间: 周二/周四,第一、二节
- ❖ 上课地点:新主楼F207
- ❖ 总学时: 64学时
  - ▶ 授课: 32学时
  - ▶ 实验: 32学时
- ❖ 学分: 3
- ❖ 类型: 专业基础课
- ❖ 先修课程: 电子电路、数字集成电路设计、C语言
- ❖ 后续课程:集成电路设计实训、智能芯片设计

### 课程内容

#### ❖ 课堂授课

- ▶ 数字系统概述(4学时)
- ➤ Verilog电路设计(22学时)
- ▶ 逻辑综合(4学时)
- ▶ 物理综合(2学时)
- ❖ 课程实验(8-10个)
  - > 全加器设计
  - > 有限状态机
  - > 数码管显示
  - > 交通信号灯设计

数字电路高层次综合设计



数字系统设计

触发器、移位寄存器

异步FIF0

数字钟设计

等

### 课程目的

#### ❖ 能说

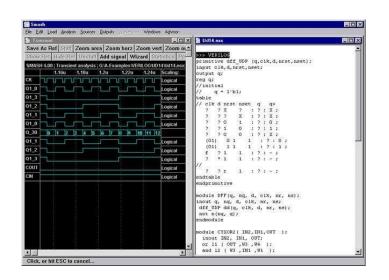
- > 了解数字系统基本概念
- > 了解数字系统设计流程
- ➤ 了解FPGA原理

### ❖ 会写

- ➤ 熟练编写Verilog代码
- 数量掌握仿真工具的使用

### ❖ 玩起来

- ➤ 在FPGA上设计简易数字系统
- ➤ Altera DE2-115开发板





### 教材与参考资料

- ❖ 不指定教材
- ❖ 参考资料
  - ▶ 数字系统设计与Verilog HDL, 第7版, 王金明著
  - ➤ Verilog HDL数字系统设计入门与应用实例,王秀琴 等编
  - ➤ EDA技术与Verilog设计,第二版,王金明著
  - ➤ Verilog编程艺术,魏家明 著
  - Digital Design Principes and Practices, JohnF. Wakerly, Pearson Education

### 课程评价

### ❖ 成绩评定

➤ 平时考勤: 30%

➤ 实验成绩: 30%

▶ 期末考试: 40%

#### ❖ 平时成绩

▶ 考勤:不得迟到、旷课!

▶ 作业:随堂小测、课后作业

#### ❖ 实验成绩

▶ 初定8次上机实验

#### ❖ 期末成绩

▶ 闭卷考试



### 授课教师

- ❖ 贾小涛
- ❖ 办公地址:新主楼A916/第一馆203
- ❖ 邮箱: jiaxt@buaa.edu.cn
- ❖ 2011—2016, 清华大学 计算机系
  - ➤ EDA算法: 超大规模集成电路布局、布线算法
- ❖ 2016—, 北京航空航天大学 微电子学院
  - > 贝叶斯深度学习加速器
  - > 贝叶斯深度学习系统
  - ➤ 基于STT-MRAM的存内计算架构
  - ➤ EDA算法设计

## 助教

#### ❖ 成镇

- > chengzhen@buaa. edu. cn
- > 具有完整的芯片设计与流片经验
- > 第一馆
- > 课程二维码

