数字电路高层次综合设计 第十四周作业

范云潜 18373486

微电子学院 184111 班

日期: 2020年12月10日

目录

1	设计	分析	1	
2	模块设计			
	2.1	时钟模块	1	
	2.2	闹钟模块	2	
	2.3	秒表模块	2	
	2.4	时间显示模块	2	
	2.5	闹钟显示模块	2	
	2.6	显示选择器	2	

1 设计分析

首先根据功能,分析所需要的功能模块:

- 时钟模块 clock_hms,需要可以在特定情况下设置时间
- 闹钟模块 alarm,需要在时钟模块运行到特定时间时,出现特定的显示,持续到用户按键停止
- 秒表模块 timer , 进行计时, 需要有开始, 暂停, 归位的功能 为了实现这些功能模块的对外输出, 需要的伺服模块有:
- 分频器 tiks
- 基于模式选择的多路选择器 mux_display, 用于将不同模块的信号输入到显示模块中,
- 显示模块 display_time,将之前的七段管显示 hex 与 BCD 编码 bcd合并在一起,对输入的时间进行显示

此外需要核心的控制模块设计 ctrl。

2 模块设计

为了降低模块的复杂度,将所有的设置的控制部分转移到控制模块,各个功能模块仅采用控制模块给出的数值即可。

2.1 时钟模块

在除去复位(reset)以及置位(set)外,本模块需要一直进行计时,这样的目的是为闹钟提供参考时间,并且符合电子表的使用常识。

状态机仅有**工作**与**设置**两个状态,在设置时,时间直接转到控制模块给出的需要设定的时间。

2.2 闹钟模块

状态机仅有**工作**与**设置**两个状态,在设置时,时间直接转到控制模块给出的需要设定的时间。

在**工作**状态时,当设定时间到达,将输出的控制信号设定为**响铃**,直到外部按下关闭闹铃键。

2.3 秒表模块

状态机只有暂停与工作两个状态。

2.4 时间显示模块

将 BCD 编码与七段管显示合并在一起,显示只需要给出时分秒各位数据即可。

2.5 闹钟显示模块

闹钟响铃以一位的数码管显示, 响铃时产生动态效果。

2.6 显示选择器