

# 北京航空航天大學



# MOS部分测试讲解

张凯丽 kaili\_zhang@buaa.edu.cn 2021年1月10日星期日

#### (1) 选择题



- 1a) MOS 电容器氧化物中的电场是一个典型的常数,与位置无关,原因是?
  - a) 因为通常在氧化物-半导体的界面上只有很少的电荷。
  - b) 因为氧化物的电荷非常少
  - c) 因为通常在金属-半导体的界面上只有很少的电荷。
  - d) 因为氧化物的介电常数通常与半导体的介电常数不同
  - e) 因为氧化物中的微小载流子寿命通常很长
- 1b) 下列哪一项对 N 型半导体的积累的表达是正确的?
  - a) 表面势是正的
  - b) 表面势是负的
  - c) 表面势是 0
  - d) 表面势是ΦF
  - e) 表面势是-2Φ<sub>F</sub>
  - 1c) 假设一个 MOS 电容,其衬底是 n 型的,关于  $C_{ox}(V_G-V_T)$ 的描述,下列那一项是正确的? (假定  $V_G < V_T < 0$ ?)
    - a) 它是积聚电荷的大小
    - b) 它是耗尽电荷的大小
    - c)它是反转电荷的大小
    - d) 它是半导体中总电荷的大小
    - e) 它是氧化物-半导体界面上固定电荷的大小

# (1) 选择题

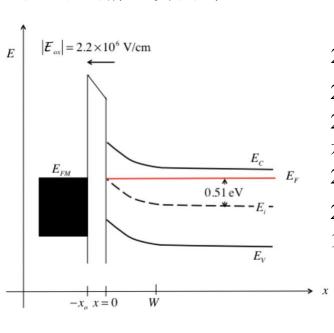


- 1d) 在开态电流的情况下, N沟道的 MOSFET 的偏置是多少?
  - a)  $V_{GS} = 0$ ,  $V_{DS} = 0$
  - b)  $V_{GS} = 0$ ,  $V_{DS} = V_{DD}$
  - c)  $V_{GS} = V_{DD}$ ,  $V_{DS} = 0$
  - $V_{GS} = V_{DD}, V_{DS} = V_{DD}$
  - e)  $V_{GS} = -V_{DD}$ ,  $V_{DS} = +V_{DD}$
- 1e) 在关断电流的情况下, N沟道的 MOSFET 的偏置是多少?
  - a)  $V_{GS} = 0$ ,  $V_{DS} = 0$
  - $V_{GS} = 0, V_{DS} = V_{DD}$
  - c)  $V_{GS} = V_{DD}$ ,  $V_{DS} = 0$
  - d)  $V_{GS} = V_{DD}$ ,  $V_{DS} = V_{DD}$
  - e)  $V_{GS} = 0.05V_{DD}, V_{DS} = V_{DD}$

1932 - 19

2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。

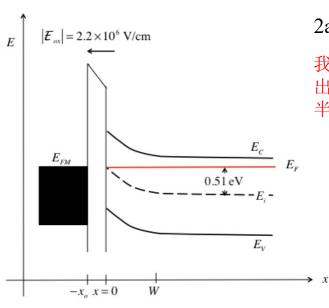


- 2a) 半导体是在积累,平带,耗尽还是反型?回答并解释原因。
- 2b) 表面电势的数值是多少? (注意表面势的符号)
- 2c) 栅极相对于半导体的静电势电压是多少?包括适当的符号。(提示:答案不为零,我们并没有问栅极上加了多少电压)?
- 2d) 氧化物-硅界面处硅中电场的数值是多少?请注意答案的正负号。
- 2e) 半导体中的电荷值是多少(单位为C/cm2)?请注意答案的正负号。

1952 - 19

2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。



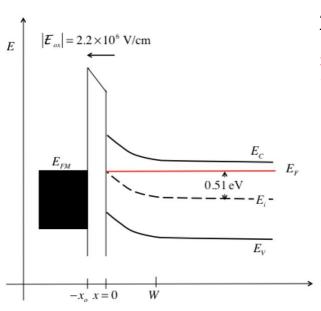
2a) 半导体是在积累,平带,耗尽还是反型?回答并解释原因。

我们发现这是一种N型半导体。这些带在表面上弯曲,这使得传导带高出费米能级,使表面附近的电子浓度变小。 半导体处于耗尽状态。

1952 - 19

2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。



2b) 表面电势的数值是多少? (注意表面势的符号)

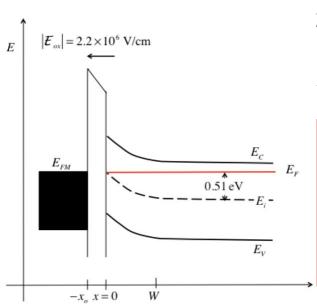
表面电位的大小是(1/q)乘以表面和体积内本征能级的差,即0.51V。 能带结束了,所以表面电位是负的

$$\phi_S = -0.51 V$$

1952 - 19

2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。



2c) 栅极相对于半导体的静电势电压是多少?包括适当的符号。(提示:答案不为零,我们并没有问栅极上加了多少电压)?

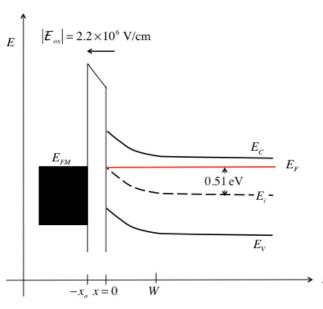
$$V_M = \Delta V_{ox} + \phi_S$$
  
 $\Delta V_{ox} = -\mathcal{E}_{ox} x_0 = -\left(2.2 \times 10^6\right) \left(2 \times 10^{-7}\right) = -4.4 \times 10^{-1} \text{ V}$  3  $\circlearrowleft$   
(Note the sign: the left side of the oxide is more negative than the right side.)  
 $V_M = -0.44 - 0.51 = -0.95$  5  $\circlearrowleft$ 

# 符号不对 扣一分



2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。



2d) 氧化物-硅界面处硅中电场的数值是多少?请注意答案的正负号。

D场在界面上是连续的(界面上没有电荷),

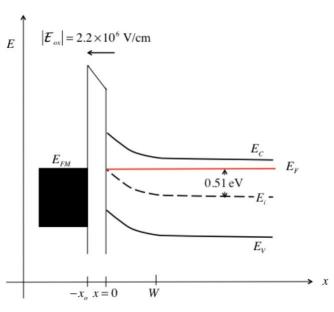
$$K_{o}\varepsilon_{0}\mathcal{E}_{ox} = K_{s}\varepsilon_{0}\mathcal{E}_{s}$$

$$\mathcal{E}_{s} = \frac{K_{o}}{K_{s}}\mathcal{E}_{ox} = \frac{3.9}{11.8} \times \mathcal{E}_{ox} = 0.33 \times (-2.2 \times 10^{6}) = -7.3 \times 10^{5}$$

$$\mathcal{E}_{s} = -7.3 \times 10^{5} \text{ V/cm}$$

2) 这个问题是关于MOS 电容的,其能带图如下所示。

你可以假设半导体是300K的硅(硅的相对介电常数为11.8),绝缘体是SiO2,相对介电常数为3.9,厚度为2 nm。你可以假定在氧化物-半导体界面上是不带电的。同时假设x-∞当时硅中的静电势为零。



符号不对 扣一分

2e) 半导体中的电荷值是多少(单位为C/cm2)?请注意答案的正负号。

我们看到,半导体耗尽,所以电荷是正的。 (另一种看这个的方法是从氧化物的电场方向来看的) 回想一下,氧化物-硅界面的位移场的大小是半导体中电荷的 大小,因此

$$K_O \varepsilon_0 \mathcal{E}_{ox} = Q_D$$
  
 $Q_B = K_O \varepsilon_0 \mathcal{E}_{ox} = 3.9 \times (8.854 \times 10^{-14}) \times 2.2 \times 10^6 = 7.6 \times 10^{-7}$   
 $Q_B = +7.6 \times 10^{-7} \text{ C/cm}^2$ 

Another way to solve this problem is to use:

$$Q_B = +qN_DW(\phi_S) = -\sqrt{2qK_S\varepsilon_0N_D(-\phi_S)} \text{ C/cm}^2$$

3分

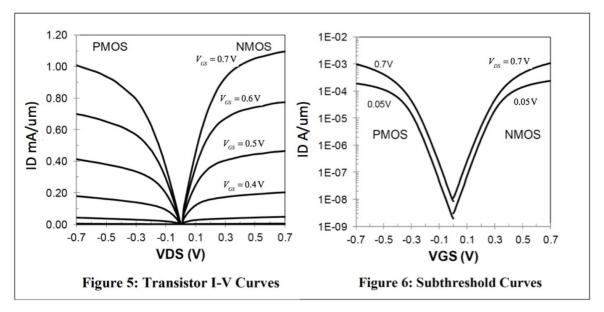
我们知道表面电位,并有足够的信息从如下公式中确定电子密度

$$n_0 = n_i e^{(E_F - E_i)/k_B T}$$

此时假定n0=nD,即可得出答案

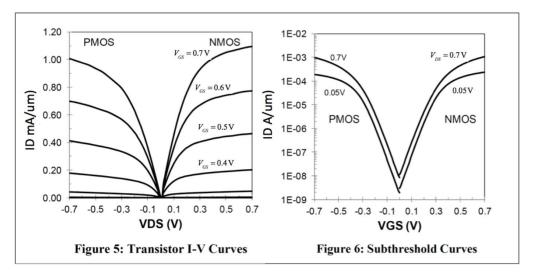
70 May 10 May 10

3) 下图显示了使用Intel 14 nm 工艺的晶体管的IV 特征曲线。假定晶体管有2 微米的宽度。



3a) NMOS 的用单位A来表示的开启电流是多少?解释一下你是如何发现的3b) NMOS 的关断电流是多少?解释一下你是如何发现的

3) 下图显示了使用Intel 14 nm 工艺的晶体管的IV 特征曲线。假定晶体管有2 微米的宽度。



3a) NMOS 的用单位A来表示的开启电流是多少?解释一下你是如何发现的

开启电流出现在 
$$V_{GS} = V_{DS} = V_{DD}$$

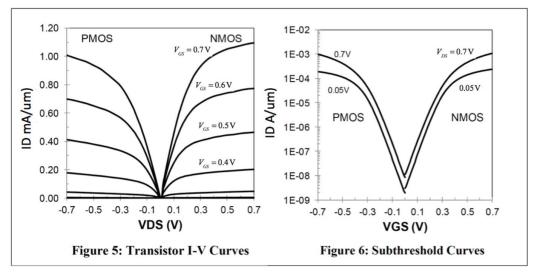
电源电压是 
$$V_{DD} = 0.7 \text{ V}$$

在电源电压线处出现的最大电流即为开启电流  $I_{ON} = 2.2 \,\mathrm{mA}$ 

$$I_{ON} = 2.2 \,\text{mA}$$



3) 下图显示了使用Intel 14 nm 工艺的晶体管的IV 特征曲线。假定晶体管有2 微米的宽度。



3b) NMOS 的关断电流是多少? 解释一下你是如何发现的

关断电流出现在 
$$V_{GS} = 0, V_{DS} = V_{DD}$$

电源电压是 
$$V_{DD} = 0.7 \text{ V}$$

在 
$$V_{DD} = 0.7$$
 处  $V_{GS} = 0.0$  出现的电流即为关断电流  $I_{ON} = 20$  nA

$$I_{ON} = 20 \text{ nA}$$