



ΑΘΗΝΑ 16 - 4 - 2018

2^η ΟΜΑΔΑ ΑΣΚΗΣΕΩΝ
ΓΙΑ ΤΟ ΜΑΘΗΜΑ "Συστήματα Μικροϋπολογιστών"

Παράδοση 29/4/2018

Ασκήσεις προσομοίωσης (να υλοποιηθούν και να δοκιμαστούν στο πρόγραμμα προσομοίωσης του εκπαιδευτικού συστήματος μLAB)

1^η ΑΣΚΗΣΗ: Σε ένα μΥ-Σ 8085 να γραφεί σε assembly που να επιτελεί τις παρακάτω λειτουργίες:

(α) Να αποθηκευθούν οι αριθμοί 0-255 με φθίνουσα σειρά στις διαδοχικές θέσεις της μνήμης με αρχή τη διεύθυνση 0900 H (να απενεργοποιηθεί η προστασία μνήμης— εκτέλεση της εντολής IN 10H). Οι αριθμοί να αποθηκευθούν όχι χειροκίνητα αλλά μέσω προγράμματος και να ελέγξετε αν έγινε η ζητούμενη λειτουργία σωστά.

(β) Υπολογίστε τον αριθμό των μηδενικών (δυναδικών ψηφίων '0') των παραπάνω δεδομένων. Το αποτέλεσμα να αποθηκευθεί στον διπλό καταχωρητή DE.

(γ) Υπολογίστε το πλήθος από τους παραπάνω αριθμούς (0-255) που είναι μεταξύ των αριθμών 20H και 70H περιλαμβανομένων ($20H \leq x_n \leq 70H$) και φυλάξτε το αποτέλεσμα στον καταχωρητή C.

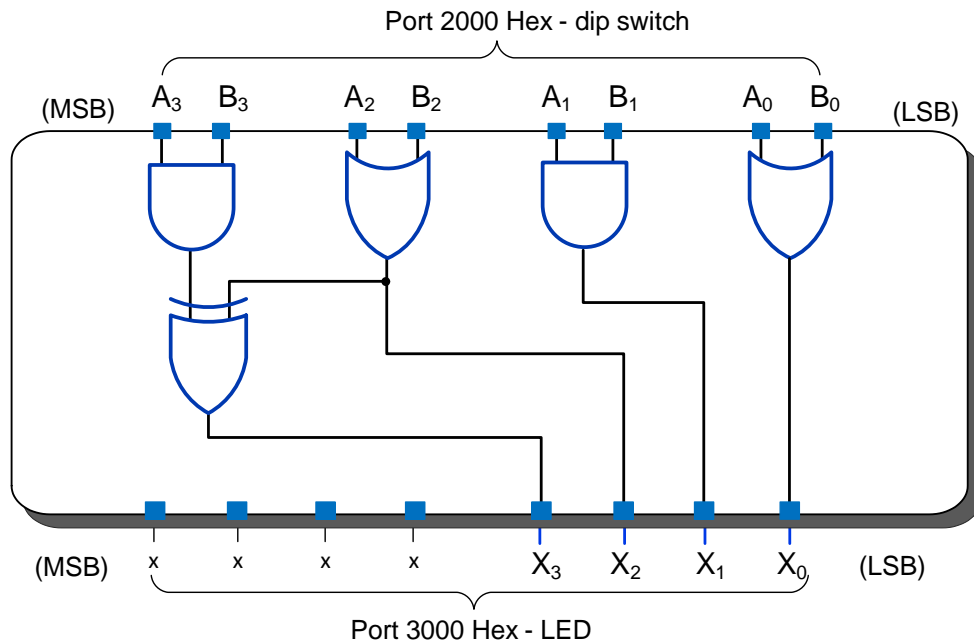
Σημείωση: Τα αποτελέσματα για τα (β) και (γ) είναι από πριν γνωστά. Έτσι διευκολύνεται η επιβεβαίωση της ορθότητας των αντίστοιχων προγραμμάτων σας.

(δ) Όταν γίνεται ON το MSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) να εμφανίζεται στη θύρα εξόδου των LED (που αντιστοιχεί στη θέση μνήμης 3000 Hex) η τιμή του καταχωρητή D, αν γίνει ON το προηγούμενο από το MSB των dip switches ο καταχωρητής E και με τον αμέσως προηγούμενο διακόπτη (ο 3^{ος}) ο καταχωρητής C. Στον έλεγχο των διακοπών, προτεραιότητα να έχει κάθε φορά το μικρότερης αξίας bit (π.χ. αν είναι ενεργοποιημένοι ταυτόχρονα ο 8^{ος} και ο 6^{ος} διακόπτης στα LED να εμφανίζεται ο καταχωρητής C).

2^η ΑΣΚΗΣΗ: Δίνεται ένα μΥ-Σ 8085 που ελέγχει τα LED της πόρτας εξόδου (3000 Hex) εξομοιώνοντας με αυτά τα φώτα ενός χώρου. Να γραφεί πρόγραμμα Assembly, που όταν το LSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) από OFF γίνει ON και ξανά OFF τότε να αναβοσβήνουν όλα τα LED της πόρτας εξόδου για περίπου 15 sec και μετά να σβήνουν. Αν όμως ενδιάμεσα ξαναενεργοποιηθεί το push-button (OFF - ON - OFF το LSB των dip switch) να ανανεώνεται ο χρόνος των 15 sec.

Να γίνει χρήση των ρουτινών χρονοκαθυστέρησης του εκπαιδευτικού συστήματος μLAB. Θεωρήστε ότι το σύστημα παρακολουθεί το LSB των dip switch με διακριτική ικανότητα όχι μεγαλύτερη του 1/5 sec.

3^η ΑΣΚΗΣΗ: Να εξομοιωθεί η λειτουργία ενός υποθετικού I.C. που περιλαμβάνει 5 πύλες όπως φαίνεται στο σχήμα. Τα bits εισόδου πρέπει να αντιστοιχούν ακριβώς όπως φαίνονται στο σχήμα με τα dip switches της πόρτας εισόδου 2000 Hex, και οι εξόδοι με τα LEDs που πρέπει να είναι τα τέσσερα LSB της πόρτας εξόδου 3000 Hex. Οι πύλες, όπως φαίνεται στο σχήμα, είναι 2 AND, 2 OR και 1 XOR. Η αντιστοιχία των led με τις λογικές στάθμες έχει ως εξής: αναμμένο led => '1' και σβηστό led => '0'. Οι αδιάφορες θέσεις της εξόδου να έχουν μόνιμα σβηστά led.



Παρατήρηση: Τα προγράμματα να συνοδεύονται υποχρεωτικά στα κυριότερα σημεία τους από πολύ σύντομα σχόλια.

Θεωρητικές Ασκήσεις

4^η ΑΣΚΗΣΗ: Να δοθεί η εσωτερική οργάνωση μια μνήμη SRAM 128×4 bit αντίστοιχης με αυτήν που φαίνεται στο σχ. 3.2 (βιβλίο θεωρίας). Να εξηγηθεί μέσω ενός παραδείγματος με ποιο τρόπο γίνεται η ανάγνωση και εγγραφή στη μνήμη αυτή (ποια σήματα ενεργοποιούνται, ποιοι διακόπτες και πύλες ανοίγουν ή κλείνουν κλπ.). Θεωρήστε ότι πέραν των \overline{CS} και \overline{WE} ότι διαθέτει ξεχωριστό σήμα για την ανάγνωση \overline{RD} .

Αντίστοιχα να δοθούν τα ίδια στοιχεία για μια μνήμη DRAM 256K×1. Επιλέξτε ένα σχήμα που να συνδυάζει την οργάνωση κατά bit και την ανάγκη για διευθυνσιοδότηση με το σχήμα Διεύθυνση-Γραμμής και μετά Διεύθυνση-Στήλης του πίνακα μνήμης.

Σημείωση: Να συμβουλευτείτε για την ειδικότερη σχεδίαση των δύο παραπάνω μνημών όχι το βιβλίο αλλά τις αναρτημένες παρουσιάσεις.

5^η ΑΣΚΗΣΗ: Να σχεδιασθεί ένα σύστημα μνήμης που να περιλαμβάνει χώρο μνήμης 4KBytes ROM ακολουθούμενη χωρίς κενό διευθύνσεων από 10KBytes RAM. Η ROM ξεκινά από τη διεύθυνση 0000H και υλοποιείται χρησιμοποιώντας 2 ολοκληρωμένα μνήμης 2K×8 bit (2 ICs). Θεωρήστε ότι οι ROMs έχουν δύο εισόδους ελέγχου \overline{CE} (chip enable) και \overline{OE} (output enable). Η RAM να υλοποιηθεί με χρήση μιας μνήμης 2K×8 και μιας 8K×8 SRAMs (2 ICs). Να κατασκευαστεί ο χάρτης μνήμης. Οι μνήμες SRAMs έχουν δύο τις εισόδους ελέγχου \overline{CE} (chip enable), \overline{OE} (output enable) και επιπλέον πρόσθετη γραμμή ελέγχου \overline{WE} . Η αποκωδικοποίηση να γίνει με δύο τρόπους χρησιμοποιώντας:

- (α) ένα αποκωδικοποιητή 3:8 (74LS138) και λογικές πύλες,
- (β) μόνο λογικές πύλες.

Να σχεδιασθεί το λογικό διάγραμμα της μνήμης και η συνδεσμολογία με τα απαιτούμενα σήματα από το system bus του 8085.