邏輯系統實驗 實驗二

組別：7

成員：章子嚴、張軒、魏晉成

學號：E24065018、E24066129、E24066226

實驗內容：

1. 基礎題(一)：全加器
2. 基礎題(二)：七段顯示器
3. 挑戰題：2bit 全加器

|  |  |  |
| --- | --- | --- |
| 指撥開關所在之處的上半部電路，為半加器與全加器的結合，而下半部電路則是由7447以及七段顯示器所組成的顯示區域。 |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

1. 心得
   1. 魏晉成：

在實驗當週的週一，我心血來潮就將實驗所需的電路接好，儘管完成時已經四點，但成就感卻令人無比滿足，希望未來還有機會以這種方式進行實驗的預習。

* 1. 章子嚴：
  2. 張 軒：