

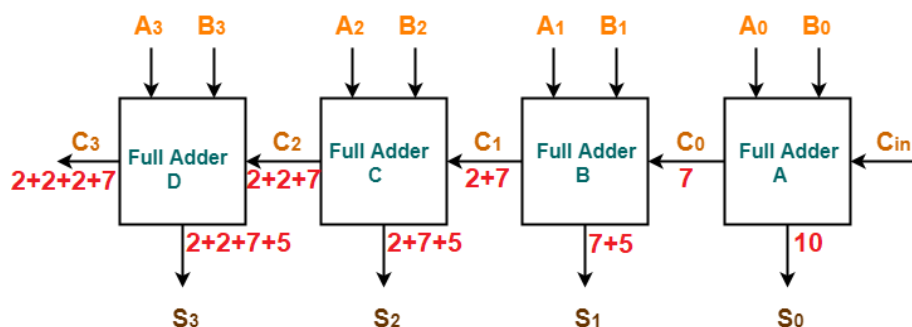
## تمرین دوم طراحی سیستم‌های دیجیتال

پارسا محمدیان – ۹۸۱۰۲۲۸۴

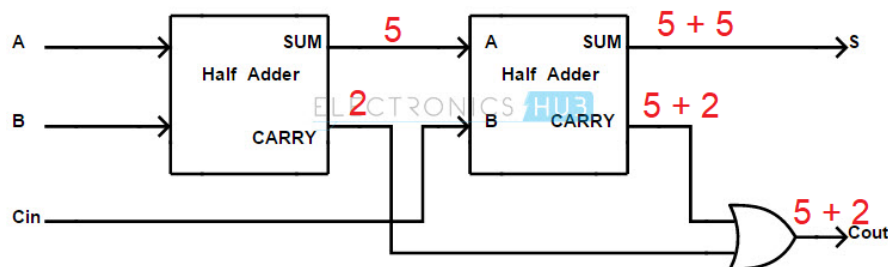
۱۸ اردیبهشت ۱۴۰۰

## محاسبه تأخیر به صورت تئوری

در طراحی جمع‌کننده ۴ بیتی، ۴ عدد Full Adder به صورت آشنایی به یکدیگر بسته شده‌اند. پس برای محاسبه تأخیر هر خروجی نیاز است که تأخیر هر Full Adder را جمع کنیم (شکل ۱). تأخیر هر Full Adder را نیز می‌توانیم از تأخیر Half Adder که مشخص است محاسبه کنیم (شکل ۲).



شکل ۱: تأخیر Four Bit Adder



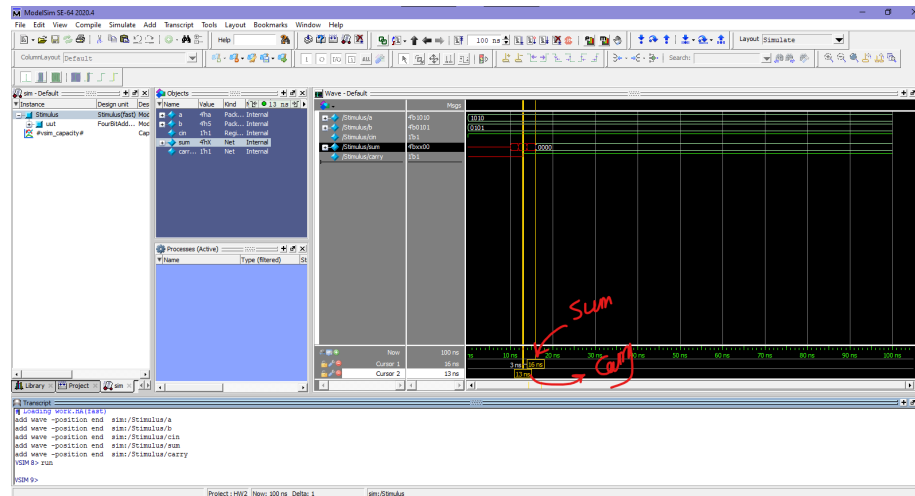
شکل ۲: تأخیر Full Adder

$$\begin{aligned} \text{HA} & \begin{cases} \text{Delay}(\text{sum}) = 5 \\ \text{Delay}(\text{carry}) = 2 \end{cases} \\ \text{FA} & \begin{cases} \text{Delay}(\text{sum}) = 10 \\ \text{Delay}(\text{carry}) = 7 \end{cases} \\ \text{FourBitAdder} & \begin{cases} \text{Delay}(\text{sum}) = 16 \\ \text{Delay}(\text{carry}) = 13 \end{cases} \end{aligned}$$

پس به صورت تئوری جمع‌کننده ۴ بیتی طراحی شده تأخیر ۱۶ واحد زمانی برای sum و ۱۳ واحد زمانی برای carry دارد.

## محاسبه تأخیر به وسیله‌ی ModelSim

برای محاسبه تأخیر به وسیله‌ی ModelSim ابتدا دو ورودی نمونه مناسب برای حداکثر تأخیر انتخاب می‌کنیم. در اینجا دو عدد ۱۰۱ و ۰۱۰۱ را بارقم نقلی ورودی ۱ جمع زده‌ام. تأخیر را می‌توان از شکل موج (Wave Form) خواند. همانطور که در شکل ۳ نشان داده شده، تأخیر محاسبه شده در قسمت قبلی کاملاً دقیق است.



شکل ۳: تأخیر ModelSim