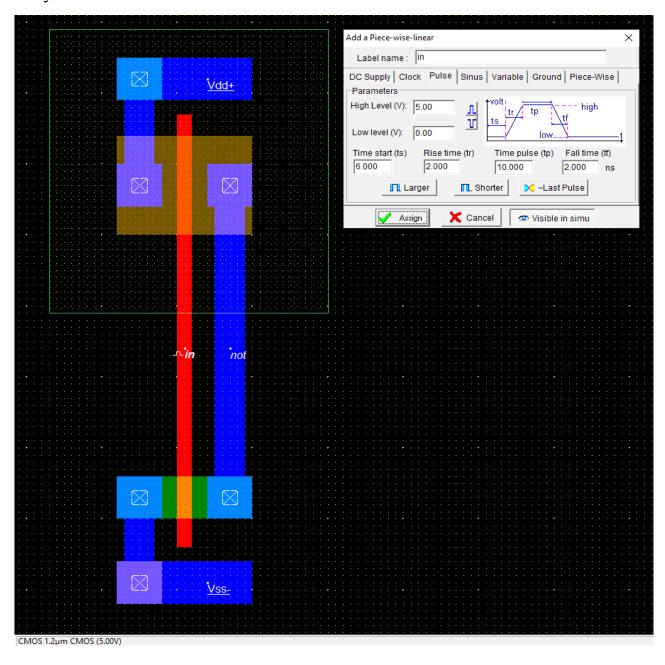
## 3η Εργαστηριακή Άσκηση

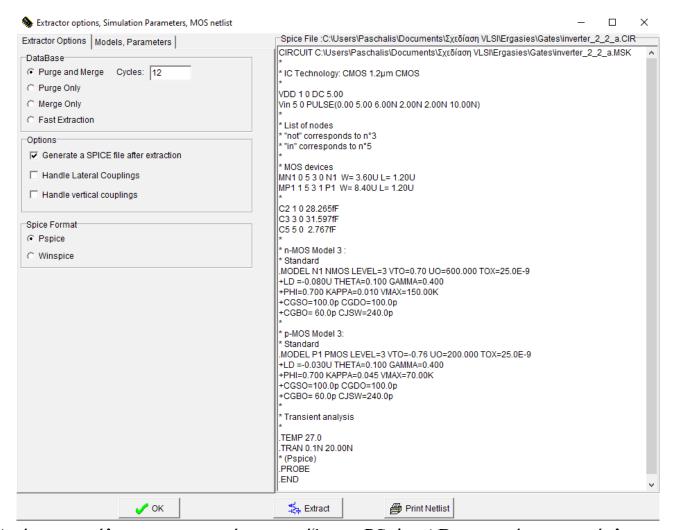
Μελέτη της Κατανάλωσης Ενέργειας και Φυσικός Σχεδιασμός Πυλών CMOS Πολύπλοκης Λογικής

#### 2.2 Πειραματική Μελέτη Συνιστωσών Κατανάλωσης

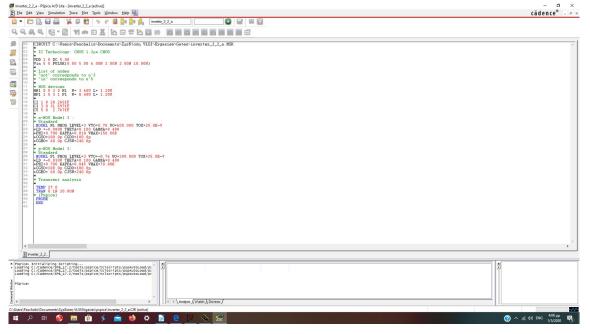
a) Σχεδιάστε έναν αντιστοφέα με τα παρακάτω χαρακτηριστικά:  $Ln = Lp = 2\lambda = 1,2$  μm, Wn = 3,6 μm και Wp = 8,4 μm, πλάτος λωρίδων μετάλλου τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm. Εφαρμόστε στην είσοδο του αντιστροφέα έναν παλμό με αρχικό χρόνο 6 ns στο μηδέν, χρόνους ανόδου και καθόδου 2 ns και χρόνο διάρκειας 10 ns.



b) Για την ακριβή μέτρηση των ρευμάτων στους εσωτερικούς κόμβους του κυκλώματος θα χρησιμοποιηθεί ο προσομοιωτής PSpice, καθώς το Microwind δεν παρέχει αυτήν τη δυνατότητα. Έτσι, πρέπει να παραχθεί η ισοδύναμη περιγραφή του κυκλώματος στη μορφή που απαιτείται από το PSpice. Αυτό μπορεί να πραγματοποιηθεί επιλέγοντας την εντολή "Convert Into..." — "Spice Netlist" από την καρτέλα "File", έτσι εμφανίζεται το παράθυρο



c) Από τον κατάλογο προγραμμάτων ανοίξτε το PSpice AD και εισάγετε το κύκλωμα μέσω της εντολής "File"  $\rightarrow$  "Open".



```
CIRCUIT C:\Users\Paschalis\Documents\Σχεδίαση VLSI\Ergasies\Gates\inverter_2_2_a.MSK
        * IC Technology: CMOS 1.2µm CMOS
03
        VDD 1 0 DC 5.00
04
05
        Vpulse 5 0 PULSE(0.00 5.00 6.00N 2.00N 2.00N 10.00N)
06
        * List of nodes
* "out1" corres
          "out1" corresponds to n°3
"pulse" corresponds to n°5
08
09
10
        * MOS devices
12
        MN1 0 5 3 0 N1 W= 3.60U L= 1.20U
MP1 1 5 3 1 P1 W= 8.40U L= 1.20U
14
15
        C2 1 0 28.265fF
C3 3 0 29.422fF
C5 5 0 1.633fF
16
18
19
        * n-MOS Model 3
20
        * Standard
        * Standard

.MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9

+LD =-0.080U THETA=0.100 GAMMA=0.400

+PHI=0.700 KAPPA=0.010 VMAX=150.00K

+CGSO=100.0p CGDO=100.0p

+CGBO= 60.0p CJSW=240.0p
24
25
26
        * p-MOS Model 3:
* Standard
28
        MODEL P1 PMOS LEVEL=3 VTO=-0.76 UO=200.000 TOX=25.0E-9
+LD =-0.030U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.045 VMAX=70.00K
+CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
29
30
33
34
35

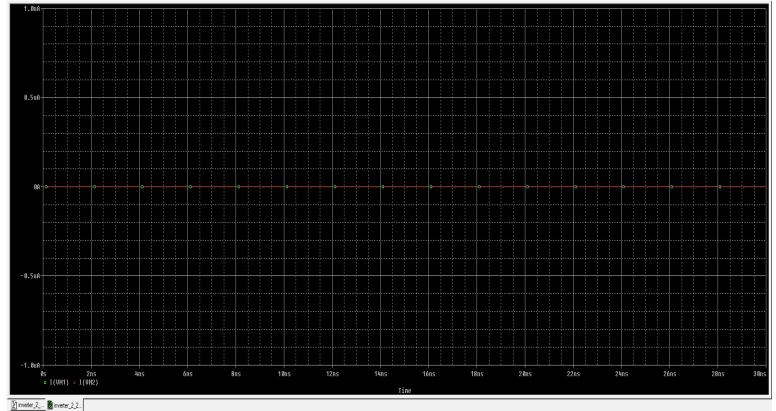
    Transient analysis

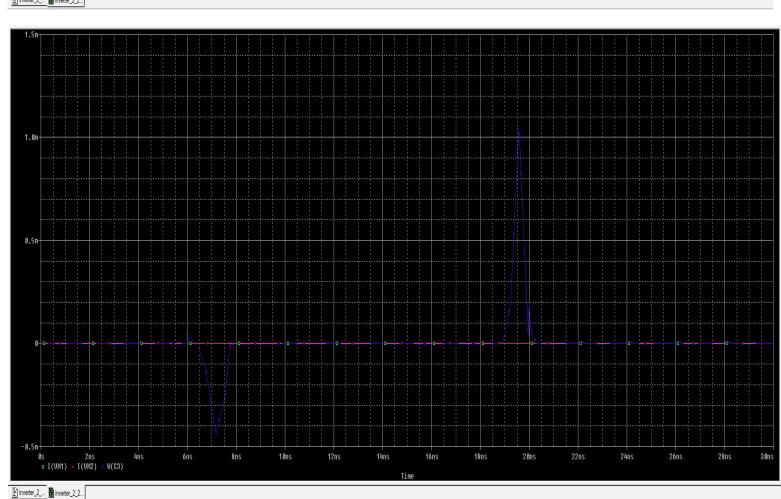
36
         .TEMP 27.0
.TRAN 0.1N 20.00N
39
            (Pspice)
40
         PROBE
41
         END
42
```

d) Ακολουθώντας τον παραπάνω τρόπο δήλωσης, τροποποιείστε το Spice μοντέλο του κυκλώματος ώστε να εισάγετε δύο πηγές μηδενικής DC τάσης στα σημεία που δείχνουν τα βέλη του Σχ. 2 παράγοντας το κύκλωμα του Σχ. 3. Επίσης μεταβάλλετε τον χρόνο προσομοίωσης σε 30 ns.

```
CIRCUIT C:\Users\Paschalis\Documents\Σχεδίαση VLSI\Ergasies\Gates\inverter_2_2_a.MSK
02
     * IC Technology: CMOS 1.2µm CMOS
03
     VDD 1 0 DC 5.00
04
     Vpulse 5 0 PULSE(0.00 5.00 6.00N 2.00N 2.00N 10.00N)
VM1 4 3 DC 0.00
VM2 3 2 DC 0.00
0.5
08
07
08
     * List of nodes
10
     * "out1" corresponds to n°3
* "pulse" corresponds to n°5
12
13
     * MOS devices
     MN1 0 5 3 0 N1 W= 3.60U L= 1.20U
MP1 1 5 3 1 P1 W= 8.40U L= 1.20U
14
15
16
     C2 1 0 28.265fF
C3 3 0 29.422fF
C5 5 0 1.633fF
18
19
21
22
     * n-MOS Model 3 :
     * Standard
     .MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9
24
     +LD =-0.080U THETA=0.100 GAMMA=0.400
     +PHI=0.700 KAPPA=0.010 VMAX=150.00K
25
     +CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
26
27
28
29
     * p-MOS Model 3:
     * Standard
      .MODEL P1 PMOS LEVEL=3 VTO=-0.76 UO=200.000 TOX=25.0E-9
     +LD =-0.030U THETA=0.100 GAMMA=0.400
33
     +PHI=0.700 KAPPA=0.045 VMAX=70.00K
     +CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
34
36
37
     * Transient analysis
38
39
40
      .TRAN 0.1N 30.00N 🔫
41
      (Pspice)
      PROBE
      END
```

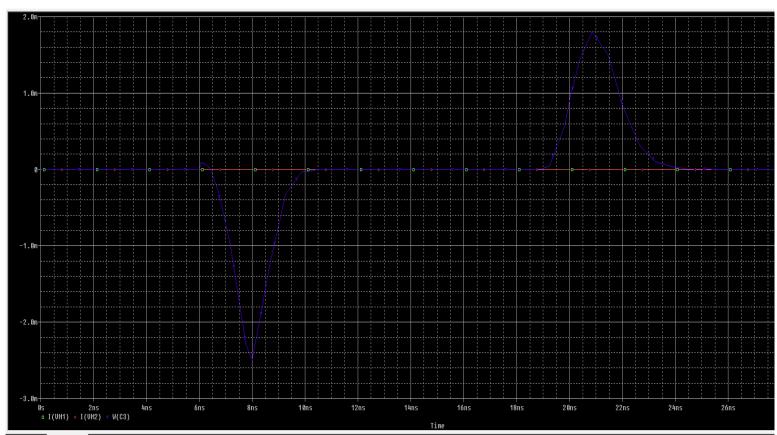
e) Εκτελέστε την προσομοίωση επιλέγοντας την ενολή "Run" από την καρτέλα "Simulate". Η εισαγωγή των κυματομορφών πραγματοποιείται επιλέγοντας την εντολή "Add Trace..." από την καρτέλα "Trace". Αρχικά παρατηρείστε τα ρεύματα τα I(VM1) και I(VM2) των πηγών μηδενικής τάσης και στη συνέχεια την κατανάλωση στον κόμβο εξόδου W(C4).



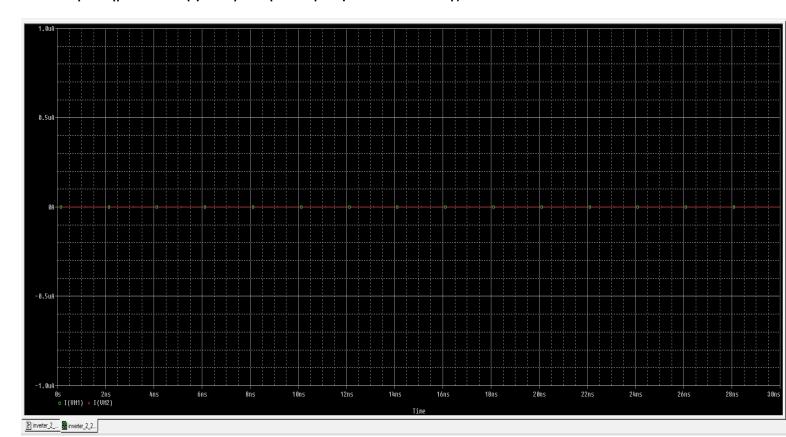


f) Αυξήστε το φορτίο εξόδου στα 300 fF, μεταβάλλοντας τη χωρητικότητα του κόμβου εξόδου (C3), και παρατηρείστε τη μεταβολή των ρευμάτων και της κατανάλωσης στον συγκεκριμένο κόμβο.

```
CIRCUIT C:\Users\Paschalis\Documents\Σχεδίαση VLSI\Ergasies\Gates\inverter_2_2_a.MSF
02
       * IC Technology: CMOS 1.2µm CMOS
03
      VDD 1 0 DC 5.00
Vpulse 5 0 PULSE(0.00 5.00 6.00N 2.00N 2.00N 10.00N)
VM1 4 3 DC 0.00
VM2 3 2 DC 0.00
08
      * List of nodes
* "out1" corresponds to n°3
* "pulse" corresponds to n°5
09
10
12
13
      * MOS devices
MN1 0 5 3 0 N1 W= 3.60V L= 1.20V
MP1 1 5 3 1 P1 W= 8.40V L= 1.20V
      C2
C3
C5
          1 0 28.265fF
18
          3 0 300fF
5 0 1.63
                 1.633fF
19
20
21
       * n-MOS Model 3 :
      * Standard
.MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9
+LD =-0.080U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.010 VMAX=150.00K
      +CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
28
29
      * p-MOS Model 3:
* Standard
      36
       * Transient analysis
       .
TEMP 27.0
TRAN 0.1N 30.00N
39
40
       * (Pspice)
       PROBE
       END
```



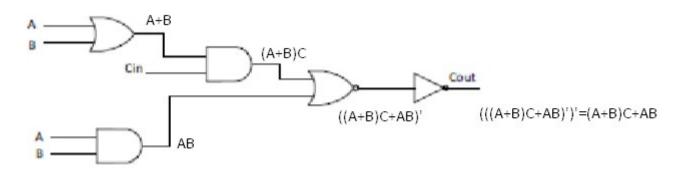
g) Μεταβάλλετε τους χρόνους ανόδου και καθόδου της κυματομορφής εισόδου σε 4 ns και παρατηρείστε τη μεταβολή των ρευμάτων των πηγών.



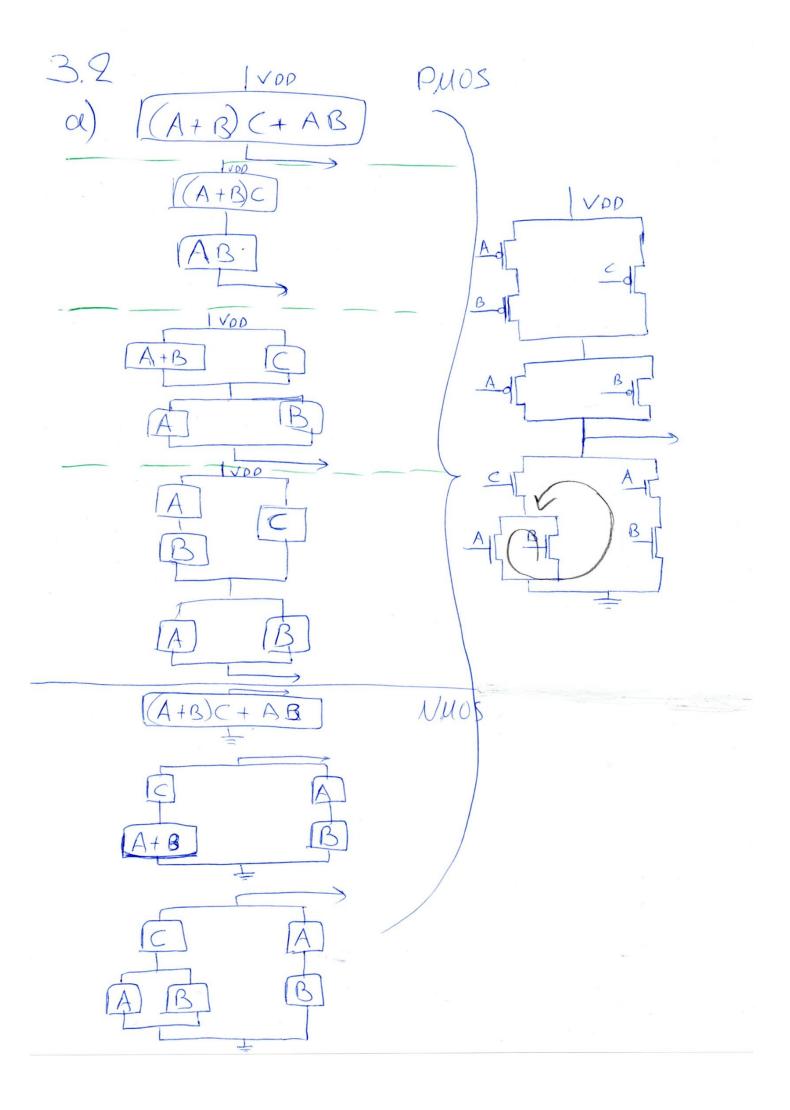
# 3 Φυσικός Σχεδιασμός Πολύπλοκων Λογικών Συναρτήσεων

### 3.2 Πειραματική Μελέτη Φυσικού Σχεδιασμού με Euler Paths

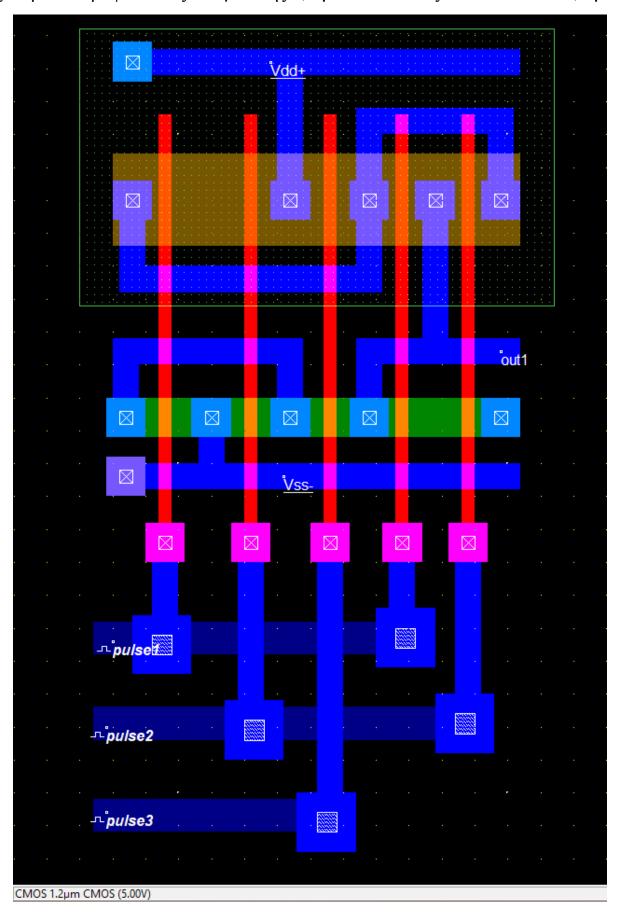
a) Στο Σχ. 7 δίνεται το διάγραμμα σε επίπεδο λογικών πυλών του κυκλώματος που παράγει το κρατούμενο σε έναν πλήρη αθροιστή. Να παραχθεί η λογική συνάρτηση που υλοποιεί το κύκλωμα αυτό και στη συνέχεια να σχεδιαστεί το κυκλωματικό διάγραμμα σε επίπεδο στοιχείων τύπου η και p, έτσι ώστε να είναι δυνατός ο φυσικός του σχεδιασμός κατά συνεχή τρόπο (δηλαδή σε μια βαθμίδα και έναν αντιστροφέα).



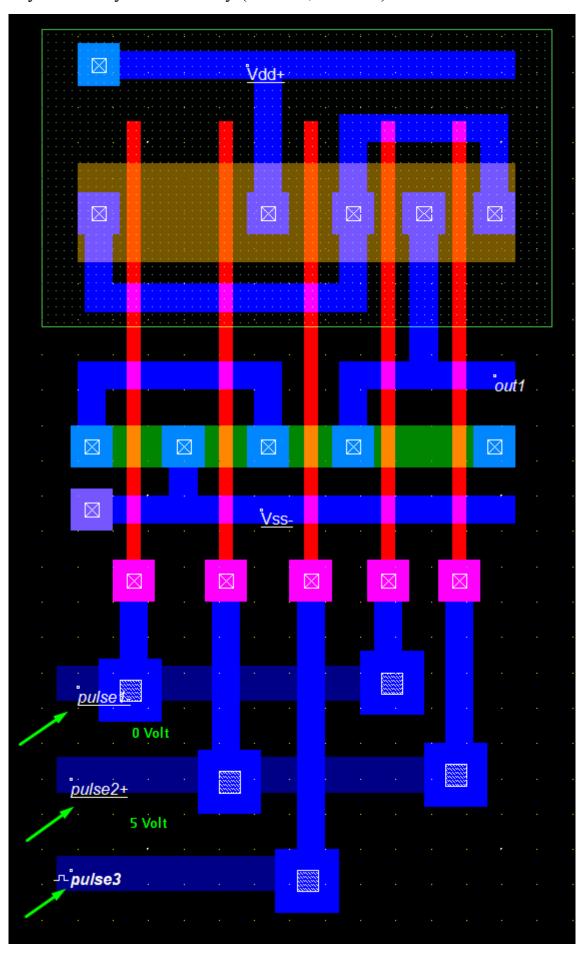
Μονοπάτι Euler (κύκλωμα Euler) ονομάζεται ένα μονοπάτι (κύκλωμα) που περνάει ακριβώς μία φορά από κάθε ακμή του γραφήματος.

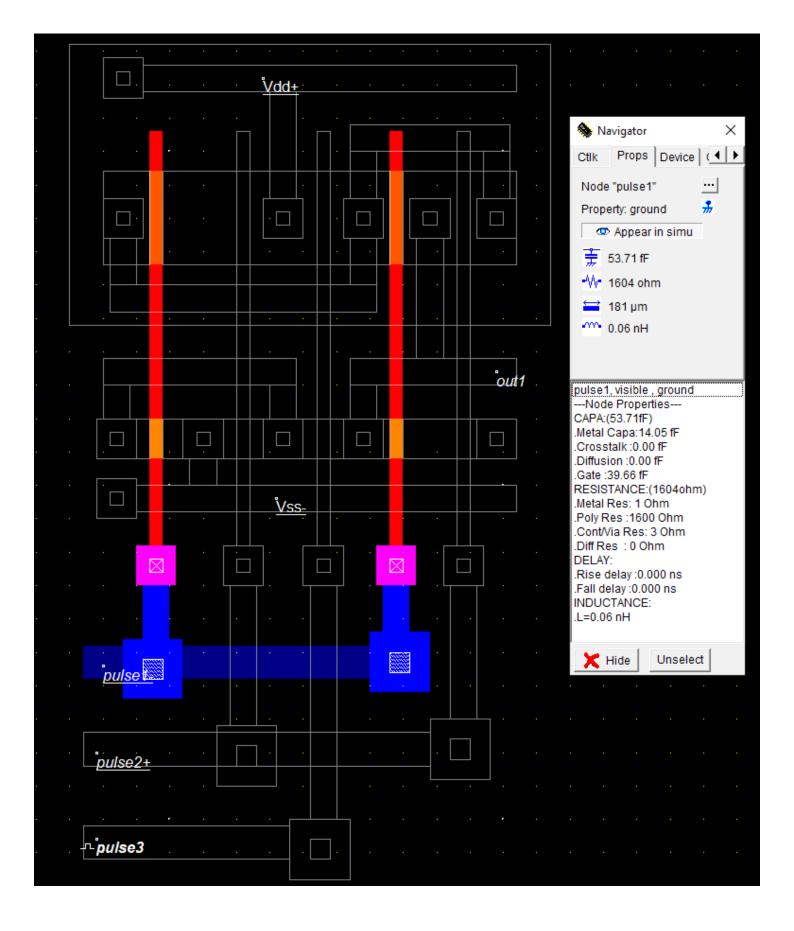


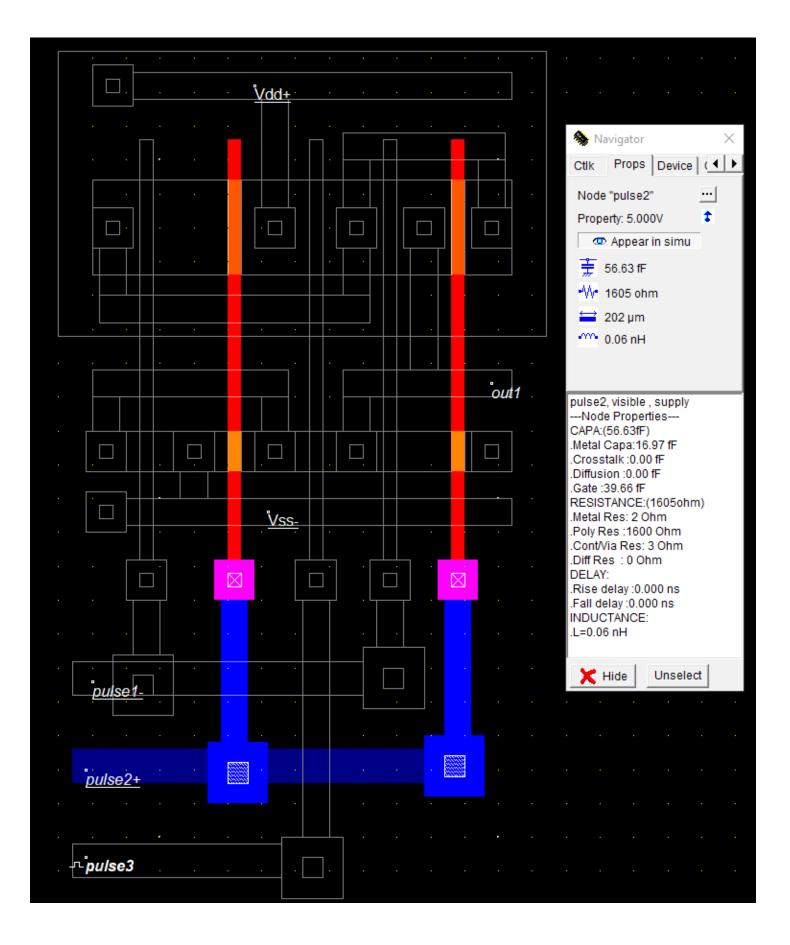
b) Βρείτε ένα μονοπάτι Euler και σχεδιάστε το κύκλωμα παραγωγής του κρατούμενου χρησιμοποιώντας τα εξής χαρατηριστικά: Ln=Lp=1,2 μm, Wn=3,6 μm, Wp=8,4 μm, πλάτος λωρίδων τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm.



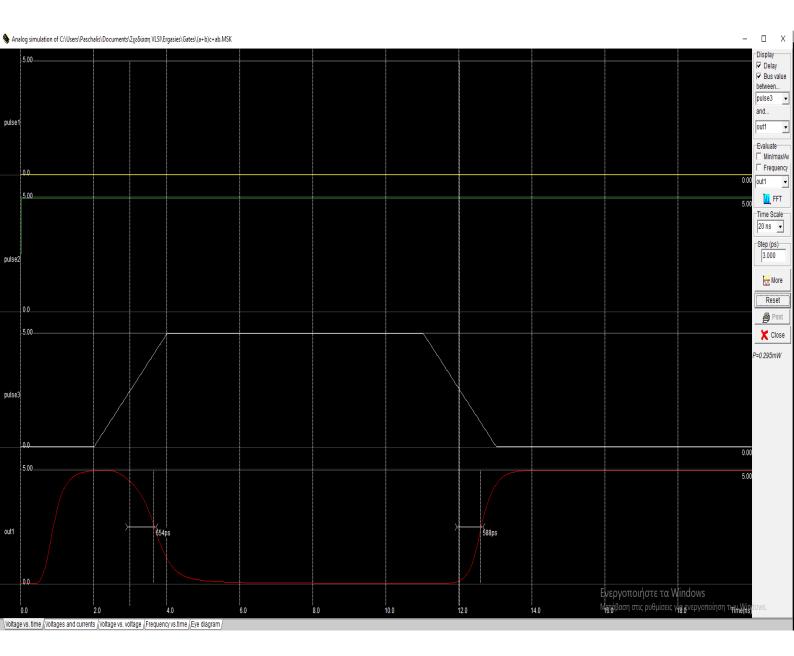
c) Μετρείστε τις χωρητικότητες εισόδου και εξόδου του κυκλώματος και την καθυστέρηση του παραπάνω κυκλώματος από την είσοδο Cin στην έξοδο. Κατά την προσομοίωση χρησιμοποιείστε διαδοχικούς παλμούς στην είσοδο Cin με χρόνους ανόδου και καθόδου 2 ns, χρόνο διάρκειας 7 ns και αρχικό χρόνο 2 ns και εφαρμόστε σταθερές στάθμες στις υπόλοιπες δύο εισόδους (B = 5 V, A = 0 V).











d) Προσθέστε στο PSpice ισοδύναμο του κυκλώματος τις κατάλληλες πηγές μηδενικής τάσης, έτσι ώστε να μετρήσετε τα ρεύματα φόρτισης και εκφόρτισης του εσωτερικού κόμβου και της συνολικής εξόδου, καθώς και τα ρεύματα βραχυκυκλώματος στο κύκλωμα που σχεδιάστηκε.

```
CIRCUIT C:\Users\Paschalis\Documents\Σχεδίαση VLSI\Ergasies\Gates\(a+b)c+ab.MSK
01
02
      * IC Technology: CMOS 1.2pm CMOS
03
      VDD 1 0 DC 5.00
Vpulse3 11 0 PULSE(0.00 5.00 2.00N 2.00N 2.00N 7.00N)
04
05
06
      * List of nodes

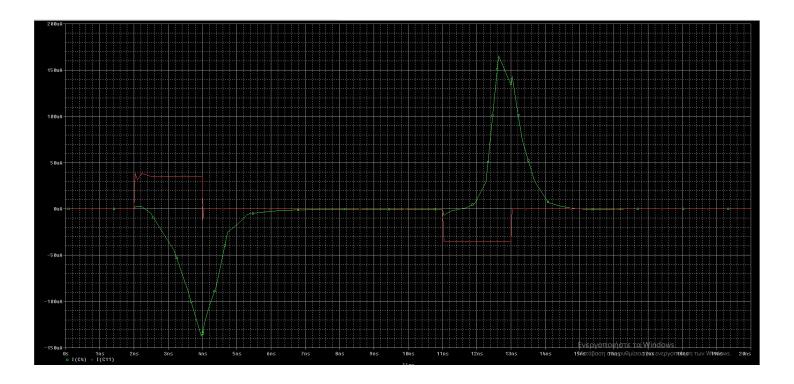
* "N3" corresponds to n°3

* "out1" corresponds to n°4

* "N5" corresponds to n°5

* "N7" corresponds to n°7

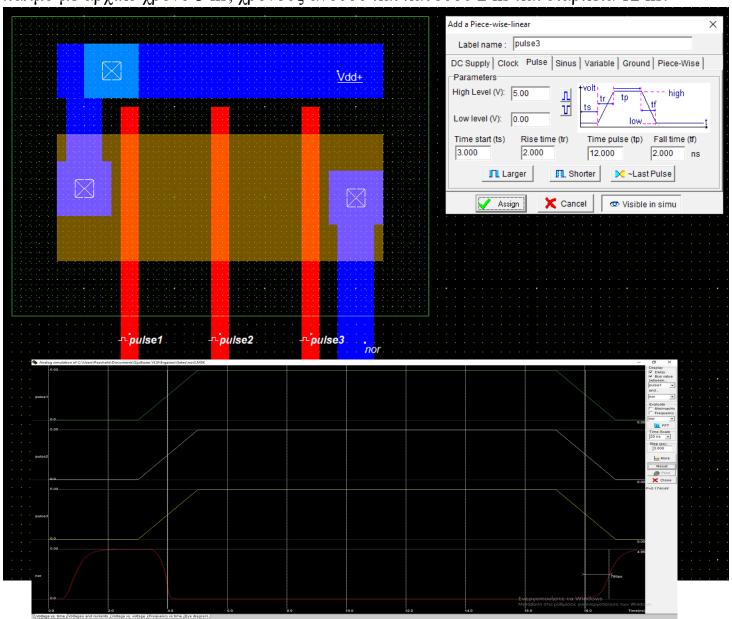
* "N9" corresponds to n°7
07
08
09
10
11
      * "N8" corresponds to n'8
* "N9" corresponds to n'9
12
13
      * "pulse2" corresponds to n°10
* "pulse3" corresponds to n°11
* "pulse1" corresponds to n°12
14
15
16
17
18
      * MOS devices
19
      MN1 8 1 7 0 N1
                             W= 3.60U L= 1.20U
      MN2 4 0 8 0 N1 W= 3.60U L= 1.20U
MN3 9 11 4 0 N1 W= 3.60U L= 1.20U
20
21
22
                              W= 3.60U L= 1.20U
      MN4 0 1 9 0 N1
23
      MN5 9 0 0 0 N1
                              W= 3.60U L= 1.20U
      MP1 4 1 3 1 P1
MP2 3 0 4 1 P1
                              W= 8.40U L= 1.20U
W= 8.40U L= 1.20U
24
25
26
      MP3 1 11 3 1 P1 W= 8.40U L= 1.20U
      MP4 5 1 1 1 P1 W= 8.40U L= 1.20U
MP5 3 0 5 1 P1 W= 8.40U L= 1.20U
27
28
29
      C2 1 0 36.739fF
C3 3 0 60.988fF
C4 4 0 33.953fF
C5 5 0 22.150fF
C7 7 0 9.183fF
30
31
32
33
34
      C8 8 0 9.161fF
C9 9 0 26.637fF
C10 1 0 24.228fF
C11 11 0 14.036fF
35
36
37
38
39
40
      * n-MOS Model 3 :
41
      * Standard
42
      MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9
43
      +LD =-0.080U THETA=0.100 GAMMA=0.400
44
      +PHI=0.700 KAPPA=0.010 VMAX=150.00K
45
      +CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
46
47
48
      * p-MOS Model 3:
49
      * Standard
50
      MODEL P1 PMOS LEVEL=3 VTO=-0.76 UO=200.000 TOX=25.0E-9
51
      +LD =-0.030U THETA=0.100 GAMMA=0.400
52
      +PHI=0.700 KAPPA=0.045 VMAX=70.00K
53
      +CGSO=100.0p CGDO=100.0p
54
      +CGBO= 60.0p CJSW=240.0p
55
56
      * Transient analysis
57
       .TEMP 27.0
.TRAN 0.1N 20.00N
58
59
60
       * (Pspice)
61
       . PROBE
62
       .END
63
```



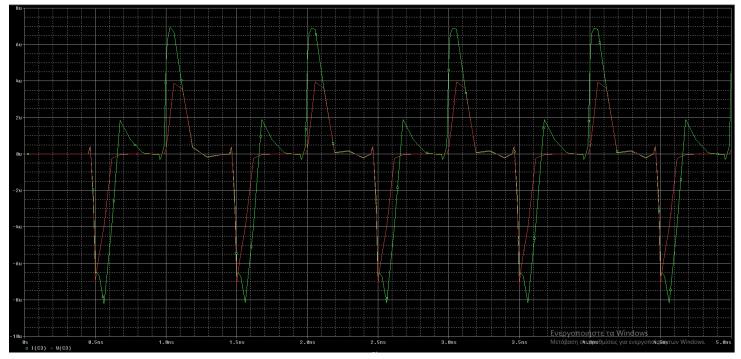
# 4 Ερωτήσεις

### 4.1 Μελέτη Συνιστωσών Κατανάλωσης

a) Σχεδιάστε μια πύλη NOR τριών εισόδων με τα εξής χαρακτηριστικά: Ln = Lp = 1,2 μm, Wn = 3,6 μm, Wp = 8,4 μm, πλάτος λωρίδων μετάλου τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm. Εφαρμόστε σε όλες τις εισόδους της πύλης έναν παλμό με αρχικό χρόνο 3 ns, χρόνους ανόδου και καθόδου 2 ns και διάρκεια 12 ns.



b) Μετρείστε κατά προσέγγιση την ενέργεια βραχυκυκλώματος και την ενέργεια που καταναλώνεται λόγω του χωρητικού φορτίου στην έξοδο κατά τη διάρκεια ενός παλμού εισόδου με τη βοήθεια πηγών μηδενικής τάσης.

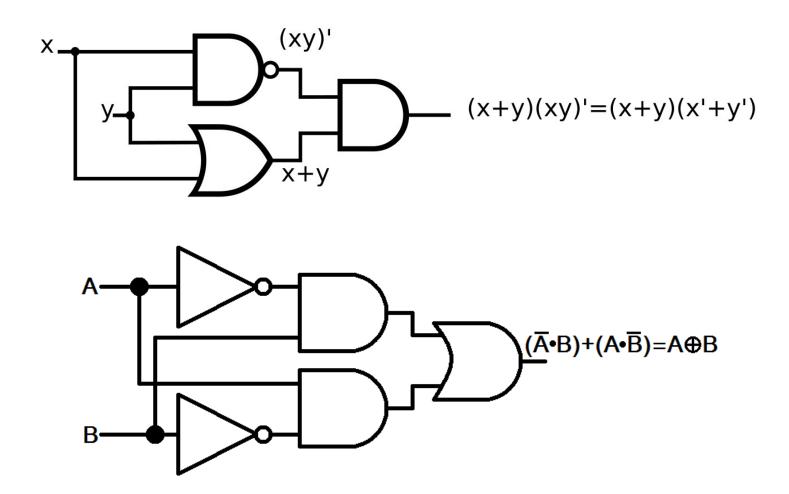


c) Επαναλάβετε τη μέτρηση και των δύο τύπων κατανάλωσης ενέργειας θέτοντας παλμό μόνο στη μία είσοδο της πύλης, ενώ στις υπόλοιπες σταθερές στάθμες. Πού οφείλεται η ενδεχόμενη αλλαγή στις τιμές των ενεργειών που μετρήθηκαν;

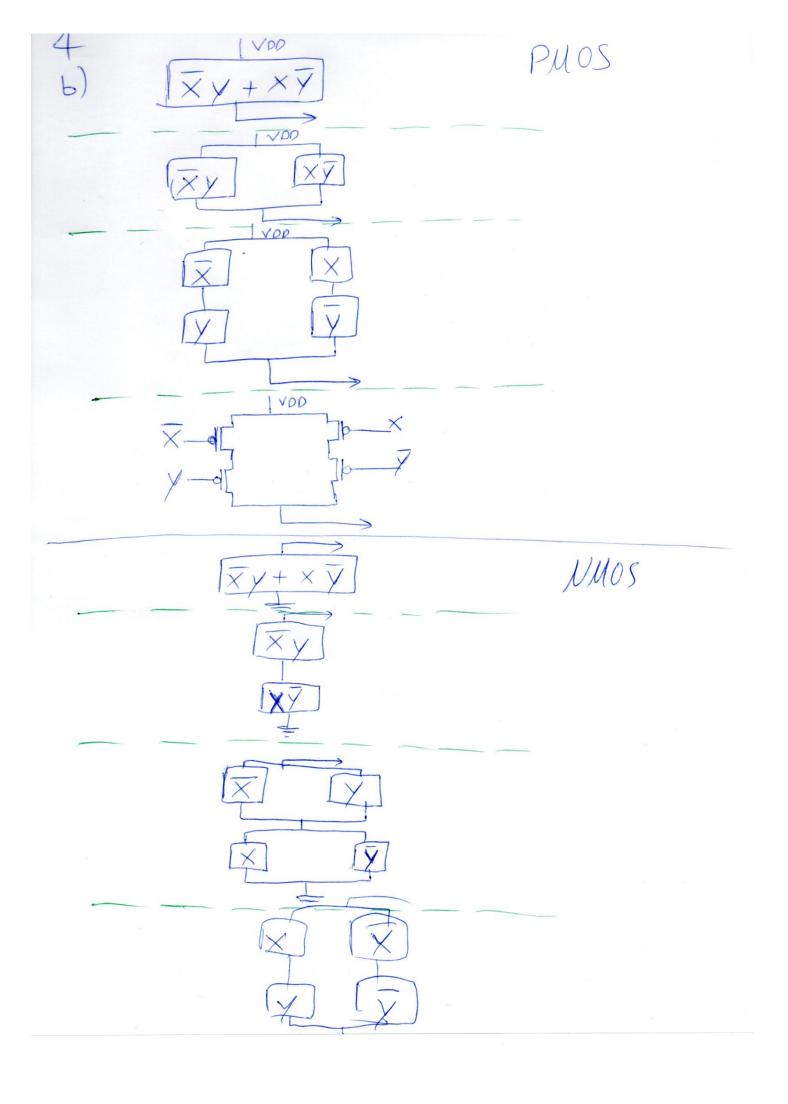
### 4.2

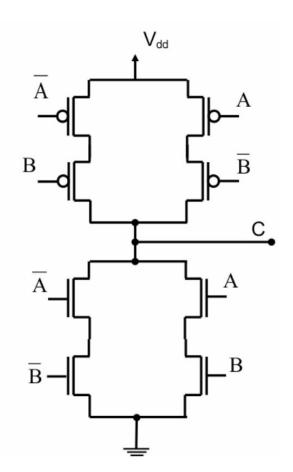
### Σχεδιασμός Πυλών Σύνθετης Λογικής

a)Σχεδιάστεσε επίπεδο λογικών πυλών μία πύλη XOR ως (x+y)(x'y')??? [(x+y)(x'+y')] ώστε να είναι δυνατή η υλοποίησή της στο φυσικό επίπεδο με τη βοήθεια των μονοπατιών Euler.

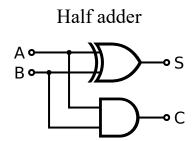


b)Σχεδιάστε σε επίπεδο τρανζίστορ την παραπάνω πύλη. Στη συνέχεια επιλέξτε τα κατάλληλα μονοπάτια Euler και σχεδιάστε την πύλη στο φυσικό επίπεδο.





c)



Full adder

