

**Universidad Nacional de Ingeniería
Facultad de Ciencias**

Arquitectura de computadores

Historia y tecnología de computadores

Prof.: Lic. César Martín Cruz S.
ccruz@uni.edu.pe

2012 - II

Ada Augusta (1815-1852), Lady Lovelace, hija del poeta Lord Byron, se considera la primera **programadora** al escribir series de **instrucciones para la máquina analítica de Babbage**.

Ada inventó algunos conceptos:

- a) **subrutina**: una secuencia de instrucciones que puede ser usada varias veces en diferentes contextos;
- b) **ciclos**, de modo que la secuencia pueda tener su ejecución repetida; y
- c) **salto condicional**: la lectora de tarjetas saltaría para otra tarjeta si alguna condición fuese satisfecha.



El matemático inglés George Boole (1815-1864) publicó en 1854 los principios de la lógica booleana, donde las variables toman solo valores 0 y 1 (falso y verdadero).

La dificultad de implementar un dígito decimal (un número entero entre 0 e 9) en componentes eléctricos determinó el uso de la base 2 en las computadoras. La lógica booleana fue usada en la implementación de los circuitos eléctricos internos a partir del siglo 20.

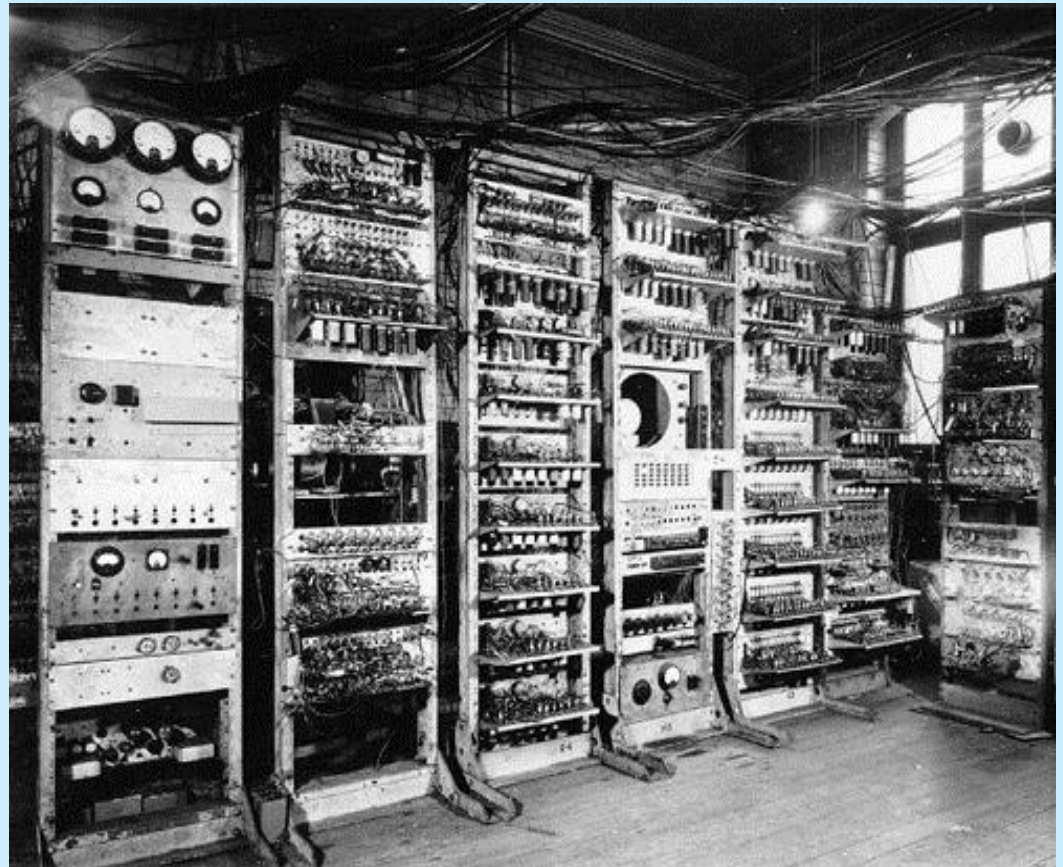


Computadores electromecánicos

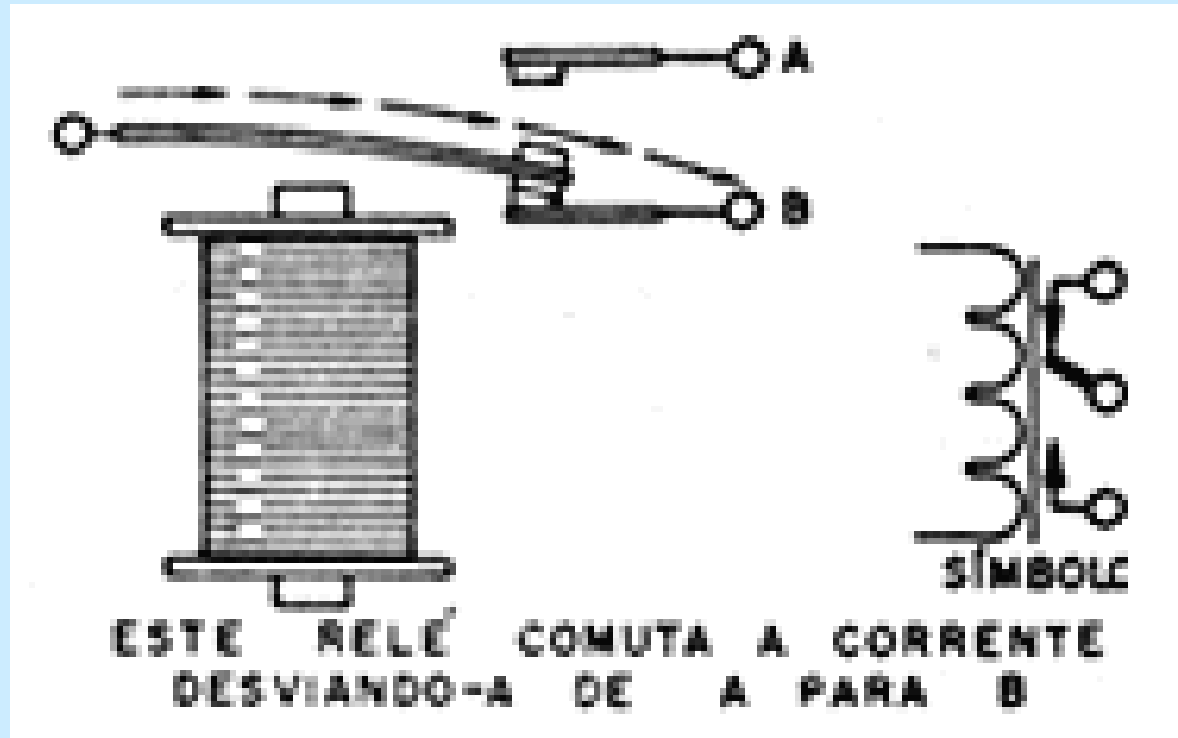
La marina de USA, en conjunto con la Universidad de Harvard e IBM, construyó en 1944 la **Mark I**. En cierto sentido, Mark I era la realización del proyecto de Babbage.

Mark I ocupaba 120 m^3 , tenía miles de relés y hacía un ruido infernal.

Una multiplicación de números de 10 dígitos llevaba 3 segundos para ser efectuada.



Relés electromecánicos



Computador electrónico

En secreto, el ejército de USA también desarrollaba su computador. Este usaba solo bulbos y tenía como objetivo calcular las trayectorias de misiles con más precisión.



Von Neumann

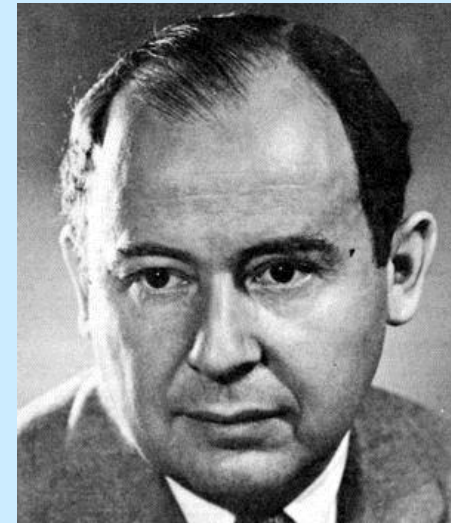
El matemático húngaro John von Neumann (1903-1957) formalizó el proyecto lógico de un computador.

Von Neumann sugirió que las instrucciones fuesen almacenadas en la memoria del computador (**stored program concept**).

Hasta entonces, los programas se hacían con conexión de cables o leídas desde tarjetas perforadas o leídas desde posiciones de interruptores.

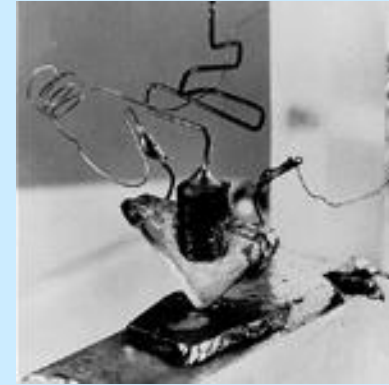
Almacenadas en la memoria, para luego ejecutarlas, volvería al computador más rápido, ya que, al momento de ejecución, las instrucciones serían obtenidas con rapidez electrónica.

La mayoría de las computadoras de hoy en día siguen el modelo propuesto por Von Neumann.



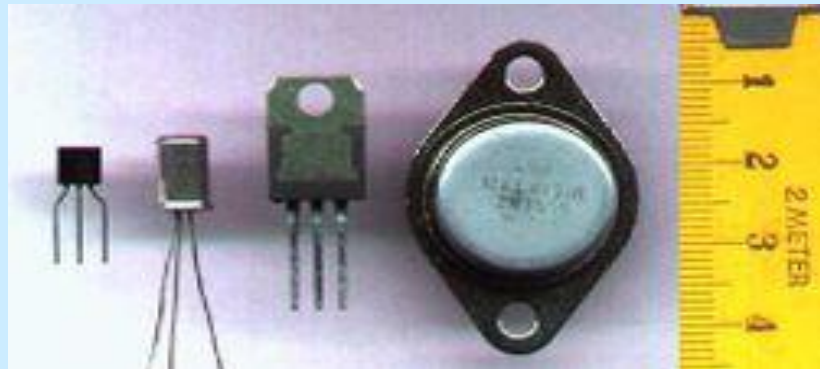
Invención del transistor

El 23 de diciembre de 1947, en los labs de la Bell, John Bardeen, Walter Brattain, y William Shockley, desarrollaron el primer transistor.



Usando semiconductores, los transistores pudieron sustituir a los bulbos, siendo más pequeños, más rápidos y más duraderos, además de que no se calientan tanto ni consumen tanta energía.

Diversos encapsulamientos de transistores



Desarrollo de los primeros circuitos integrados

En los años 60s, bajo la influencia del programa espacial de USA, el desarrollo de la microelectrónica llevó a la construcción de circuitos transistorizados integrados en una única pastilla de silicio (*chip*) de dimensiones reducidas. Miles de transistores son integrados en un chip, dando origen a los ***circuitos integrados***.

1971 – El equipo de Ted Hoff, S. Mazor y F.Fagin con la colaboración de Masatoshi Shima de Busicom(mas tarde ZILOG) desarrolló el microprocesador 4004 de Intel, el primer CPU en un chip.

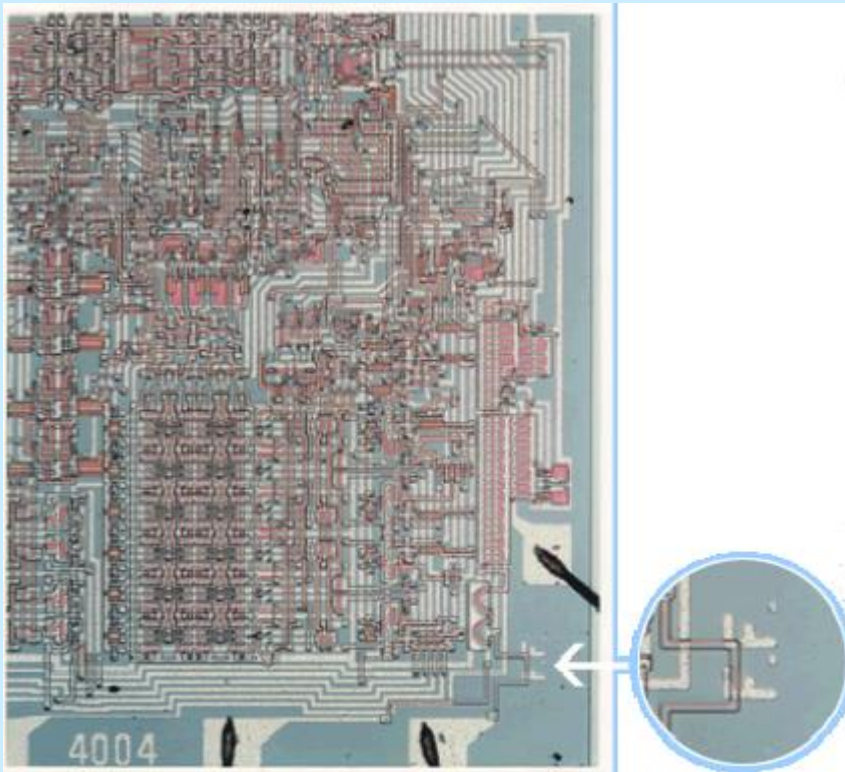
Microprocesador 4004
2300 transistores



Microprocesadores de la década de 1970

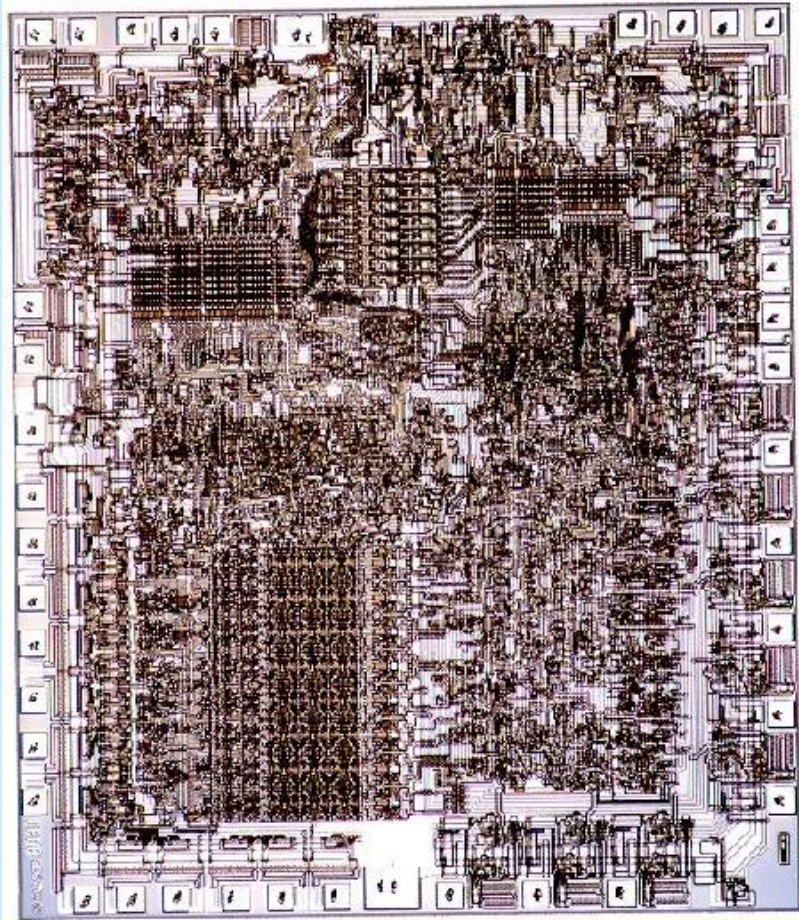
Microprocesadores	4004	8008	8080	6502	Z80	8086	8088	68000
Año	1971	1972	1974	1975	1976	1978	1979	1979
Reloj	108KHz	108KHz	2MHz	1-2MHz	2.5-6MHz	5-10MHz	5-8MHz	8-20MHz
Bus	4 bits	8 bits	8 bits	8 bits	8 bits	16 bits	8 bits	16/32 bits
Número transistores	2,300	3,500	6,000	4,000	8,500	29,000	29,000	68,000
Tecno_logía	10 micro_nes	10 micro_nes	6 micro_nes	3 micro_nes	3 micro_nes	3 micro_nes	3 micro_nes	
Direccionamiento de memoria	640 bytes	16 K_bytes	64 Kilo_bytes	64 Kilo_bytes	64 Kilo_bytes	1 Mega-byte	1 Mega_byte	16 Mega_bytes
Memoria Virtual	-	-	-	-	-	-	-	-

4004 (microprocesador de 4 bits) 1971



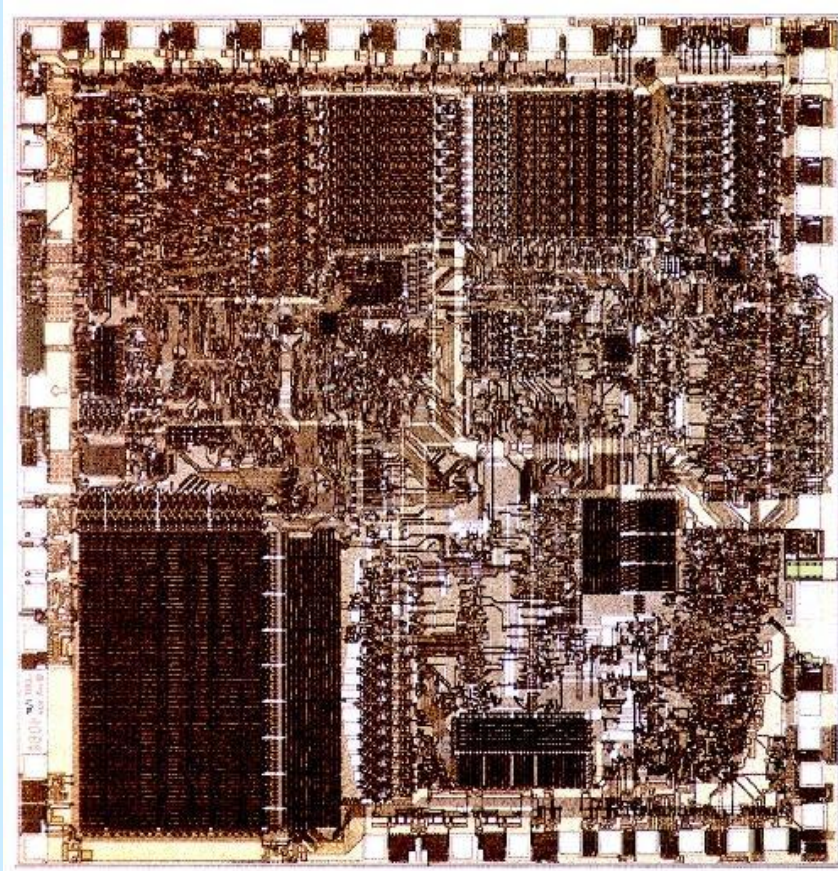
2300 transistores
10 micrones

8080 (microprocesador de 8 bits) 1974



6000 transistores
6 micrones

8086 – microprocesador de 16 bits (1978)

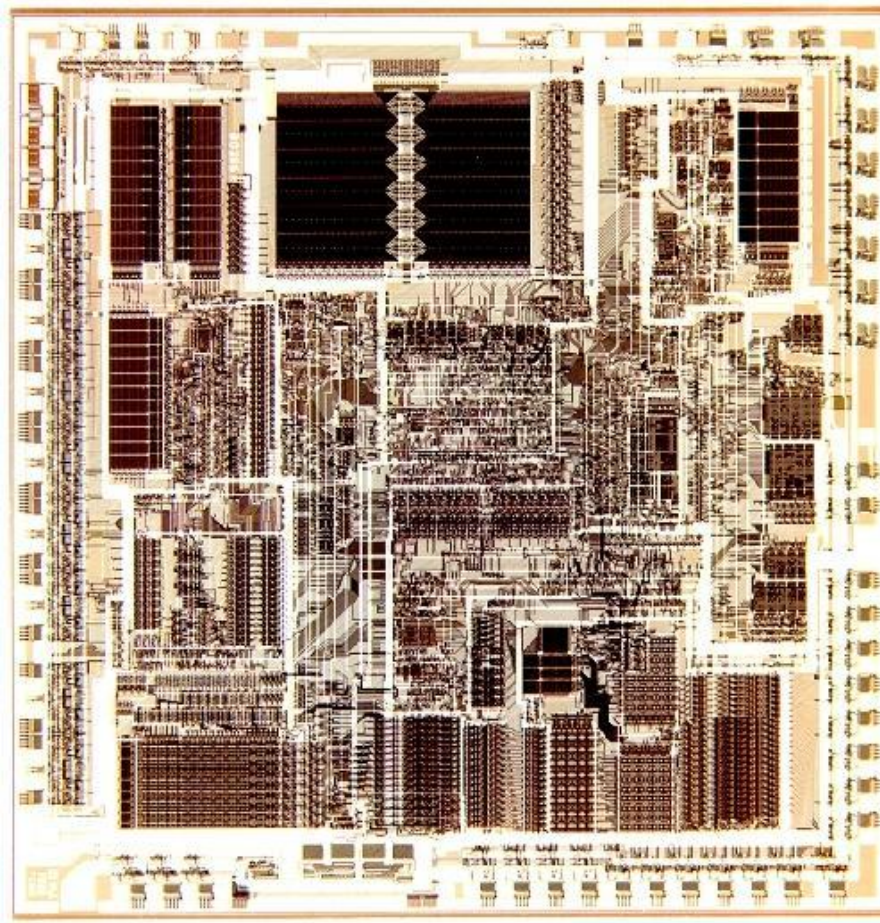


29000 transistores
3 micrones

Procesadores de la década de 1980

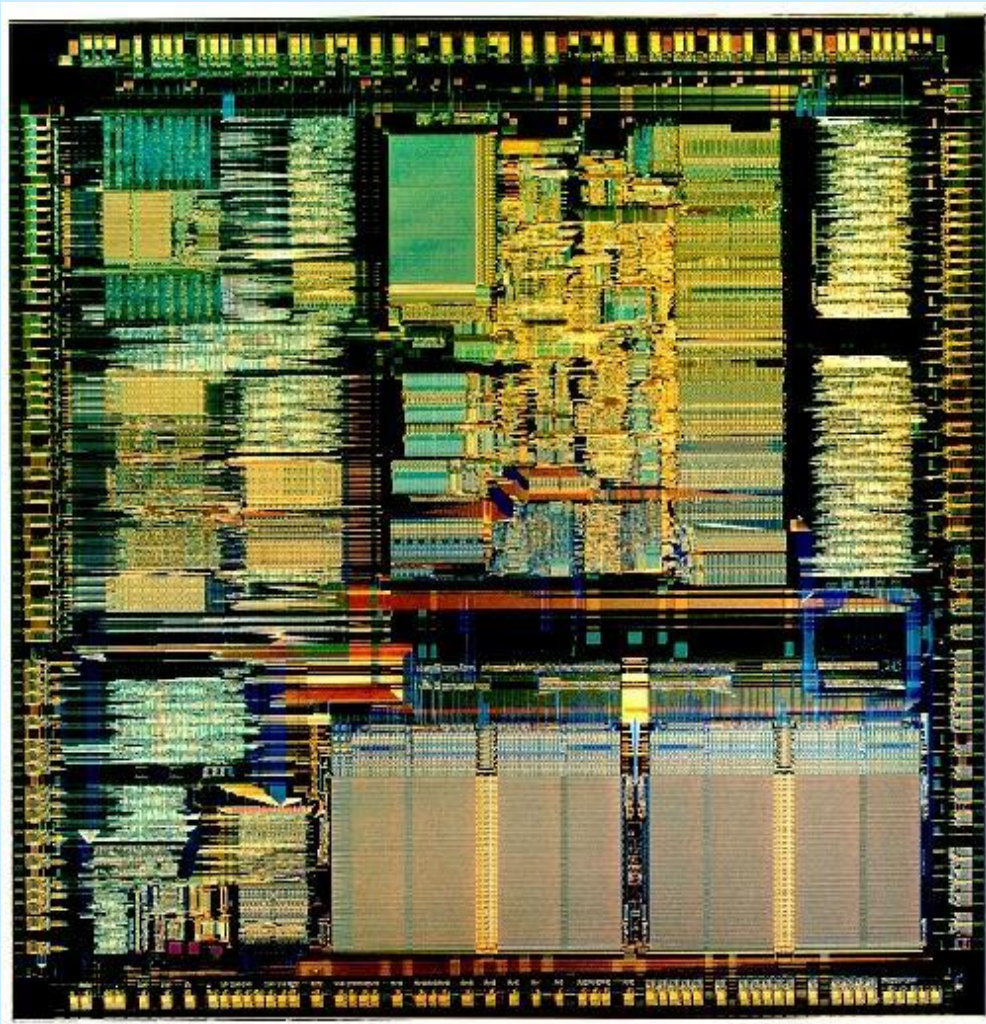
Microprocesador	80286	80386DX	80386SX	80486DX
Año	1982	1985	1988	1989
Reloj	6-12.5 MHz	16-33 MHz	16-33 MHz	25-50 MHz
Bus	16 bits	32 bits	16 bits	32 bits
Número de transistores	134,000	275,000	275,000	1,200,000
Tecnología	1.5 micrones	1 micrón	1 micrón	0.8 -1 micrón
Direccionamiento de memoria	16 Megabytes	4 Gigabytes	4 Gigabytes	4 Gigabytes
Memoria Virtual	1 Gigabyte	64 Terabytes	64 Terabytes	64 Terabytes
Caché	-	-	-	8 Kilobytes

80286 (1982)



134,000 transistores
1.5 micrones

80386 (1985)

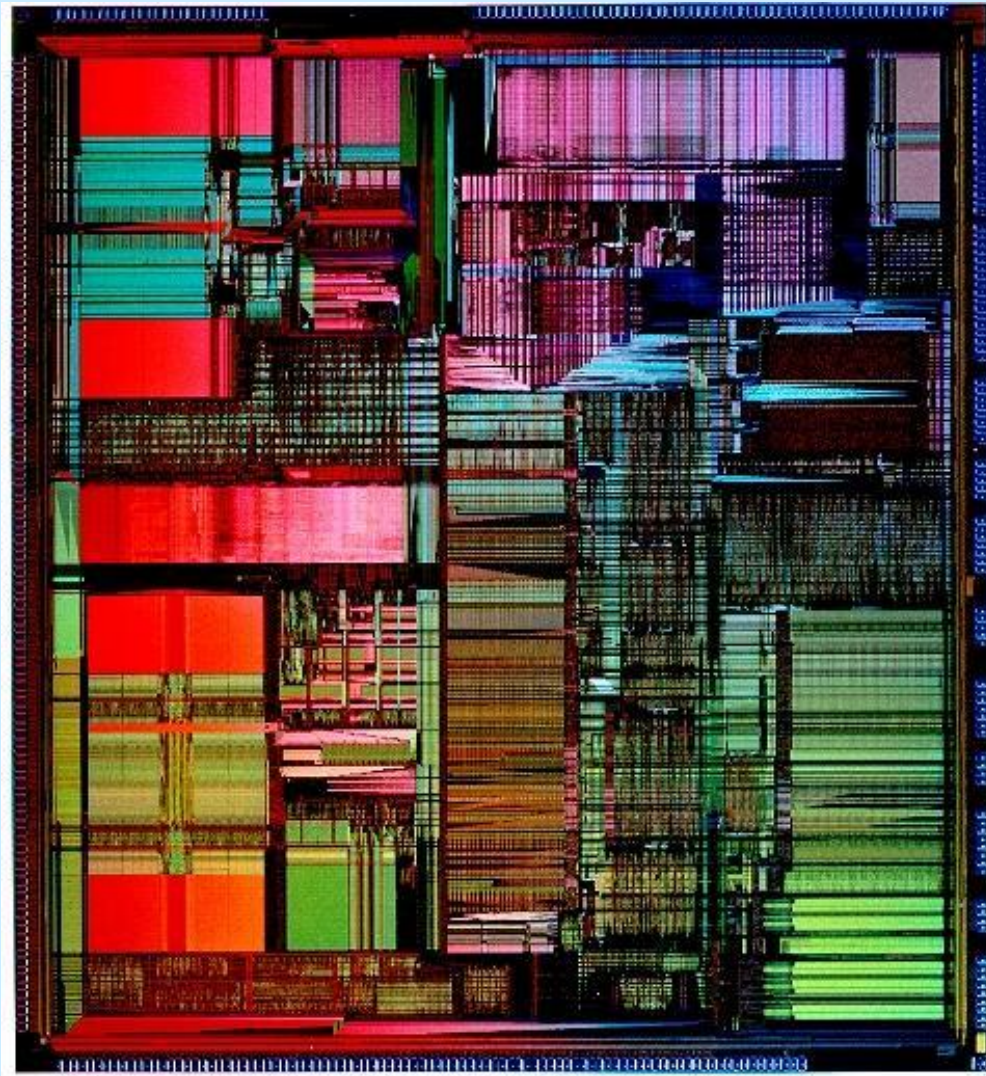


275,000 transistores
1 micrón

Procesadores de la década de 1990

Microprocesadores	80486SX	Pentium	Pentium Pro	Pentium II	Pentium III
Año	1991	1993	1995	1997	1999
Reloj	16-33 MHz	60-166 MHz	150-200 MHz	200-300MHz	400-1000MHz
Bus	32 bits	32 bits	64 bits	64 bits	64 bits
Número de transistores	1,185,000	3,100,000	5,500,000	7,500,000	9,500,000
Tecnología	1 micrón	0,8 micrón	0.6 micrón	-	-
Direccionamiento de memoria	4 Gigabytes	4 Gigabytes	64 Gigabytes	64 Gigabytes	64 Gigabytes
Memoria Virtual	64 Gigabytes	64 Terabytes	64 Terabytes	64 Terabytes	64 Terabytes
Caché	8Kbytes	Instrucción 8K Dato - 8K	Instrucción 8K Dato – 8 K L2 – 256 K	Instrucción 16K Dato- 16 K L2 – 512 K	Instrucción 16K Dato–16 K L2 – 512 K

Pentium (1993)

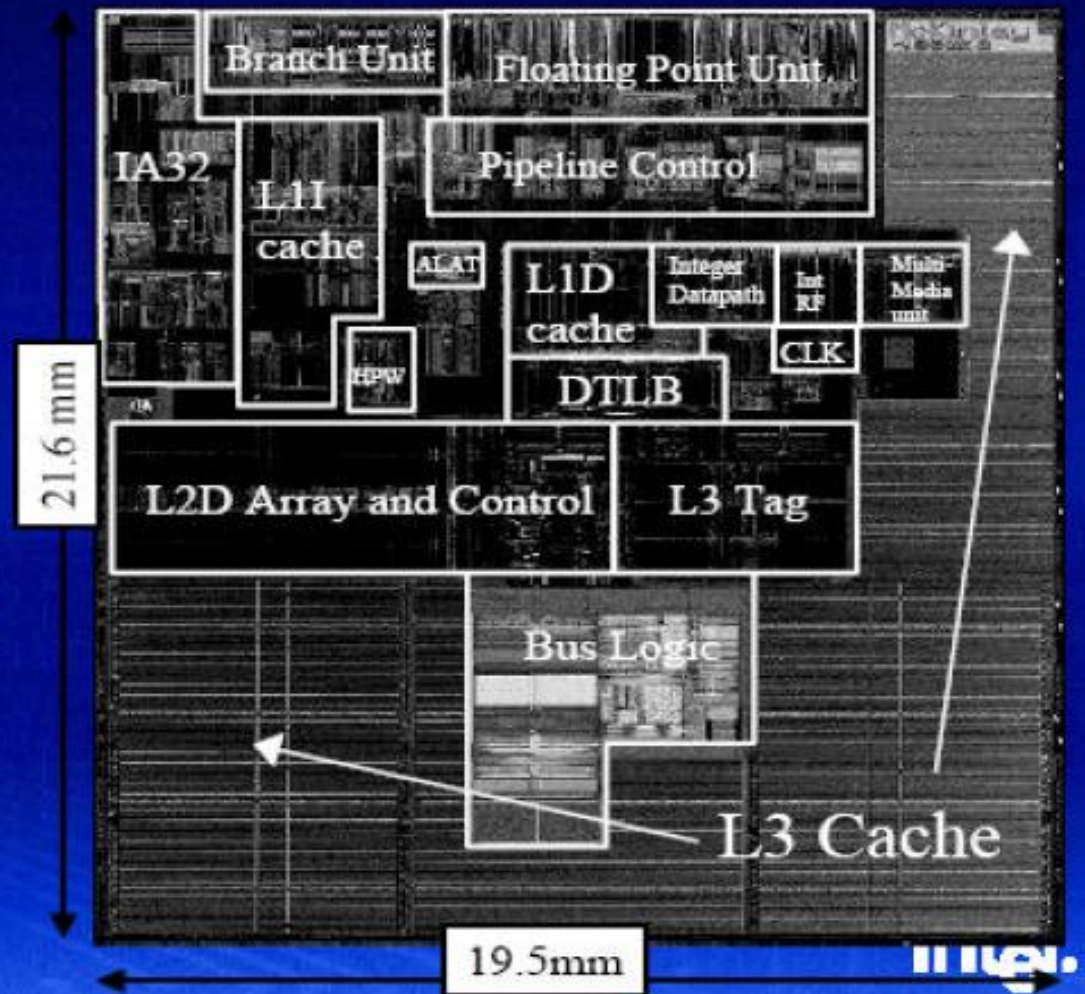


3,100,000 transistores
0.8 micrón

Itanium® Processor Overview

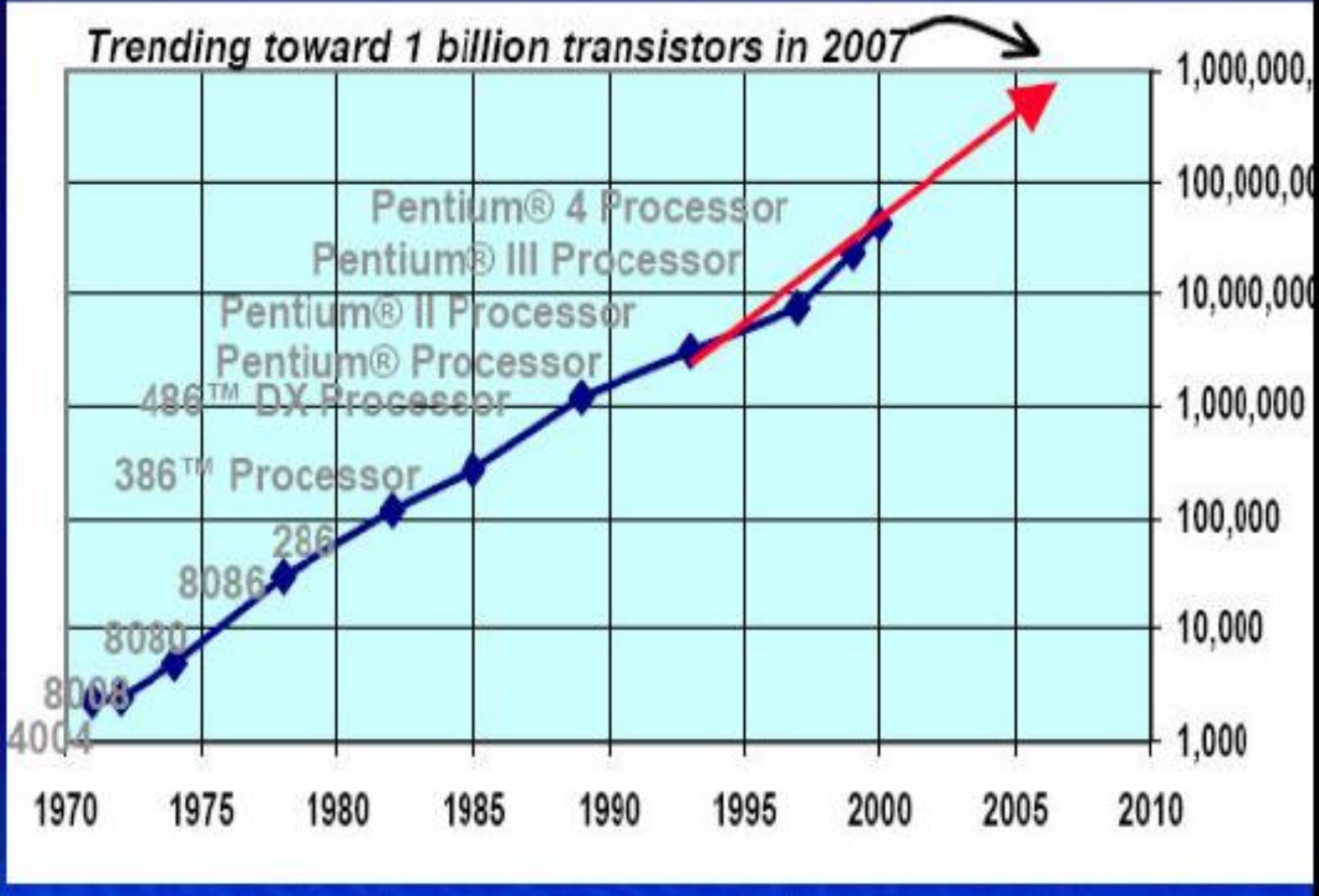
ISSCC 2002

- .18 μ m bulk, 6 layer Al process
- 8 stage, fully stalled in-order pipeline
- Symmetric six integer-issue design
- IA32 execution engine integrated
- 3 levels of cache on-die totaling **3.3MB**
- **221 Million total transistors**
- 130W @1GHz, 1.5V



Moore's Law Continues

Transistors doubling every 2 years toward the billion-transistor microprocessor



Clases de computadores

◌ Computadoras de Escritorio

- ◌ Diseñado para un sólo usuario y que brinda buen rendimiento a bajo costo. Hay variedad de Software de propósito general.

◌ Servidores

- ◌ Usado para múltiples y simultáneos usuarios típicamente que acceden vía una red y que pone un mayor énfasis en la confiabilidad y (a menudo) la seguridad.

◌ WorkStation

- ◌ Una computadora para un único usuario de alto rendimiento utilizado para gráficos, CAD, desarrollo de software y aplicaciones científicas. Una estación de trabajo puede ser un equipo basado en RISC que se ejecuta en una versión de Unix o Linux, los principales proveedores son Sun, HP, IBM y SGI. También, se puede referir a una PC de gama alta con procesador Intel o AMD de cualquier proveedor de PC.

◌ Supercomputadoras

- ◌ Una clase de servidores de alto rendimiento y alto costo con cientos a miles de procesadores, terabytes de memoria y petabytes de almacenaje que son usados para aplicaciones científicas y de ingeniería de alta gama.

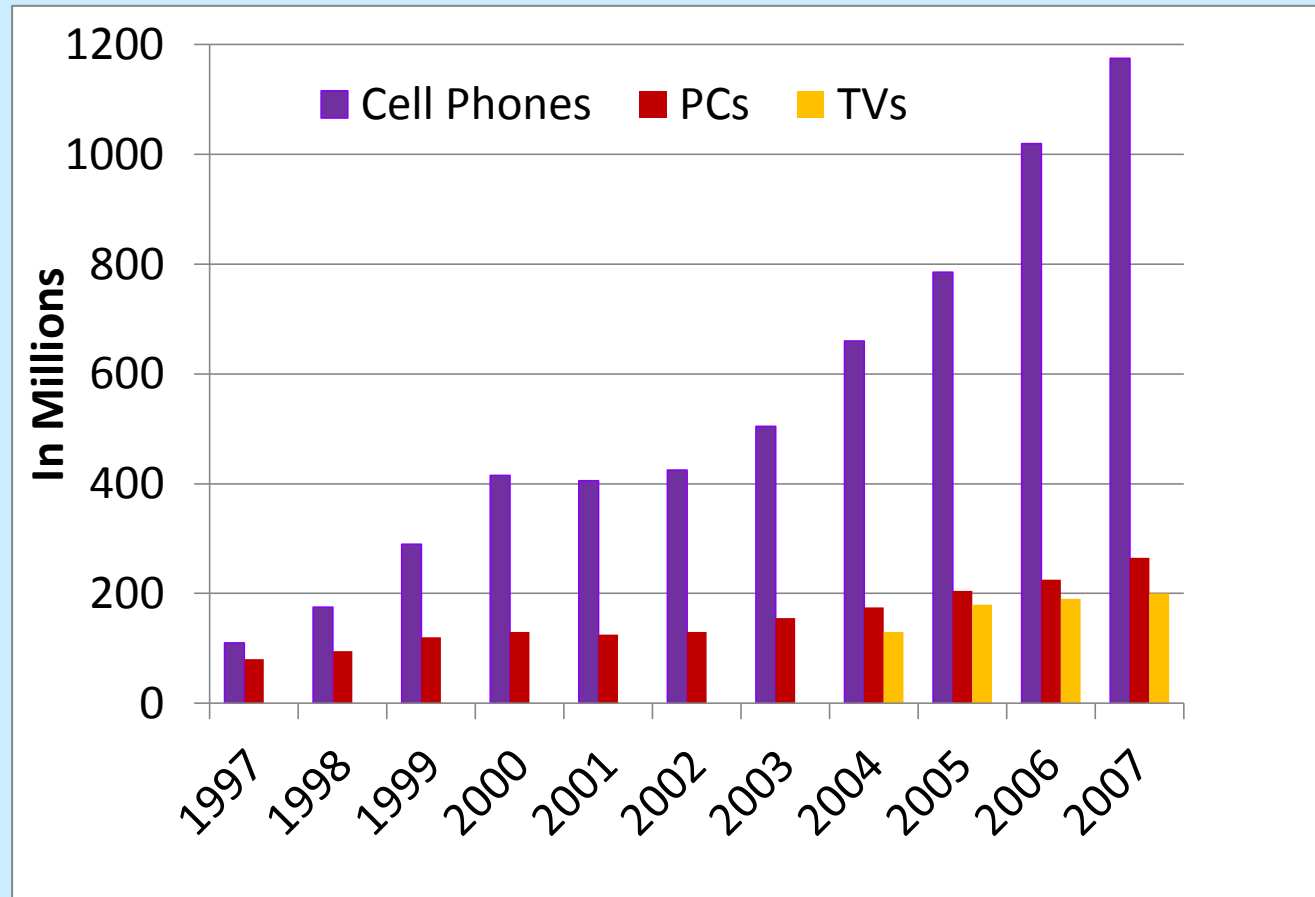
◌ Computadoras empuetradas(embebidas)

- ◌ Una computadora al interior de otro dispositivo usado para ejecutar una aplicación predeterminada.

Revisión: Algunas definiciones básicas

- ◌ Kilobyte – 2^{10} ó 1,024 bytes
- ◌ Megabyte – 2^{20} ó 1,048,576 bytes
 - ◌ A veces “redondeado” a 10^6 ó 1,000,000 bytes
- ◌ Gigabyte – 2^{30} or 1,073,741,824 bytes
 - ◌ A veces redondeado a 10^9 ó 1,000,000,000 bytes
- ◌ Terabyte – 2^{40} ó 1,099,511,627,776 bytes
 - ◌ A veces redondeado a 10^{12} ó 1,000,000,000,000 bytes
- ◌ Petabyte – 2^{50} ó 1024 terabytes
 - ◌ A veces redondeado a 10^{15} ó 1,000,000,000,000,000 bytes
- ◌ Exabyte – 2^{60} ó 1024 petabytes
 - ◌ A veces redondeado a 10^{18} ó 1,000,000,000,000,000,000 bytes

Crecimiento de celulares(Sistemas embebidos)



Bajo el Programa

- Programa en lenguaje de alto nivel (en C)

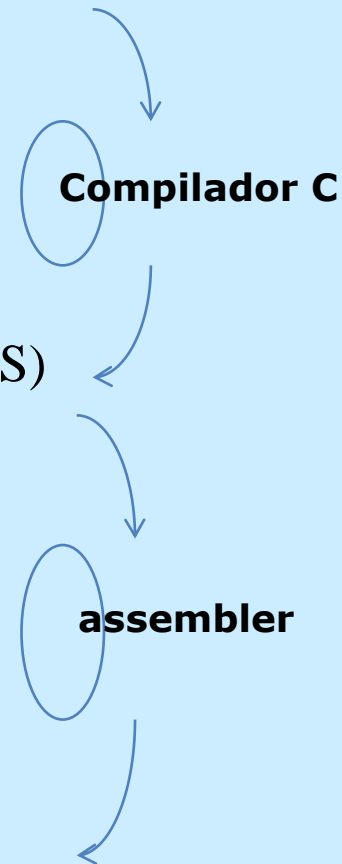
```
swap (int v[], int k)
{
    int temp;
    temp = v[k];
    v[k] = v[k+1];
    v[k+1] = temp;
}
```

- Programa en lenguaje ensamblador (para MIPS)

```
swap:  sll  $2, $5, 2
        add $2, $4, $2
        lw  $15, 0($2)
        lw  $16, 4($2)
        sw  $16, 0($2)
        sw  $15, 4($2)
        jr  $31
```

- Código de Máquina (para MIPS)

```
000000 00000 00101 0001000010000000
000000 00100 00010 0001000000100000
```



Tiempo de respuesta y rendimiento

o Tiempo de respuesta

- o El tiempo que se demora en realizar una tarea

o Rendimiento

- o Trabajo total realizado por unidad de tiempo
 - o Esto es, tareas/transacciones/... por hora

o Cómo son el tiempo de respuesta y el rendimiento afectados

- o Reemplazando el procesador con una versión más rápida?
- o Añadiendo más procesadores?

o Nos centraremos en el tiempo de respuesta por ahora ...

Prestación relativa

Se define Prestación= $1/\text{Tiempo de Ejecución}$

“X es n veces más rápido que Y”

$$\begin{aligned} & \text{Prestación}_X / \text{Prestación}_Y \\ &= \text{Tiempo de ejecución}_Y / \text{Tiempo de ejecución}_X = n \end{aligned}$$

◌ **Ejemplo:** Tiempo transcurrido en ejecutar un programa

◌ 10s sobre A, 15s sobre B

◌ $\text{Tiempo de Ejecución B} / \text{Tiempo de Ejecución A} = 15\text{s} / 10\text{s} = 1.5$

◌ Así, A es 1.5 veces más rápido que B

Medición del Tiempo de Ejecución

o Tiempo transcurrido

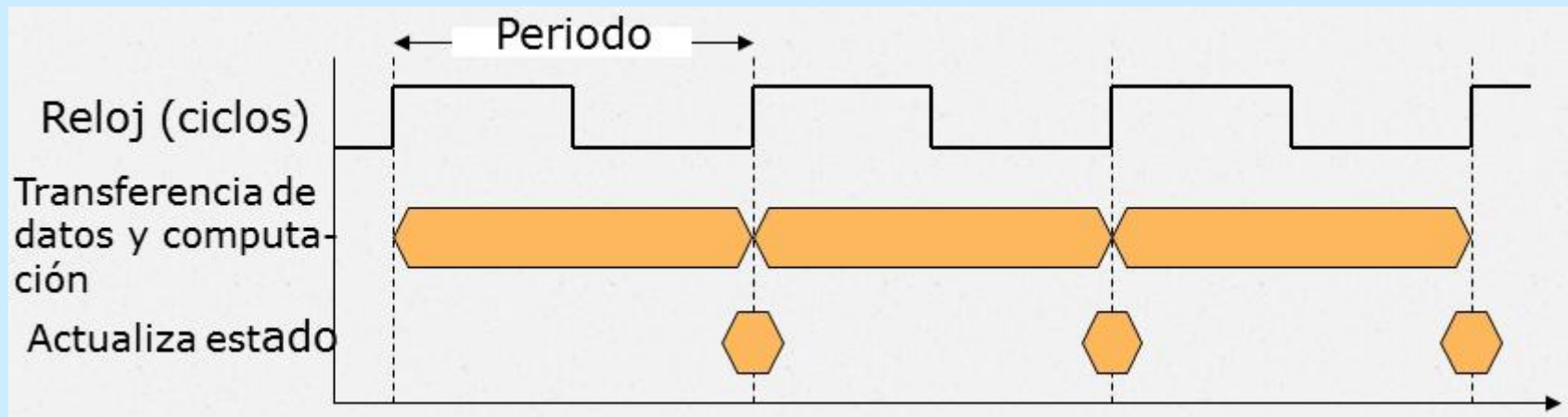
- o Tiempo de respuesta total, incluyendo todos los aspectos.
 - o Procesamiento, E/S, Gastos del sistema operativo, tiempo de inactividad.
- o Determina el rendimiento del sistema.

o Tiempo del CPU

- o Tiempo gastado en el procesamiento de un trabajo dado.
- o Los diferentes programas se ven afectados de manera diferente por la CPU y el rendimiento del sistema.

Reloj del CPU

- Operación del hardware digital controlado por un reloj de frecuencia constante.



- **Periodo:** duración de un ciclo de reloj
 - Esto es, $250\text{ps} = 0.25\text{ns} = 250 \times 10^{-12} \text{ s}$
- **Frecuencia reloj(tasa):** ciclos por segundo
 - Esto es, $4.0\text{GHz} = 4000\text{MHz} = 4.0 \times 10^9 \text{ Hz}$

Tiempo del CPU

$$\begin{aligned}\text{TiempoCPU} &= \text{CiclosRelojCPU} \times \text{PeriodoReloj} \\ &= \frac{\text{CiclosRelojCPU}}{\text{Frecuencia}}\end{aligned}$$

o Rendimiento mejorado por:

- o Reduciendo el número de ciclos del reloj.
- o Incrementando la frecuencia.
- o El diseñador de hardware debe a menudo negociar un descuento sobre la frecuencia del reloj contra la cantidad de ciclos.

Arquitecturas de Microcontroladores

- Ø La arquitectura de un Microcontrolador se refiere a la organización interna del hardware del microcontrolador
- Ø Cada arquitectura de hardware tiene su propio CONJUNTO DE INSTRUCCIONES llamado LENGUAJE ENSAMBLADOR que nos permite programar al microcontrolador. Este conjunto de instrucciones difiere de un modelo de microcontrolador a otro.
- Ø Algunas de las arquitecturas de microcontrolador más populares son:
 - Ø Intel 8051
 - Ø Zilog Z8
 - Ø Atmel AVR
 - Ø Microchip PICs
 - Ø Texas Instruments MSPs

El Microcontrolador 8051—Una Historia Breve

- Ø En 1980, Intel introduce el 8051, aún relevante después de más de dos décadas.
- Ø El primer dispositivo en la familia MCS-51® de microcontroladores de 8 bits.
- Ø Además de Intel existen otros fabricantes del Circuito Integrado (CI), que fabrican microcontroladores que son compatibles con la arquitectura 8051.
- Ø En años recientes algunas compañías han incorporado muchos componentes adicionales al 8051.
- Ø Por ejemplo, en el 2000, Silicon Laboratories introdujo un “field programmable”, mixed-signal chip (C8051F020) en base al núcleo CPU del 8051.

¿Son 8 bits aún relevantes?

- Ø “n bits” – la “n” se refiere al ancho del bus de datos del CPU y es el ancho máximo de datos que puede manejar en un momento dado.
- Ø PCs con microprocesadores de 64 bits ya son comunes.
- Ø Arriba del 55% de todos los procesadores vendidos por año son de 8 bits, lo cual son mas de 3 billones (3 mil millones) por año.
- Ø Los microcontroladores de 8 bit son suficientes y efectivos en costo para muchas aplicaciones embebidas. Son perfectos para aplicaciones de baja potencia que usan baterias.

Diagrama de Bloques del 8051 Original

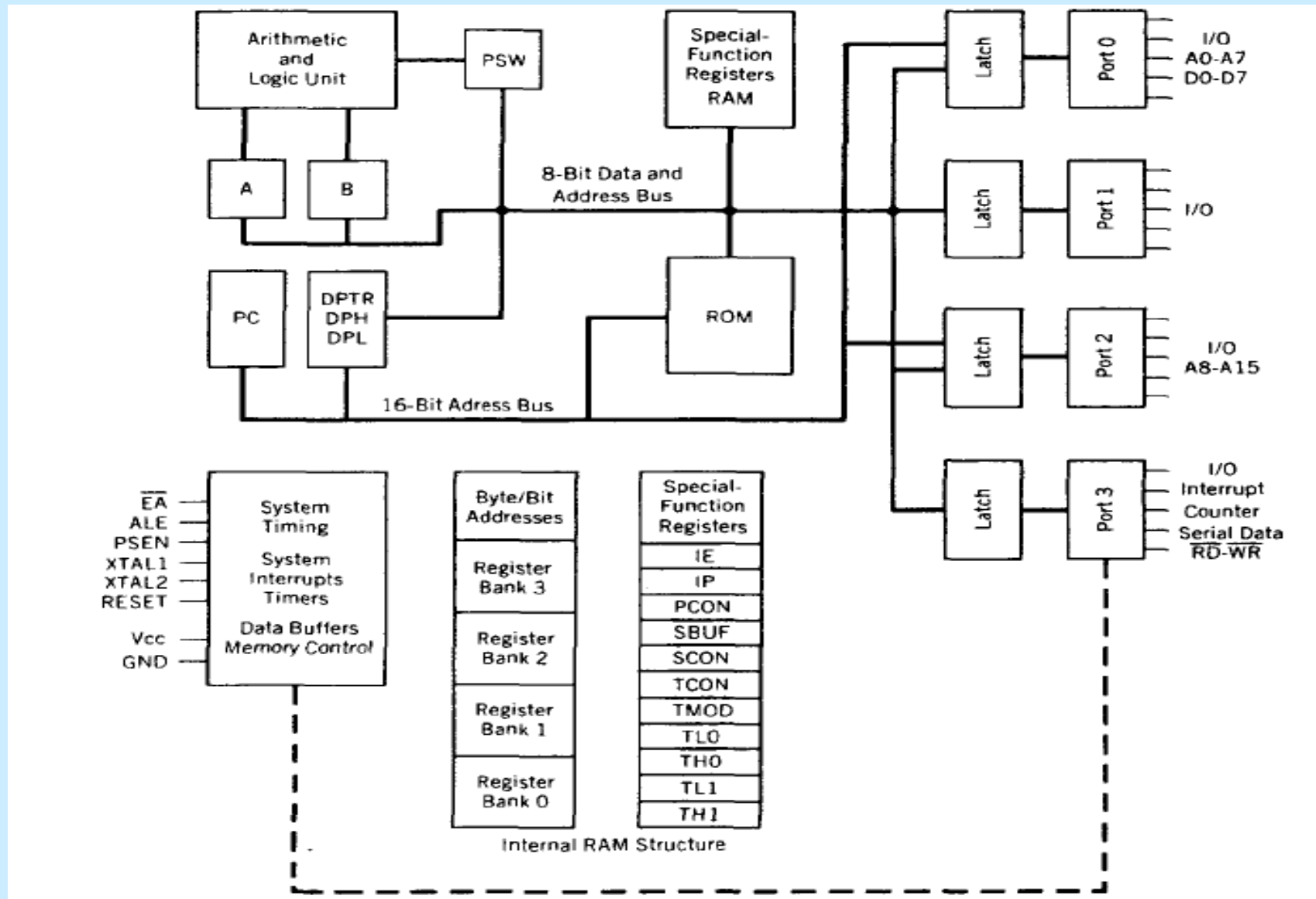
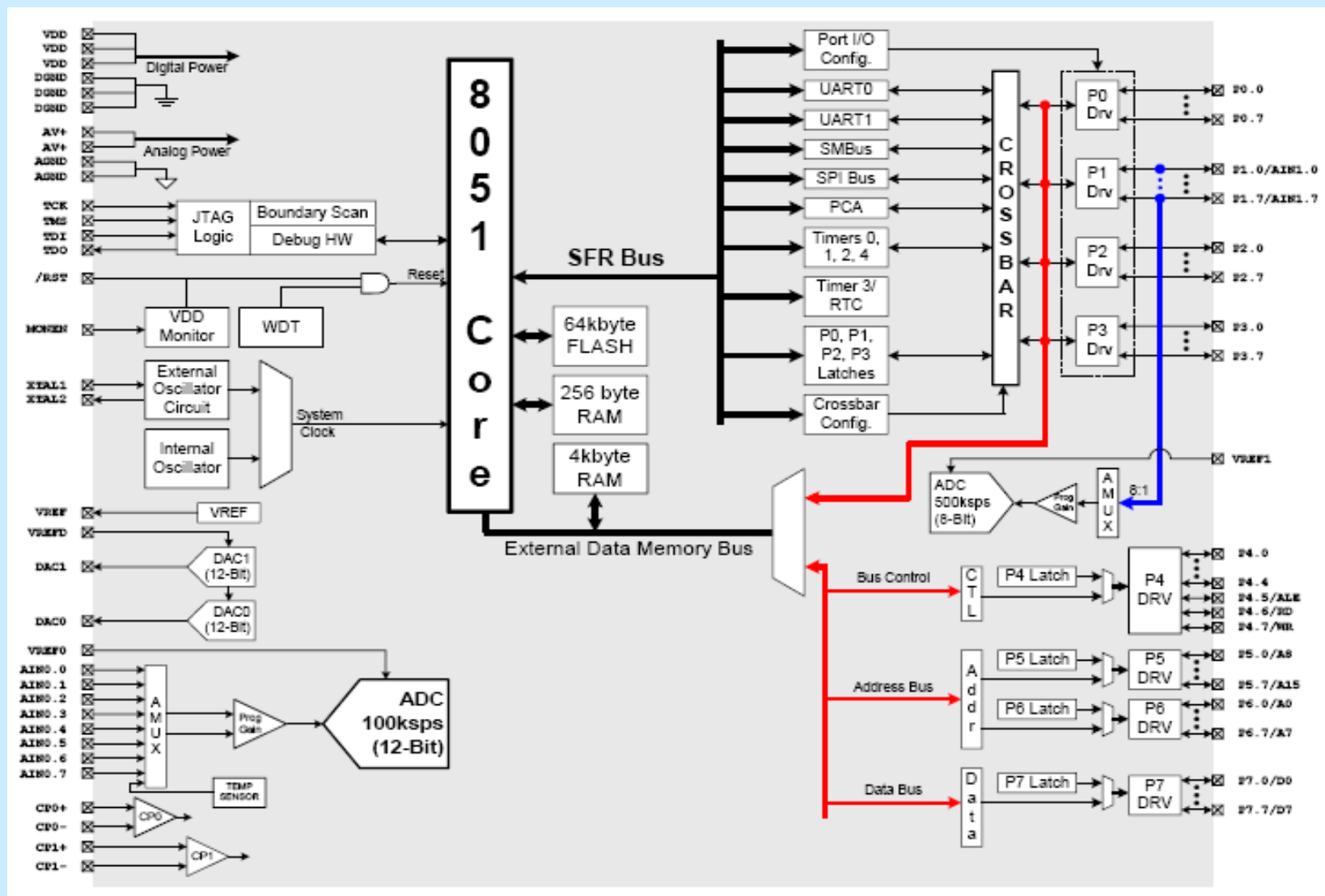


Diagrama de bloques del Silicon Labs 8051



ATMEL AT89C52

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

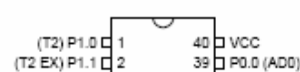
Description

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

Pin Configurations

PQFP/TQFP

PDIP



**8-bit
Microcontroller
with 8K Bytes
Flash**

AT89C52

**Not Recommended
for New Designs.
Use AT89S52.**

ATMEL AT89C52

- Características

Features

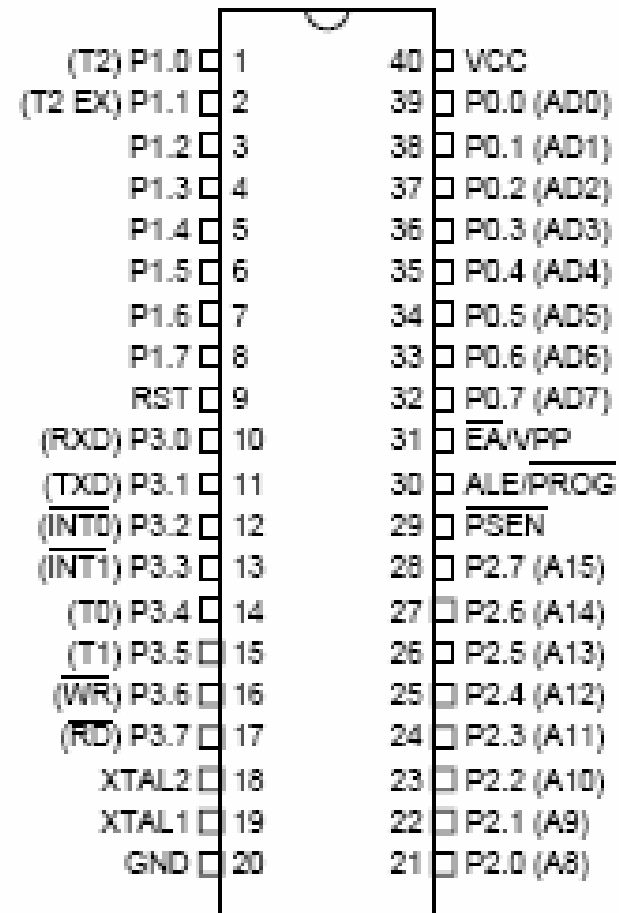
- **Compatible with MCS-51™ Products**
- **8K Bytes of In-System Reprogrammable Flash Memory**
- **Endurance: 1,000 Write/Erase Cycles**
- **Fully Static Operation: 0 Hz to 24 MHz**
- **Three-level Program Memory Lock**
- **256 x 8-bit Internal RAM**
- **32 Programmable I/O Lines**
- **Three 16-bit Timer/Counters**
- **Eight Interrupt Sources**
- **Programmable Serial Channel**
- **Low-power Idle and Power-down Modes**

ATMEL AT89C52

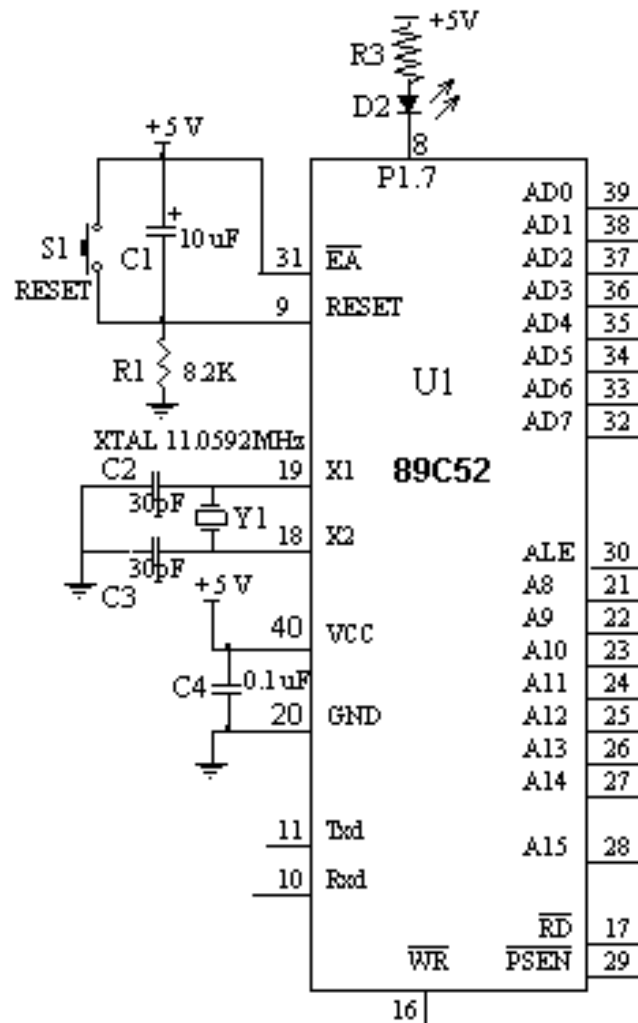
Patitas:

- Puertos P0, P1, P2 y P3
- Reloj: XTAL1, XTAL2
- Memoria Externa y Programación: EA/VPP, ALE/PROG, PSEN
- Reset: RST
- Alimentación: VCC, GND

PDIP



Elementos mínimos del AT89C52



- Oscilador (reloj) 12 MHz
- Circuito de reset
- Alimentación: +5V y tierra
- Led en P1.7, para prueba. R3=330 ohms

Arquitectura del AT89C52

