

# Backup- und Recoverystrategie für Db2 z/OS auf dem IBM Mainframe mittels IBM- und BMC-Tools

## BACHLEORARBEIT

für die Prüfung zum

Bachelor of Science

des Studienganges Informatik / Angewandte Informatik

an der

Dualen Hochschule Baden-Württemberg Karlsruhe

von

**Patrick Frey**

Abgabedatum 4. September 2023

Bearbeitungszeitraum

12 Wochen

Matrikelnummer

3946606

Kurs

tinf20b2

Ausbildungsfirma

Atruvia AG

Karlsruhe

Betreuer der Ausbildungsfirma

Rolf Merkle

Gutachter der Studienakademie

Michael Vetter

## Erklärung

Ich versichere hiermit, dass ich meine Bachelorarbeit mit dem Thema: »Backup- und Recoverystrategie für Db2 z/OS auf dem IBM Mainframe mittels IBM- und BMC-Tools« selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe. \_\_\_\_\_

Ort      Datum

Unterschrift

## Sperrvermerk

Der Inhalt dieser Arbeit darf weder als Ganzes noch in Auszügen Personen außerhalb des Prüfungsprozesses und des Evaluationsverfahrens zugänglich gemacht werden, sofern keine anderslautende Genehmigung vom Dualen Partner vorliegt.

# Inhaltsverzeichnis

<b>1</b>	<b>Aufgabe und Ziel</b>	<b>5</b>
<b>2</b>	<b>IBM Z</b>	<b>6</b>
2.1	Aufbau Mainframe . . . . .	6
2.2	z/OS . . . . .	6
2.2.1	Db2 . . . . .	6
2.2.2	TSO . . . . .	6
2.2.3	IWS . . . . .	6
<b>3</b>	<b>Migration</b>	<b>7</b>
3.1	Db2Q . . . . .	7
3.2	Db2W . . . . .	7
<b>4</b>	<b>Backuptstrategie</b>	<b>8</b>
4.1	aktuelle Backuptstrategie . . . . .	8
4.1.1	Indizes . . . . .	8
4.1.2	Activelog vs. Archivelog . . . . .	8
<b>5</b>	<b>Migration</b>	<b>9</b>
5.1	Möglichkeiten . . . . .	9
	<b>Liste der ToDo's</b>	<b>10</b>

# Abbildungsverzeichnis

# Tabellenverzeichnis

# 1. Aufgabe und Ziel

## **Umfeld**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

## **Aufgabe**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

## **gewünschtes Ergebnis**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

## **2. IBM Z**

### **2.1 Aufbau Mainframe**

Plexe

LPAR

### **2.2 z/OS**

#### **2.2.1 Db2**

rDB

Subsystem

Subsystem

Subsystem

#### **2.2.2 TSO**

REXX

#### **2.2.3 IWS**

## **3. Aufbau Zielumgebung**

### **3.1 Db2Q**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

### **3.2 Db2W**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### **DDL**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### **Datenmigration**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.



## 4. Backupstrategie

### 4.1 aktuelle Backupstrategie

#### **Fullbackup**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### **incremental Backup**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### **Log**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### 4.1.1 Indizes: Copy oder Rebuild

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

#### 4.1.2 Activelog vs. Archivelog

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

# 5. Recovery to Independent Outspace

## 5.1 Möglichkeiten

### **Recovery to independent outspace (gleiche LPAR)**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

### **Export / Import**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

### **Recover Outcopy**

Die CPU hat keinen direkten Zugriff auf den Hauptspeicher. Stattdessen wird der Hauptspeicher-Cache dazwischengeschaltet. Die CPU greift nur auf diesen Cache zu. Der Hauptspeicher wird dann durch den Cache aktualisiert.

## Liste der ToDo's