

Inhalt der Vorlesung

- Eingebettete Systeme
- Softwareabbildung
- Betriebssysteme
 - Grundlagen und Kernkonzepte
- Eingebettete Betriebssysteme
 - Linux, Android, QNX, RTOS, ...
- Technische Realisierung

Grundsätzliches

- Interaktive Vorlesung bevorzugt
- Fragen sofort stellen!
- Verständnis des Inhalts steht im Vordergrund

SS2014

Eingebettete Betriebssysteme



- Mittwochs 8.00 11.15
- Termine können sich kurzfristig verschieben
 - Bitte Aushang beachten!
- Sechs bis sieben Vorlesungseinheiten
- Labor

SS2014

Skript

- Es gibt kein Skript
- Vorlesungsfolien werden im Internet bereitgestellt
 - marcjuettner.de/cms
 - Registrierung erforderlich
 - Links, Informationen und Literaturliste

Literatur

- A. Tanenbaum Operating System Design and Implementation
- Corbet/Rubini Linux Device Drivers, 3rd Edition
- Bovet Understanding the Linux Kernel

SS2014



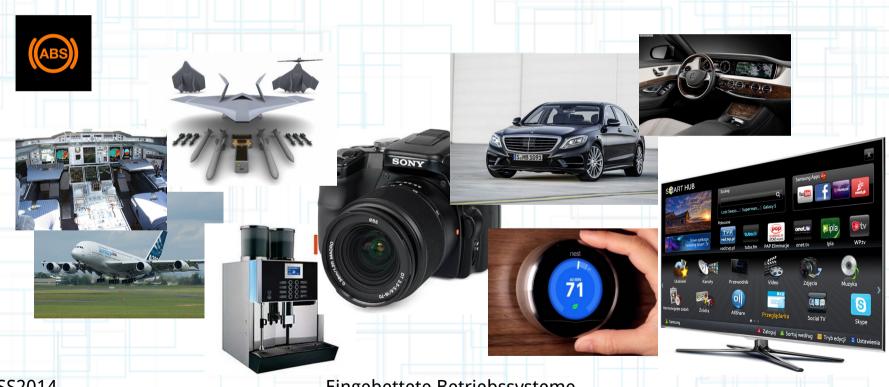
Definition

- Ein eingebettetes System ist ein (Computer)-System, das in ein technisches System eingebettet ist, welches selbst nicht als Computer erscheint
- Kombination aus Hard- und Software mit bestimmter Aufgabe
- Jedes in einem Produkt, versteckte
 Rechensystem, das selbst kein Rechner ist

SS2014

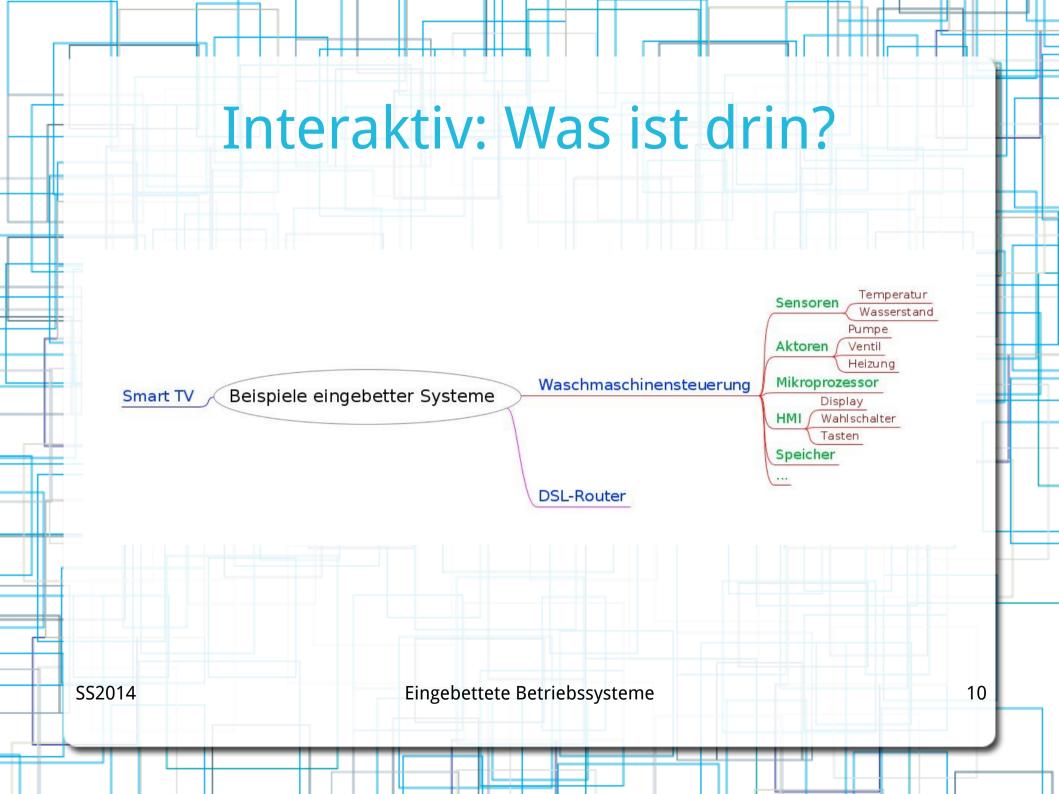


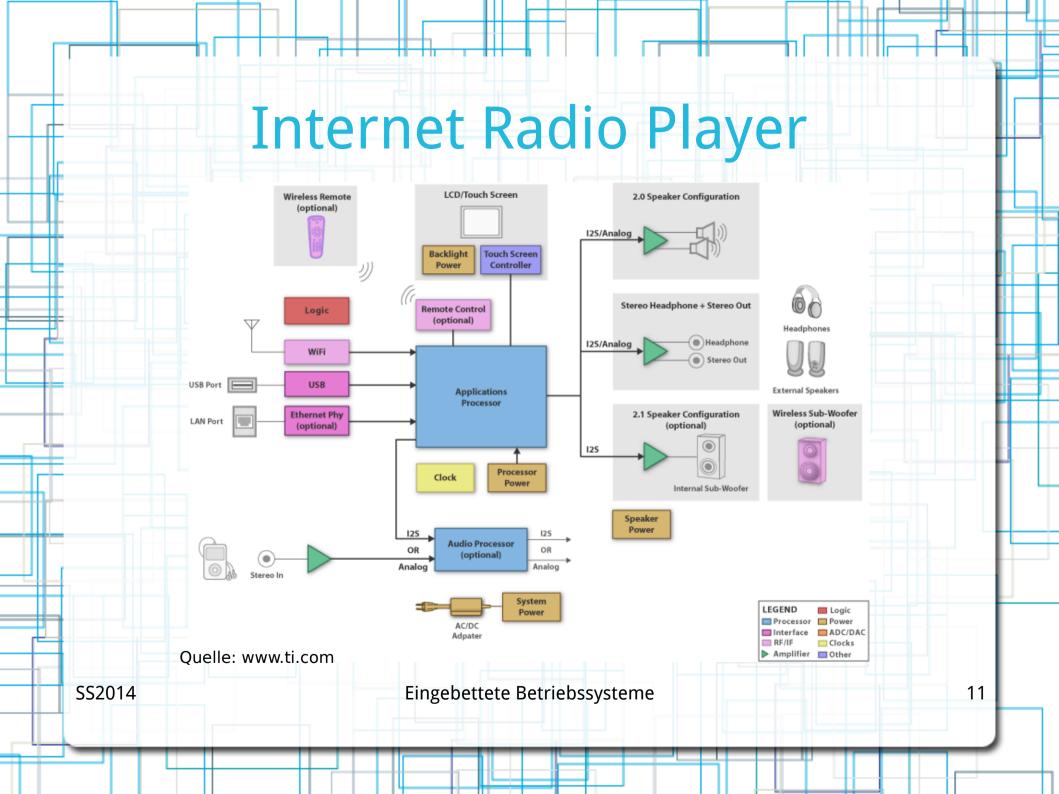
Wo werden sie eingesetzt?

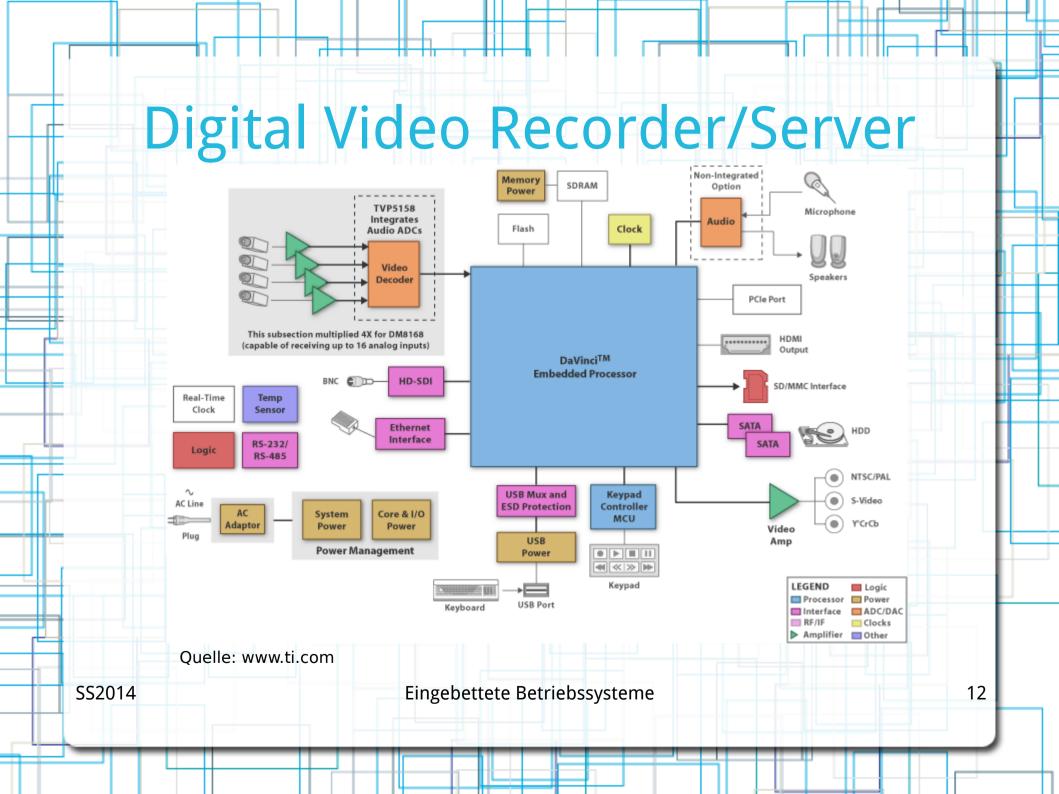


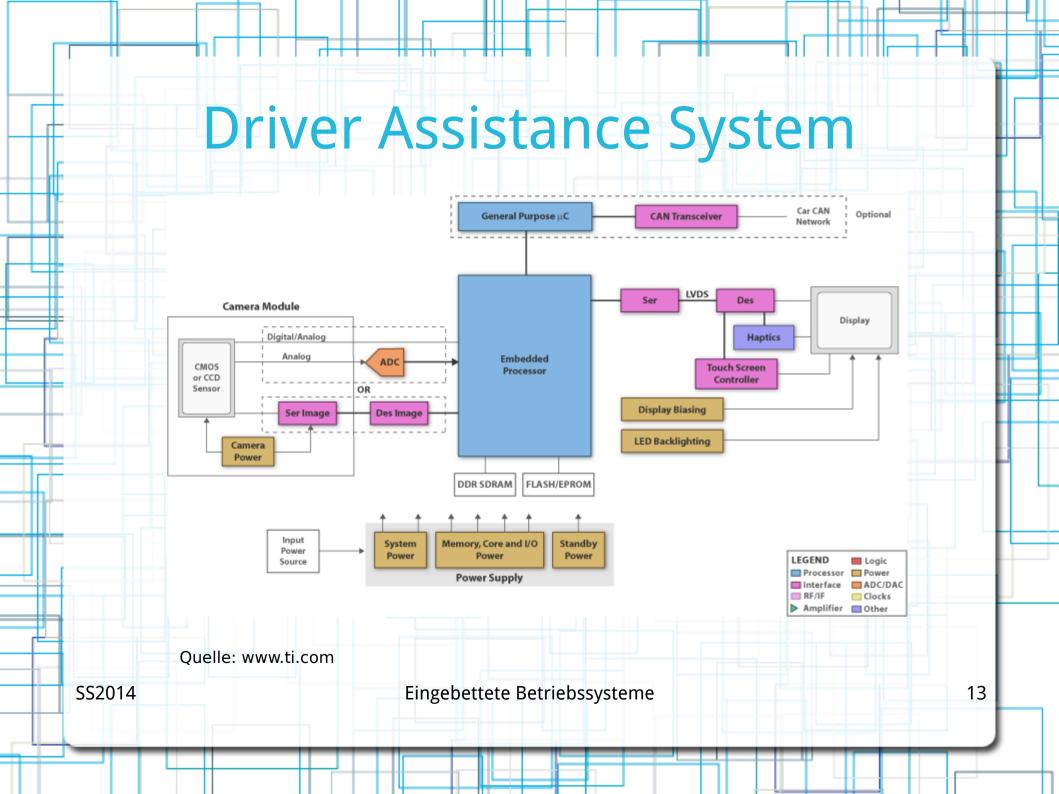
SS2014

Eingebettete Betriebssysteme

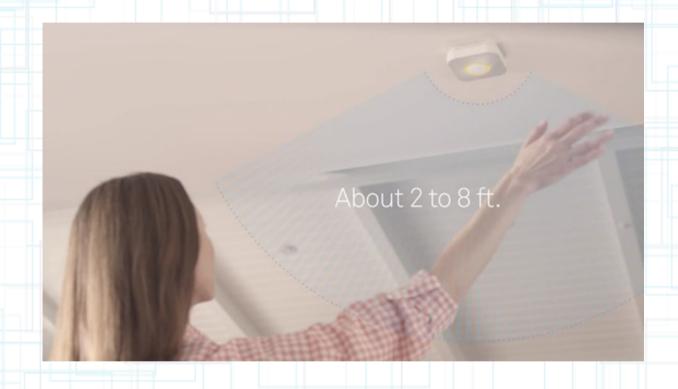












Quelle: ifixit.com

SS2014

Eingebettete Betriebssysteme





Quelle: ifixit.com

SS2014

Eingebettete Betriebssysteme





Quelle: ifixit.com

SS2014

Eingebettete Betriebssysteme

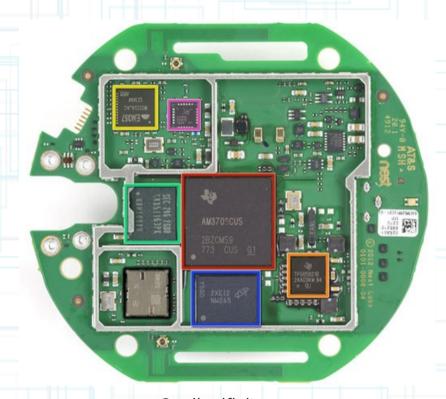
Steuereinheit



Quelle: ifixit.com

- Power management
- Microcontroller STM32L151VB (rot)
- Feuchtigkeits- und Temperatursensor SHT20 (orange)

Hauptplatine



Quelle: ifixit.com

- Applikationsprozessor (rot)
- PMIC (orange)
- Speicher (grün)
- Flashspeicher (blau)
- Zigbee (gelb)
- ISM-Band (pink)
- Wifi (schwarz)

Interaktiv: Aufbau eines PCs



Quelle: quietpc.de

SoC – System on Chip

- PC-Systeme sind groß und erfordern viele Komponenten/Chips
- Größe ist entscheidend
 - → Integration!
- Preisvorteil integrierter Lösungen
- Konzentration ganzer Systeme auf einem Silicon Die

SS2014

CPU - Central Processing Unit

- Unterscheidung zwischen MPU/MCU
- Rechenwerk
- Steuerwerk
- Caches
- Pipeline

SS2014

Speichercontroller

- RAM Random Access Memory
- SDRAM, DDR, mDDR, LPDDR
 - Timing muss gewährleistet sein
 - Speicherabhängigkeit
- Flash
- Nichtflüchtiger Speicher

SS2014

Interruptcontroller

- CPU hat oft nur einen "Interruptpin"
- Verarbeitung von
 Unterbrechungsanforderungen der SoC-Peripherie
- Priorisierung von Interrupts
- Zustellung an mehrere CPUs möglich

SS2014

GPU - Grafikprozessor

- 2D-/3D-Beschleuniger
- Rendering komplexer Inhalte in 3D
- "Offloading" der CPU

SS2014

Hardwarebeschleuniger

- Koprozessoren mit bestimmten Funktionen
 - "Offloading"
- Kryptographie
- Videodecodierung (MPEG, h.264)
- Audiodecodierung (MP3, AAC, WMA, ...)
- Demodulation

SS2014

Peripherieschnittstellen

- SATA/eSATA
- HDMI/DVI
- USB2.0/USB3.0
- PCI/PCIe
- i2c
- SPI
- MMC/SDIO

SS2014

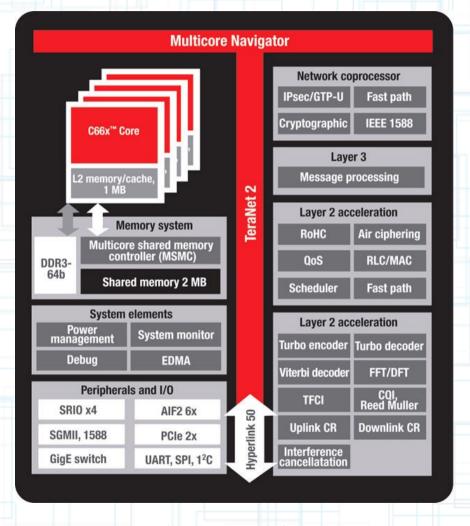
Sonstiges

- Interconnect: Verbindet die SoC-Komponenten
 - Datenaustausch
 - Speicherzugriffe
- DMA: Direct Memory Access
 - Speicheroperationen ohne CPU-Nutzung
- On-Chip RAM

SS2014

Marvell Armada 510 BootROM NAND Flash DDR2/3 SPI + PWM RTC Marvell Camera I/F 32 KB L1 Sheeva™ CPU V3.0 I-Cache GPU ARMv6/v7 Super-Scalar Fuse/OTP 2D/3D TWSI Graphics 15 MT/sec 32 KB L1 2.42 DMIPS/ WMMX2 2 Ports SPI 300 MP/sec Audio AC '97/12S 2 Ports 512 KB L2 Cache SDIO Audio 4 Ports SSP 12S/SPDIF Cryptographic Engine and vMeta 4 Ports TWSI HD Video Security DMA and XOR Decorder GbE MAC Accelerator 4 Ports 1080p Engines UART AES, DES, H264, VC-1 3DES, MPEG2 USB 2.0 2 Ports SHA-1, MD5 MPP Host/Device 2 Ports SATA 3.0G b/s PCIe Power Management AHCI 2.0 Root Hub Quelle: marvell.com SS2014 Eingebettete Betriebssysteme 28

TI TMS320C6676



Quelle: bdti.com

SS2014

Eingebettete Betriebssysteme

SoC: Unterscheidung

- Heute existieren verschiedene Varianten
- Singlecore
 - Nur eine "tatsächliche" CPU
- Multicore
 - Mehrere CPUs gleichen Typs
- Heterogene SoCs
 - Verschiedene unterschiedliche CPUs

SS2014

Heterogene SoCs

- Unterschiedliche Anforderungen für unterschiedliche Aufgaben
 - Grafik und HMI
 - Netzwerkprotokolle
 - Steuerung und "Housekeeping"
 - Signalverarbeitung
- CPU-Eignung hängt von der Architektur ab!

SS2014



- Mehrere Kerne teilen sich die Hardware
- Softwareentwicklung für unterschiedliche Architekturen und Betriebssysteme
- Wie kommunizieren die Kerne?
 - IPC: Inter Processor Communication
 - Framework erforderlich!

SS2014

