|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| УТВЕРЖДЕН | |  | | |
| ЕЛАТ.431162.001Д17-ЛУ | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | |  | | |
|  | U-chip микросхема управления  двигателем внутреннего сгорания  Присвоенное обозначение микросхемы | | |  |
|  |  | | |  |
| Руководство по применению | | | | |
| ЕЛАТ.431162.001Д17 | | | | |
| Листов 1 …значение кол-ва листов еще нужно автоматизировать и размещение этого реквизита пока под вопросом | | | | |
|  | | | | |
|  | | | | |
|  | | | | |
|  | | | | |
|  | | | | |
|  | | | | |
| 20\_\_ | | | | |
|  | | | Литера …это пока под вопросом | |

Здесь приводятся сведения о назначении документа (руководства по применению) и краткое изложение его основной части (состав руководства по применению); требуемый уровень специальной подготовки обслуживающего персонала; распространение руководства по применению на модификации изделия; другие сведения (при необходимости).

Например, текст ниже (здесь и далее – текст, выделенный голубым цветом, является абракадаброй, просто показывающий направление мыслей для написания конкретного текста. Прошу это понять))):

В настоящем руководстве по применению микросхемы ЕЛАТ.431162.001 приведено описание структурной схемы, конфигурации, общие характеристики, режим работы, описание модуля мониторинга, описание управления мощностью…, …, …, и т.п.

**Содержание**

[Введение 6](#_Toc161784965)

[Сокращения и обозначения 7](#_Toc161784966)

[Термины и определения 7](#_Toc161784967)

[Список Таблиц 9](#_Toc161784968)

[Список рисунков 13](#_Toc161784969)

[1 Назначение и возможности микросхемы 14](#_Toc161784970)

[1.1 Особенности 14](#_Toc161784971)

[1.2 Описание 14](#_Toc161784972)

[2 Структурная схема 15](#_Toc161784973)

[~~1.3~~ ~~Описание функциональной схемы~~ 17](#_Toc161784974)

[3 Выводы микросхемы 19](#_Toc161784975)

[4 Общие характеристики 23](#_Toc161784976)

[5 Описание работы 28](#_Toc161784977)

[5.1 Режимы работы 30](#_Toc161784978)

[5.2 Состояния сброса и рабочие состояния 33](#_Toc161784979)

[5.3 Электрические характеристики режимов работы 36](#_Toc161784980)

[6 Модуль сторожевого таймера 38](#_Toc161784981)

[7 Система питания 43](#_Toc161784982)

[7.1 Напряжение питания VDD5 43](#_Toc161784983)

[7.2 Напряжение питания VPWR 43](#_Toc161784984)

[7.3 Питание IO буферов VDDIO 43](#_Toc161784985)

[7.4 Умножитель напряжения / зарядовый насос 44](#_Toc161784986)

[7.5 Мониторинг напряжений питания 44](#_Toc161784987)

[7.6 Обнаружение обрыва земель 45](#_Toc161784988)

[7.7 Электрические характеристики системы питания 45](#_Toc161784989)

[8 Силовые выходы 49](#_Toc161784990)

[8.1 Управление силовыми выходами 50](#_Toc161784991)

[8.2 Управление задействованием силовых выходов 51](#_Toc161784992)

[8.3 Конфигурация силовых выходов 53](#_Toc161784993)

[8.4 Функция отложенного выключения для RLY1-RLY3 54](#_Toc161784994)

[8.5 Электрические характеристики входов управления IN1-IN13, EN\_DRV, EN\_RLY12, DIS\_DRVb 55](#_Toc161784995)

[8.6 Силовые ключи HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 56](#_Toc161784996)

[8.6.1 Защиты выходов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 56](#_Toc161784997)

[8.6.2 Диагностики выходов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 57](#_Toc161784998)

[8.6.3 Электрические характеристики выводов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 59](#_Toc161784999)

[8.7 Совмещённые ключи HS\_LS1, HS\_LS2 62](#_Toc161785000)

[8.7.1 Защиты выходов HS\_LS1, HS\_LS2 62](#_Toc161785001)

[8.7.2 Диагностики выходов HS\_LS1, HS\_LS2 62](#_Toc161785002)

[8.7.3 Электрические характеристики выводов HS\_LS1, HS\_LS2 62](#_Toc161785003)

[8.8 Драйверы затворов внешних IGBT IGN1-IGN4 63](#_Toc161785004)

[8.8.1 Защиты выводов IGN1-IGN4 63](#_Toc161785005)

[8.8.2 Диагностики выводов IGN1-IGN4 64](#_Toc161785006)

[8.8.3 Электрические характеристики выводов IGN1-IGN4 64](#_Toc161785007)

[9 Интерфейс ДПКВ 66](#_Toc161785008)

[10 Аналоговый мультиплексор AOUT 76](#_Toc161785009)

[11 Интерфейс SPI 78](#_Toc161785010)

[12 Интерфейс MSC 81](#_Toc161785011)

[13 Регистры и команды 92](#_Toc161785012)

[13.1 Таблица регистров 92](#_Toc161785013)

[13.1.1 Регистры управления задействованием силовых выходов 93](#_Toc161785014)

[13.1.2 Регистры управления активацией силовых выходов 105](#_Toc161785015)

[13.1.3 Регистры выбора способа управления силовыми выходами 109](#_Toc161785016)

[13.1.4 Регистры управления силовыми выходами через интерфейс SPI/MSC 112](#_Toc161785017)

[13.1.5 Регистр настройки работы выходов совмещённых ключей (полумостов) 115](#_Toc161785018)

[13.1.6 Регистр активации и настройки диагностики отсутствия нагрузки двухтактных выходов IGN1-IGN4 116](#_Toc161785019)

[13.1.7 Регистры конфигурации защиты и диагностики силовых ключей 117](#_Toc161785020)

[13.1.8 Регистр настройки отложенного выключения 125](#_Toc161785021)

[13.1.9 Регистры настройки назначения входов прямого управления 126](#_Toc161785022)

[13.1.10 Регистры конфигурации сторожевых таймеров 138](#_Toc161785023)

[13.1.11 Регистры конфигурации блока обработки сигналов ДПКВ 140](#_Toc161785024)

[13.1.12 Регистры конфигурации MSC интерфейса 145](#_Toc161785025)

[13.1.13 Регистр конфигурации аналогового мультиплексора AOUT 147](#_Toc161785026)

[13.1.14 Регистр конфигурации сигнала сброса RSTb 149](#_Toc161785027)

[13.1.15 Регистры настройки реакции вывода FAULTb на сбои 150](#_Toc161785028)

[13.1.16 Регистр диагностики блока обработки сигналов ДПКВ 156](#_Toc161785029)

[13.1.17 Регистр диагностики напряжений питания 157](#_Toc161785030)

[13.1.18 Регистры диагностики состояния цифровых интерфейсов, выводов земель и состояния внутренних блоков ИС 159](#_Toc161785031)

[13.1.19 Регистры диагностики сбоев силовых выходов 162](#_Toc161785032)

[13.1.20 Регистр диагностики причины сброса ИС 176](#_Toc161785033)

[13.1.21 Основной регистр состояния ИС 177](#_Toc161785034)

[13.1.22 Статусные регистры ИС 179](#_Toc161785035)

[13.1.23 Регистр общих команд 190](#_Toc161785036)

[13.1.24 Регистры команд сторожевого таймера 191](#_Toc161785037)

[13.1.25 Регистр программного сброса 193](#_Toc161785038)

[13.1.26 Регистр MSC MultiRead команд 194](#_Toc161785039)

[14 Требования к электромагнитной совместимости 207](#_Toc161785040)

[15 Информация по использованию 207](#_Toc161785041)

[16 Корпус. Присоединительные размеры 207](#_Toc161785042)

[17 Маркировка 209](#_Toc161785043)

[18 Упаковка 209](#_Toc161785044)

[19 Хранение 210](#_Toc161785045)

[20 Транспортирование 210](#_Toc161785046)

[21 Утилизация 210](#_Toc161785047)

[Приложения …(при наличии)… 212](#_Toc161785048)

[История изменений 213](#_Toc161785049)

Введение

Указывается область применения микросхемы

Краткое описание возможностей и конкурентоспособность микросхемы

Указываются требования к уровню подготовки пользователя.

Если имеется опасность для жизни и здоровья человека, то должна быть приведена информация о видах опасных воздействий.

Например, текст ниже:

Микросхема ЕЛАТ.431162.001 представляет собой U-Chip, подходящий для систем управления автомобильными двигателями. Он содержит основные функции для питания микроконтроллера и ECU, установления связи на и вне платы и приводные исполнительные механизмы ЭМС. Кроме того, он управляет главным релейным приводом.

Варианты устройств TLE8888QK и TLE8888-2QK

Варианты устройства TLE8888QK и TLE8888-2QK отличаются от основной версии, TLE8888-1QK в сторожевом журнале функциональные возможности.

У TLE8888QK есть фиксированный набор параметров для контрольного журнала (см. техническое описание дополнения "TLE8888QK - Добавление ").

Для TLE8888-2QK функция контрольного журнала отключена (см. техническое описание, дополнение "TLE8888-2QK - Добавление ").

В этом техническом описании описывается только основная версия TLE8888-1QK.

Условное обозначение микросхемы…

Условия заказа можно получить в ООО «НМ-Тех»…

Сокращения и обозначения

Сокращения и обозначения, используемые в тексте настоящего документа:

АЦП — аналогово цифровой преобразователь

ГРМ — газораспределительный механизм

ДВС — двигатель внутреннего сгорания

ДК — датчик кислорода

ДПКВ — датчик положения коленвала

ИС — интегральная схема

КЗ — короткое замыкание

КМОП — структура «металл — оксид — полупроводник» c комплементарными (p-типа и n-типа) МОП транзисторами

МОП — структура «металл — оксид — полупроводник»

КСУД — контроллер системы управления двигателем

МК — микроконтроллер

ШИМ – широтно-импульсная модуляция

ЭБУ — электронный блок управления

HS – верхний ключ (High Side)

IO – вход / выход (Input/Output)

LS – нижний ключ (Low Side)

MSC – описать что за интерфейс

OTP – однократно программируемая память (One Time Programmable)

POR – состояние сброса по пониженному напряжения питания (Power On Reset)

SBC – микросхема источников вторичного электропитания (System Basis Chip)

SPI – интерфейс передачи данных последовательного типа (Serial Peripheral Interface)

IGBT – Биполярный транзистор с изолированным затвором (Insulated Gate Bipolar Transistor)

Термины и определения

Термины и определения, используемые в тексте настоящего документа:

Актуатор – устройство, выполняющее функцию механического действия по команде от электронного блока управления

Батарея – линия батарейного питания в бортовой электрической сети автомобиля

Верхний ключ –

Датчик Холла – датчик положения постоянного магнита работа которого основана на эффекте Холла

Земля – линия общего провода питания в бортовой электрической сети автомобиля

Нижний ключ -

Помеха проводимости – (CE - Conducted Emission) помеховый сигнал связанный с протеканием тока по проводникам к потребителям имеющим импульсный характер потребления (переключающиеся схемы, силовые ключи и т.д.)

Сбой –

Транзистор Дарлингтона – биполярный транзистор, соединённый по схеме Дарлингтона

ШИМ управление -

Флаг -

IO буфер – схема логического входа / выхода

Freewheeling – режим свободного хода индуктивной нагрузки при котором её ток замыкается через предназначенный для этого путь (фиксирующий диод или транзистор)

HS driver — драйвер верхнего ключа

LS driver — драйвер нижнего ключа

U-chip – микросхема драйверов управления нагрузками в КСУД автомобиля

Watchdog – модуль сторожевого таймера

**Для создания нового подраздела многоуровневого списка необходимо:**

**Поставить курсор в нужное место документа с новой строки.**

**Нажать сочетание клавиш Ctrl+B**

**Кнопкой Tab отрегулировать уровень нумерации списка.**

**Ввести наименование заголовка.**

Список Таблиц

[Таблица 3.2 – Обозначения выводов и их функции 20](#_Toc161304078)

[Таблица 4.1 – Предельные режимы эксплуатации 23](#_Toc161304079)

[Таблица 4.2 – Электрические параметры ИC в диапазоне температур окружающей среды: от минус 40°С до плюс 125 °С Предлагается к удалению – все параметры ИС будут распределены по отдельным таблицам в соответствующих разделах для каждого блока ИС (разделы 5-12). 25](#_Toc161304080)

[Таблица 5.2.1 – Поведение ИС в состояниях сброса и рабочих состояниях 32](#_Toc161304081)

[Таблица 5.2.2 – Поведение ИС в состояниях сброса и рабочих состояниях 33](#_Toc161304082)

[Таблица 5.2.3 – Поведение ИС в состояниях сброса и рабочих состояниях 33](#_Toc161304083)

[Таблица 6.1 – Описание регистров управляющих сторожевым таймером 39](#_Toc161304084)

[Таблица 7.7.1 – Электрические параметры системы питания 42](#_Toc161304085)

[Таблица 8.1 – Описание силовых выходов 43](#_Toc161304086)

[Таблица 8.1.1 – Конфигурация назначения входов непосредственного управления 45](#_Toc161304087)

[Таблица 8.2.1 – Конфигурация входов задействования 46](#_Toc161304088)

[Таблица 8.3.1 – Конфигурация силовых выходов 47](#_Toc161304089)

[Таблица 9.1 – 50](#_Toc161304090)

[Таблица 9.2 – 50](#_Toc161304091)

[Таблица 9.3 – 54](#_Toc161304092)

[Таблица 10.1 – Электрические параметры функции вывода аналоговых величин в диапазоне 4.5V < VDD5 < 5.5V и температур окружающей среды: от минус 40°С до плюс 125 °С 57](#_Toc161304093)

[Таблица 12.1 – 60](#_Toc161304094)

[Таблица 12.2 – 62](#_Toc161304095)

[Таблица 12.3 – 63](#_Toc161304096)

[Таблица 12.4 – 63](#_Toc161304097)

[Таблица 12.5 – 64](#_Toc161304098)

[Таблица 12.6 – 64](#_Toc161304099)

[Таблица 12.7 – 64](#_Toc161304100)

[Таблица 12.8 – 64](#_Toc161304101)

[Таблица 12.9 – 65](#_Toc161304102)

[Таблица 12.10 – 65](#_Toc161304103)

[Таблица 12.11 – 65](#_Toc161304104)

[Таблица 12.12 – 65](#_Toc161304105)

[Таблица 12.13 – 66](#_Toc161304106)

[Таблица 12.14 – 67](#_Toc161304107)

[Таблица 12.15 – 67](#_Toc161304108)

[Таблица 13.1 – Описание деталей регистров 70](#_Toc161304109)

[Таблица 13.2 – Описание деталей регистров 71](#_Toc161304110)

[Таблица 13.3 – Описание деталей регистров 72](#_Toc161304111)

[Таблица 13.4 – Описание деталей регистров 73](#_Toc161304112)

[Таблица 13.5 – Описание деталей регистров 74](#_Toc161304113)

[Таблица 13.6 – Описание деталей регистров 76](#_Toc161304114)

[Таблица 13.7 – Описание деталей регистров 78](#_Toc161304115)

[Таблица 13.8 – Описание деталей регистров 80](#_Toc161304116)

[Таблица 13.9 – Описание деталей регистров 82](#_Toc161304117)

[Таблица 13.10 – Описание деталей регистров 83](#_Toc161304118)

[Таблица 13.11 – Описание деталей регистров 84](#_Toc161304119)

[Таблица 13.12 – Описание деталей регистров 85](#_Toc161304120)

[Таблица 13.13 – Описание деталей регистров 86](#_Toc161304121)

[Таблица 13.14 – Описание деталей регистров 87](#_Toc161304122)

[Таблица 13.15 – Описание деталей регистров 88](#_Toc161304123)

[Таблица 13.16 – Описание деталей регистров 89](#_Toc161304124)

[Таблица 13.17 – Описание деталей регистров 90](#_Toc161304125)

[Таблица 13.18 – Описание деталей регистров 91](#_Toc161304126)

[Таблица 13.19 – Описание деталей регистров 92](#_Toc161304127)

[Таблица 13.20 – Описание деталей регистров 93](#_Toc161304128)

[Таблица 13.21 – Описание деталей регистров 94](#_Toc161304129)

[Таблица 13.22 – Описание деталей регистров 95](#_Toc161304130)

[Таблица 13.23 – Описание деталей регистров 96](#_Toc161304131)

[Таблица 13.24 – Описание деталей регистров 97](#_Toc161304132)

[Таблица 13.25 – Описание деталей регистров 98](#_Toc161304133)

[Таблица 13.26 – Описание деталей регистров 99](#_Toc161304134)

[Таблица 13.27 – Описание деталей регистров 100](#_Toc161304135)

[Таблица 13.28 – Описание деталей регистров 101](#_Toc161304136)

[Таблица 13.29 – Описание деталей регистров 102](#_Toc161304137)

[Таблица 13.30 – Описание деталей регистров 103](#_Toc161304138)

[Таблица 13.31 – Описание деталей регистров 104](#_Toc161304139)

[Таблица 13.32 – Описание деталей регистров 105](#_Toc161304140)

[Таблица 13.33 – Описание деталей регистров 106](#_Toc161304141)

[Таблица 13.34 – Описание деталей регистров 107](#_Toc161304142)

[Таблица 13.35 – Описание деталей регистров 108](#_Toc161304143)

[Таблица 13.36 – Описание деталей регистров 109](#_Toc161304144)

[Таблица 13.37 – Описание деталей регистров 110](#_Toc161304145)

[Таблица 13.38 – Описание деталей регистров 111](#_Toc161304146)

[Таблица 13.39 – Описание деталей регистров 112](#_Toc161304147)

[Таблица 13.40 – Описание деталей регистров 113](#_Toc161304148)

[Таблица 13.41 – Описание деталей регистров 114](#_Toc161304149)

[Таблица 13.42 – Описание деталей регистров 115](#_Toc161304150)

[Таблица 13.43 – Описание деталей регистров 116](#_Toc161304151)

[Таблица 13.44 – Описание деталей регистров 117](#_Toc161304152)

[Таблица 13.45 – Описание деталей регистров 118](#_Toc161304153)

[Таблица 13.46 – Описание деталей регистров 120](#_Toc161304154)

[Таблица 13.47 – Описание деталей регистров 121](#_Toc161304155)

[Таблица 13.48 – Описание деталей регистров 122](#_Toc161304156)

[Таблица 13.49 – Описание деталей регистров 123](#_Toc161304157)

[Таблица 13.50 – Описание деталей регистров 125](#_Toc161304158)

[Таблица 13.51 – Описание деталей регистров 126](#_Toc161304159)

[Таблица 13.52 – Описание деталей регистров 128](#_Toc161304160)

[Таблица 13.53 – Описание деталей регистров 130](#_Toc161304161)

[Таблица 13.54 – Описание деталей регистров 132](#_Toc161304162)

[Таблица 13.55 – Описание деталей регистров 133](#_Toc161304163)

[Таблица 13.56 – Описание деталей регистров 135](#_Toc161304164)

[Таблица 13.57 – Описание деталей регистров 136](#_Toc161304165)

[Таблица 13.58 – Описание деталей регистров 137](#_Toc161304166)

[Таблица 13.59 – Описание деталей регистров 138](#_Toc161304167)

[Таблица 13.60 – Описание деталей регистров 139](#_Toc161304168)

[Таблица 13.61 – Описание деталей регистров 140](#_Toc161304169)

[Таблица 13.62 – Описание деталей регистров 141](#_Toc161304170)

[Таблица 13.63 – Описание деталей регистров 142](#_Toc161304171)

[Таблица 13.64 – Описание деталей регистров 143](#_Toc161304172)

[Таблица 13.65 – Описание деталей регистров 144](#_Toc161304173)

[Таблица 13.66 – Описание деталей регистров 145](#_Toc161304174)

[Таблица 13.67 – Описание деталей регистров 146](#_Toc161304175)

[Таблица 13.68 – Описание деталей регистров 147](#_Toc161304176)

[Таблица 13.69 – Описание деталей регистров 148](#_Toc161304177)

[Таблица 13.70 – Описание деталей регистров 149](#_Toc161304178)

[Таблица 13.71 – Описание деталей регистров 150](#_Toc161304179)

[Таблица 13.72 – Описание деталей регистров 151](#_Toc161304180)

[Таблица 13.73 – Описание деталей регистров 153](#_Toc161304181)

[Таблица 13.74 – Описание деталей регистров 154](#_Toc161304182)

[Таблица 13.75 – Описание деталей регистров 155](#_Toc161304183)

[Таблица 13.76 – Описание деталей регистров 156](#_Toc161304184)

[Таблица 13.77 – Описание деталей регистров 157](#_Toc161304185)

[Таблица 13.78 – Описание деталей регистров 158](#_Toc161304186)

[Таблица 13.79 – Описание деталей регистров 159](#_Toc161304187)

[Таблица 13.80 – Описание деталей регистров 160](#_Toc161304188)

[Таблица 13.81 – Описание деталей регистров 161](#_Toc161304189)

[Таблица 13.82 – Описание деталей регистров 162](#_Toc161304190)

[Таблица 13.83 – Описание деталей регистров 163](#_Toc161304191)

[Таблица 13.84 – Описание деталей регистров 164](#_Toc161304192)

[Таблица 13.85 – Описание деталей регистров 165](#_Toc161304193)

[Таблица 13.86 – Описание деталей регистров 166](#_Toc161304194)

[Таблица 13.87 – Описание деталей регистров 167](#_Toc161304195)

[Таблица 13.88 – Описание деталей регистров 168](#_Toc161304196)

[Таблица 13.89 – Описание деталей регистров 169](#_Toc161304197)

[Таблица 13.90 – Описание деталей регистров 170](#_Toc161304198)

[Таблица 13.91 – Описание деталей регистров 171](#_Toc161304199)

[Таблица 13.92 – Описание деталей регистров 172](#_Toc161304200)

[Таблица 13.93 – Описание деталей регистров 173](#_Toc161304201)

[Таблица 13.94 – Описание деталей регистров 174](#_Toc161304202)

[Таблица 13.95 – Описание деталей регистров 175](#_Toc161304203)

[Таблица 13.96 – Описание деталей регистров 176](#_Toc161304204)

[Таблица 13.97 – Описание деталей регистров 177](#_Toc161304205)

[Таблица 13.98 – Описание деталей регистров 178](#_Toc161304206)

[Таблица 13.99 – Описание деталей регистров 179](#_Toc161304207)

Список рисунков

[Рисунок 3.1 - Схема расположения выводов микросхемы 19](#_Toc161304059)

[Рисунок 6.1 - Блок-схема архитектуры сторожевого таймера 35](#_Toc161304060)

[Рисунок 6.2 - Временное окно ожидания посылки-ответ 36](#_Toc161304061)

[Рисунок 6.3 - Диаграмма состояний сторожевого таймера 37](#_Toc161304062)

[Рисунок 6.4 - Диаграмма формирования WD вопроса\ответа 38](#_Toc161304063)

[Рисунок 9.1 - Интерфейс ДПКВ блок-диаграмма 49](#_Toc161304064)

[Рисунок 9.2 - Фильтрация помехи в режиме «Адаптивный фильтр» 51](#_Toc161304065)

[Рисунок 9.3 - Фильтрация по переднему фронту 52](#_Toc161304066)

[Рисунок 9.4 - Фильтрация по заднему фронту 52](#_Toc161304067)

[Рисунок 9.5 - Фильтрация по заднему и переднему фронтам 53](#_Toc161304068)

[Рисунок 9.6 - Фильтрация по заднему фронту в режиме маскирования 53](#_Toc161304069)

[Рисунок 9.7 - Фильтрация по переднему фронту и заднему в режиме маскирования 53](#_Toc161304070)

[Рисунок 12.1 - 61](#_Toc161304071)

[Рисунок 12.2 - … 62](#_Toc161304072)

[Рисунок 12.3 - 63](#_Toc161304073)

[Рисунок 12.4 - 67](#_Toc161304074)

[Рисунок 12.5 - 67](#_Toc161304075)

[Рисунок 12.6 - 68](#_Toc161304076)

[Рисунок 12.7 - 69](#_Toc161304077)

1. Назначение и возможности микросхемы

Указывается назначение микросхемы TLE8888 – раздел 1 «Overview»

* 1. Особенности

• Мониторинг основных питающих напряжений

• Встроенный аналоговый мультиплексор для вывода реплик основных питающих напряжений и температуры кристалла

• Высокоскоростной интерфейс SPI для конфигурирования и управления

• Возможность задействовать однопроводной интерфейс MSC

• Управление силовыми ключами как через интерфейс SPI/MSC, так и через входы непосредственного управления

• Настраиваемые входы задействования групп силовых ключей

• Встроенный блок обработки сигналов индуктивного датчика (Variable Reluctance Sensor)

• 2 нижних ключа (Ron=0,35 Ом) для управления нагревателями датчиков кислорода

• 3 нижних ключа (Ron=0,35 Ом) для управления клапанами

• 4 нижних ключа (Ron=0,55 Ом) для управления инжекторами

• 9 нижних ключей (Ron=1,5 Ом) для управления реле, два из которых имеют режим отложенного выключения

• 4 двухтактных (push-pull) драйвера с блокированием обратного тока в цепь питания и способностью переживать КЗ на батарею для управления транзисторами IGBT систем зажигания ДВС

• 2 нижних и 2 верхних ключа соединённых в 2 полумостовых схемы для гибкого управления нагрузками, верхние ключи в которых имеет режим отложенного выключения

• Защита всех ключей от перегрева в том числе ключей в двухтактных (push-pull) каскадах

• Защита ключей от КЗ на батарею

• Диагностика режимов обрыва нагрузки, замыкания нагрузки на землю, замыкания нагрузки на батарею

• встроенная функция Watchdog

• Сигнальный выход типа открытый сток для сообщения о сбойных состояниях ИС

• Квалифицирована на соответствие автомобильному стандарту AEC-Q100

* 1. Описание

Микросхема представляет из себя U-chip предназначенный для использования в системах управления двигателями внутреннего сгорания (ДВС). Основная функциональность изделия заключается в возможности управления широкой номенклатурой нагрузок таких как инжекторы, реле, актуаторы систем изменения фаз газораспределения, нагреватели датчиков кислорода и т.д., используемых в современном двигателе внутреннего сгорания. Микросхема служит для управления нагрузками как по командам, поступающим через интерфейс SPI/MSC так и по командам от входов непосредственного управления, которые имеют возможность широкой настройки назначений на управление силовыми ключами. В микросхеме реализована возможность диагностики состояния нагрузок всех силовых ключей, а также состояния основных питающих напряжений. Для облегчения создания контроллера системы управления двигателем микросхема оснащается встроенным блоком обработки сигналов индуктивного датчика положения коленчатого вала.

1. Структурная схема

В разделах 2 и 3 должно быть охвачено:

– наименования, обозначения и места расположения составных частей изделия.

по тексту сначала идет ссылка, а далее располагается рисунок. Причем необязательно на этой же странице, можно и на следующей странице расположить рисунок) по тексту должна быть ссылка на рисунок. Например так:

Структурная схема … приведена на рисунке 1.

Обращаю внимание, что на каждый рисунок должна быть ссылка в тексте документа.

Рисунок в тексте на странице может располагаться в любом месте: вверху страницы, в середине, внизу, а также может занимать всю страницу.

Также при любом изменении текста документа будут сдвиги

Само изображение рисунка 1 приведено здесь для примера. Естественно, что есть требование: все надписи на рисунке должны быть читаемы. Сейчас это нечитаемое, это просто для примера.

Рисунки можно нумеровать сквозной нумерацией через весь документ. При этом сами рисунки должны быть приведены (расположены по документу) в порядке ссылок на них в тексте документа.

Также необходимо учесть, что все необходимые к рисунку пояснения даются либо под рисунком (но над записью «Рисунок 1»), либо в тексте документа. Однозначного решения здесь не существует, т.к. в каждом конкретном случае нужно выбирать тот вариант, который даст однозначное чтение документа.

Структурная схема ИС приведена на рисунке 2.1

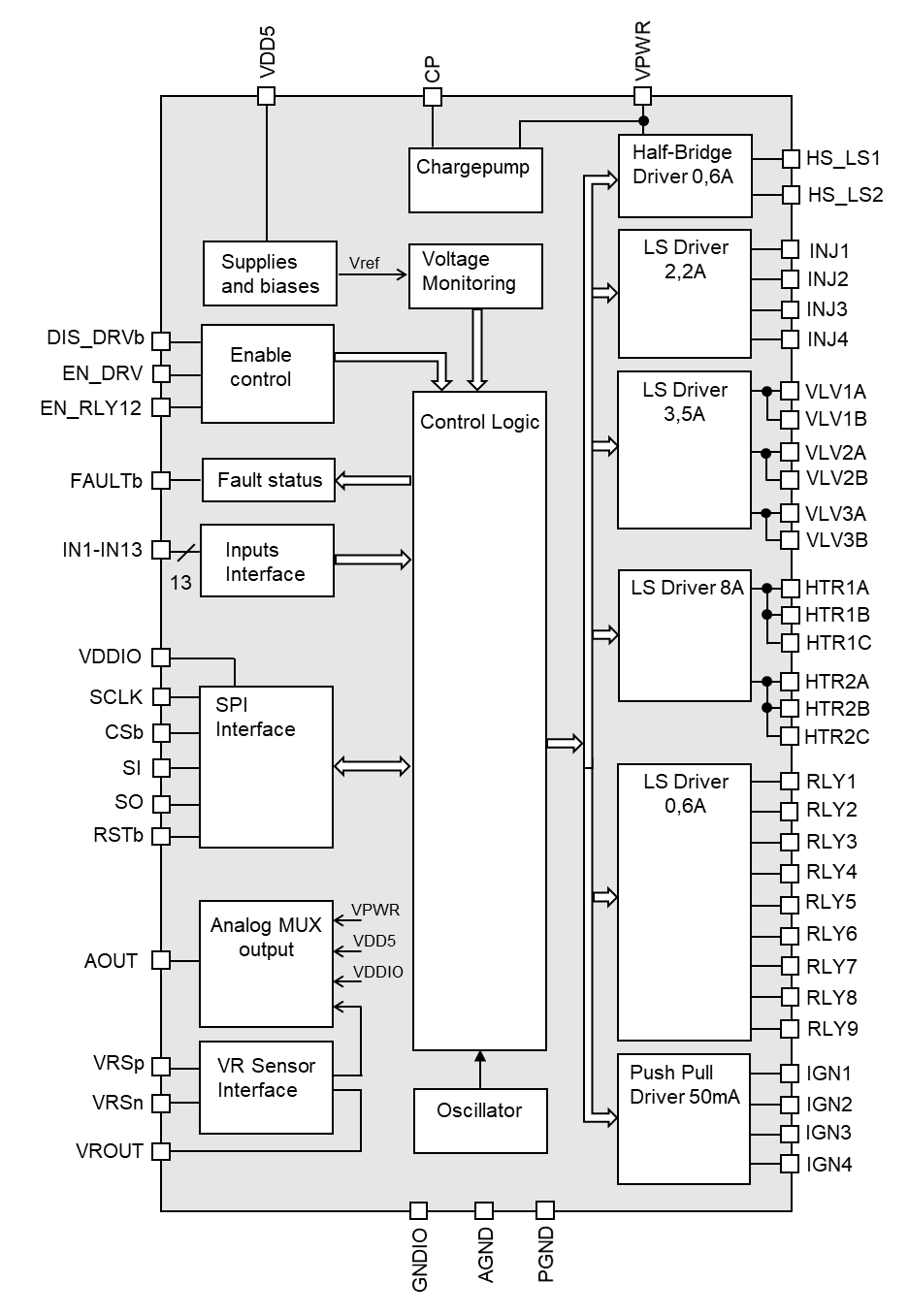


Рисунок 2.1 – Структурная схема

Структурная схема ИС U-chip содержит следующие функциональные блоки:

- Supplies and biases – блок формирования внутренних питающих и опорных напряжений, а также токов смещения с подблоками:

1) блок источника температурно-независимого напряжения;

2) блок источника температурно-независимого тока;

3) блок линейного регулятора напряжения.

- Chargepump – блок емкостного умножителя напряжения (зарядового насоса);

- Voltage Monitoring – блок мониторинга напряжений;

- Inputs Interface – блоки ячеек ввода/вывода сигналов;

- SPI/MSC Interface – цифровой последовательный интерфейс;

- Enable Control – блок задействования силовых выходов;

- Control Logic – управляющая логика ИС;

- Oscillator – блок генератора тактовых импульсов;

- Half-Bridge Driver 0,6 A – совмещённые драйверы полумоста (нижний и верхний ключ) с защитой от КЗ на землю и на батарею, защитой от перегрева и диагностикой состояния выхода (обрыва нагрузки, замыкания на батарею и замыкания на землю);

- LS Driver 2, 2A – драйверы нижних ключей 2,2 А (управление инжекторами) с защитой от КЗ на землю, защитой от перегрева и диагностикой состояния выхода (обрыва нагрузки и замыкания на землю);

- LS Driver 3,5 A - драйверы нижних ключей 3,5 А (управление клапанами ГРМ) с защитой от КЗ на землю, защитой от перегрева и диагностикой состояния выхода (обрыва нагрузки и замыкания на землю);

- LS Driver 8 A - драйверы нижних ключей 8 А (управление нагревателями ДК) с защитой от КЗ на землю, защитой от перегрева и диагностикой состояния выхода (обрыва нагрузки и замыкания на землю);

- LS Driver 0,6 A - драйверы нижних ключей 0,6 А (управление реле) с защитой от КЗ на землю, защитой от перегрева и диагностикой состояния выхода (обрыва нагрузки и замыкания на землю);

- Push Pull Driver 50 mA – драйверы затворов внешних транзисторов IGBT (управление катушками зажигания) с защитой от КЗ на землю, защитой от перегрева и диагностикой состояния выходов (обрыва нагрузки, замыкания на землю и замыкания на батарею);

- VR Sensor Interface – блок обработки сигналов датчика положения коленчатого вала (ДПКВ);

- Analog MUX output – выход мультиплексора аналоговых сигналов (промежуточный сигнал выхода дифференциального усилителя обработки сигналов ДПКВ, реплики основных питающих напряжений, сигнал термодатчика ИС);

- Fault status – выход сообщения о незапланированных (сбойных) состояниях работы ИС, выход типа открытый сток.

* 1. ~~Описание функциональной схемы~~

Текст ниже предлагается к переносу в раздел 5 Описание работы. Соответственно раздел 2.1 упразднить.

~~ИС U-chip имеет два основных режима работы – режим ожидания и рабочий режим. ИС находится в режиме ожидания до тех пор, пока напряжение на выводе VDD5 не превысит уровень 4 В. В этом режиме ИС обеспечивает минимальное потребление от основных источников питания и гарантирует невключение выходов управления нагрузками. При подаче питания VDD5 >4 В ИС переходит в основной рабочий режим работы с полной функциональностью. Контроль за режимами работы ИС осуществляется блоком Supplies and biases. При переходе в рабочий режим блок обеспечивает подачу всех необходимых внутренних питающих, опорных (Vref) напряжений и токов смещения. Блок управляющей логики ИС (Control Logic) запускается совместно с блоком генератора тактовых импульсов (Oscillator) после вхождения величин внутренних питающих напряжений в заданный диапазон, после чего ИС полностью готова к работе.~~

~~В рабочем режиме ИС обеспечивает управление нагрузками в блоке КСУД автомобиля посредством включения и выключения силовых выходов (Half-Bridge Driver 0,6A, LS Driver 2,2 A; LS Driver 3,5 A; LS Driver 8 A; LS Driver 0,6 A), а также выходов управления затворами внешних транзисторов IGBT (Push Pull Driver 50 mA).~~

~~Все нижние силовые ключи (LS Driver 2,2 A; LS Driver 3,5 A; LS Driver 8 A; LS Driver 0,6 A) имеют защиту от перенапряжений при работе на индуктивную нагрузку, защиту от КЗ нагрузок на батарею и защиту от перегрева. Кроме того, имеются блоки диагностики обрыва нагрузки и обнаружения замыкания на землю.~~

~~Совмещённые выходы (Half-Bridge Driver 0,6 A) содержат в себе как верхний, так и нижний силовые ключи, внутренне соединённые по схеме полу-мостового драйвера. При этом имеется возможность использования совмещённого выхода управления полумостом также в режиме нижнего ключа и в режиме верхнего ключа. Кроме того, два совмещённых выхода управления полумостом позволяют организовать мостовую схему управления нагрузкой (например, для управления маломощным двигателем постоянного тока). Данные выходы также имеют защиту от КЗ нагрузок на батарею (нижний ключ), на землю (верхний ключ) и защиту от перегрева каждого ключа. Также имеются блоки диагностики обрыва нагрузки, обнаружения замыкания на землю, обнаружения замыкания на батарею.~~

~~Блок емкостного умножителя напряжения (Chargepump) служит для формирования напряжения смещения затворов верхних силовых МОП ключей n-типа блока Half-Bridge Driver 0,6 A. Требует подключения внешней накопительной ёмкости для обеспечения возможности ШИМ управления верхними ключами.~~

~~Драйверы затворов внешних транзисторов IGBT (Push Pull Driver 50 mA) обеспечивают подачу напряжения уровня VDD5 на затворы внешних транзисторов. Выходы драйверов затворов имеют защиту от замыкания на батарею 12/24 В с блокированием обратного тока с батареи на шину VDD5, защиту от КЗ на землю, а также диагностику состояния выходов (обрыва нагрузки, замыкания на землю и замыкания на батарею.~~

~~Состояние (КЗ или обрыв нагрузки, превышение температуры) всех блоков управления нагрузками (Half-Bridge Driver 0,6 A, LS Driver 2,2 A, LS Driver 3,5 A LS Driver 8 A, LS Driver 0,6 A Push Pull Driver 50 mA) передаётся в блок управляющей логики ИС (Control Logic).~~

~~Включение/выключение ключей управления нагрузками осуществляется по командам, поступающим с блока управляющей логики ИС (Control Logic), который формирует сигналы управления, поступающие по цифровому последовательному интерфейсу (SPI Interface) или по внешним командам непосредственного управления, поступающим на ИС U-chip от входов IN1-IN13 через блоки ввода/вывода сигналов (Inputs interface). Также имеется возможность задействования или отключения групп силовых ключей посредством внешних сигналов с выводов EN\_DRV, DIS\_DRVb, EN\_RLY12 через блок ввода/вывода сигналов (Enable control).~~

~~Блок обработки сигналов ДПКВ (VR Sensor Interface) служит для преобразования аналогового сигнала с индуктивного датчика ДПКВ поступающего на входы VRSp/VRSn в цифровой сигнал, доступный на выходе VROUT. При этом работа блока VR Sensor Interface по формированию цифрового сигнала ДПКВ осуществляется совместно с блоком управляющей логики ИС (Control Logic). Блок VR Sensor Interface имеет диагностику состояния входов VRSp/VRSn (КЗ и обрыв). При этом заказчику доступна возможность гибкой настройки через интерфейс SPI как работы самого блока, так и настройки диагностики входов блока под конкретную модель ДПКВ.~~

~~ИС U-chip имеет широкие возможности самодиагностики. Блок Voltage Monitoring служит для диагностики нахождения всех питающих напряжений вне заданных пределов. При обнаружении состояний пере- или недо- напряжения питающих напряжений осуществляется передача состояния в блок управляющей логики ИС. Блок управляющей логики ИС U-chip, после обнаружения критических сбоев ИС (КЗ выхода или перегрев силовых ключей, пере- и недо- напряжение по питающим напряжениям), формирует сигнал прерывания низкого уровня для внешнего МК на выход FAULTb - выход типа открытый сток (Fault status). По факту наличия такого сигнала, внешний МК может считать состояния цифровых битов в интерфейсе SPI для определения сбоев, вызвавших прерывание.~~

~~Кроме этого, по команде с цифрового интерфейса SPI с помощью встроенного масштабирующего усилителя (Analog MUX output) можно вывести значения основных питающих напряжений (VPWR, VDD5, VDDIO), напряжение с внутреннего термодатчика ИС, а также напряжение с выхода внутреннего усилителя блока VR Sensor Interface для последующего измерения на выход AOUT. Таким образом, в системе КСУД с помощью внешнего МК со встроенным АЦП становится возможна точная диагностика величин питающих напряжений, температур кристалла и т.д.~~

1. Выводы микросхемы

Схема расположения выводов микросхемы указана на рисунке 3.1.

Т.е. обязательное требование: сначала в тексте документа ссылка на рисунок, потом сам рисунок. Причем рисунок может смело располагаться и на последующем листе, т.е. там, где рисунок будет более удобочитаемым, в том числе и по своему масштабу.

Обозначения выводов и их функции приведены в таблице 3.1/

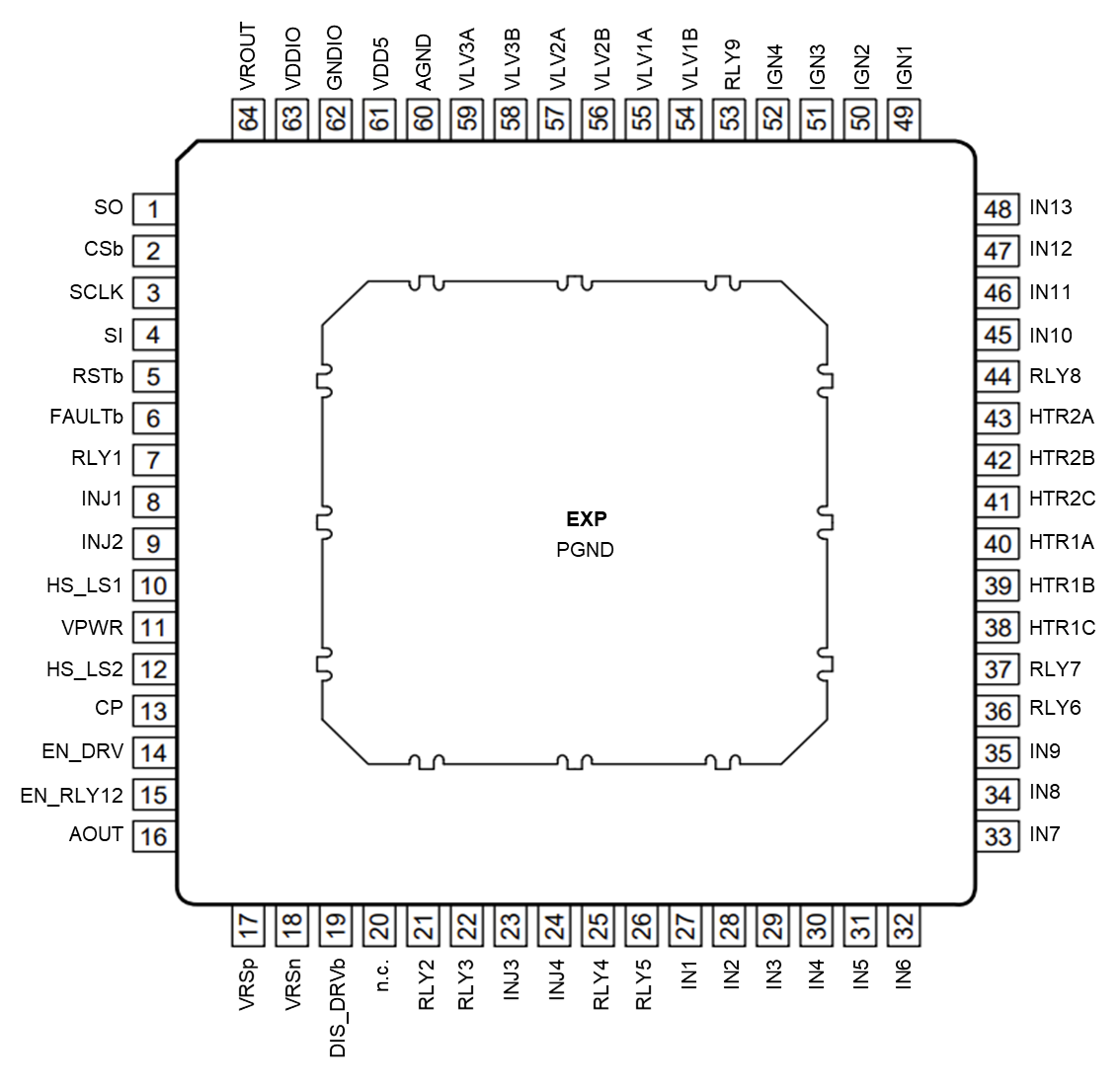
К таблицам те же требования, что и к рисункам: сначала в тексте документа идет ссылка на таблицу, потом располагается таблица (возможно расположение таблицы и на последующих листах, а также возможно размещение таблицы в приложении – это опять же выбирается из условия удобочитаемости и однозначного чтения. Если будет решено ввести в документ приложения, то поясню требования к приложениям, сейчас нецелесообразно «забивать» этим документ).

Схема расположения выводов микросхемы

Нумерация таблицы так же, как и рисунков, сквозная через весь документ. Возможно нумеровать (как и рисунки) внутри каждого раздела (разделяя номер точкой), но такое применяется, как правило, редко, там, где разделы большие по своему объему. Это опять же выходит из условия удобочитаемости документа.

* + - 1. Обозначения выводов и их функции

|  |  |  |  |
| --- | --- | --- | --- |
| Номер вывода | Обозначение вывода | Тип вывода | Описание функции вывода |
| 1 | SO | Выход | Выход данных последовательного интерфейса |
| 2 | CSb | Вход | Вход разрешения приёма данных последовательного интерфейса (Выбор ведомого) |
| 3 | SCLK | Вход | Тактовый вход последовательного интерфейса |
| 4 | SI | Вход | Вход данных последовательного интерфейса |
| 5 | RSTb | Вход/ Выход | Двунаправленный вывод для сброса регистров управления и диагностики ИС |
| 6 | FAULTb | Выход | Выход сообщения о сбойных состояниях (открытый сток) |
| 7 | RLY1 | Выход | Выход нижнего ключа (управление реле) |
| 8 | INJ1 | Выход | Выход нижнего ключа (управление инжекторами) |
| 9 | INJ2 | Выход | Выход нижнего ключа (управление инжекторами) |
| 10 | HS\_LS1 | Выход | Совмещённый выход верхнего и нижнего ключей (полумостовой выход) |
| 11 | VPWR | Питание | Напряжение питания для верхних ключей и емкостного умножителя напряжения |
| 12 | HS\_LS2 | Выход | Совмещённый выход верхнего и нижнего ключей (полумостовой выход) |
| 13 | CP | Питание | Выход емкостного умножителя напряжения (вывод подключения емкости) |
| 14 | EN\_DRV | Вход | Вход разрешения работы нижних ключей |
| 15 | EN\_RLY12 | Вход | Вход разрешения работы нижних ключей управления реле RLY1 и RLY2 |
| 16 | AOUT | Выход | Выход внутреннего мультиплексора аналоговых сигналов |
| 17 | VRSp | Вход | Дифференциальный вход сигнала ДПКВ |
| 18 | VRSn | Вход | Дифференциальный вход сигнала ДПКВ |
| 19 | DIS\_DRVb | Вход | Вход запрещения работы нижних ключей |
| 20 | n.c. | — | Не задействован |
| 21 | RLY2 | Выход | Выход нижнего ключа (управление реле) |
| 22 | RLY3 | Выход | Выход нижнего ключа (управление реле) |
| 23 | INJ3 | Выход | Выход нижнего ключа (управление инжекторами) |
| 24 | INJ4 | Выход | Выход нижнего ключа (управление инжекторами) |
| 25 | RLY4 | Выход | Выход нижнего ключа (управление реле) |
| 26 | RLY5 | Выход | Выход нижнего ключа (управление реле) |
| 27 | IN1 | Вход | Вход непосредственного управления выходом INJ1 |
| 28 | IN2 | Вход | Вход непосредственного управления выходом INJ2 |
| 29 | IN3 | Вход | Вход непосредственного управления выходом INJ3 |
| 30 | IN4 | Вход | Вход непосредственного управления выходом INJ4 |
| 31 | IN5 | Вход | Вход непосредственного управления выходом VLV1 |
| 32 | IN6 | Вход | Вход непосредственного управления выходом VLV2 |
| 33 | IN7 | Вход | Вход непосредственного управления выходом VLV3 |
| 34 | IN8 | Вход | Вход непосредственного управления выходом RLY8 |
| 35 | IN9 | Вход | Вход непосредственного управления выходом RLY9 |
| 36 | RLY6 | Выход | Выход нижнего ключа (управление реле) |
| 37 | RLY7 | Выход | Выход нижнего ключа (управление реле) |
| 38 | HTR1C | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR1A, HTR1B |
| 39 | HTR1B | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR1A, HTR1C |
| 40 | HTR1A | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR1B, HTR1C |
| 41 | HTR2C | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR2A, HTR2B |
| 42 | HTR2B | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR2A, HTR2C |
| 43 | HTR2A | Выход | Выход нижнего ключа (управление нагревателем ДК), требуется подключение к HTR2B, HTR2C |
| 44 | RLY8 | Выход | Выход нижнего ключа (управление реле) |
| 45 | IN10 | Вход | Вход непосредственного управления выходом IGN1 |
| 46 | IN11 | Вход | Вход непосредственного управления выходом IGN2 |
| 47 | IN12 | Вход | Вход непосредственного управления выходом IGN3 |
| 48 | IN13 | Вход | Вход непосредственного управления выходом IGN4 |
| 49 | IGN1 | Выход | Выход управления затвором внешнего транзистора (управление катушкой зажигания) |
| 50 | IGN2 | Выход | Выход управления затвором внешнего транзистора (управление катушкой зажигания) |
| 51 | IGN3 | Выход | Выход управления затвором внешнего транзистора (управление катушкой зажигания) |
| 52 | IGN4 | Выход | Выход управления затвором внешнего транзистора (управление катушкой зажигания) |
| 53 | RLY9 | Выход | Выход нижнего ключа (управление реле) |
| 54 | VLV1B | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV1A |
| 55 | VLV1A | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV1B |
| 56 | VLV2B | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV2A |
| 57 | VLV2A | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV2B |
| 58 | VLV3B | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV3A |
| 59 | VLV3A | Выход | Выход нижнего ключа (управление клапанами), требуется подключение к VLV3B |
| 60 | AGND | Земля | Аналоговая земля |
| 61 | VDD5 | Питание | Питание основных функций ИС |
| 62 | GNDIO | Земля | Земля цифровых выходов |
| 63 | VDDIO | Питание | Питание цифровых выходов (SO, VROUT) |
| 64 | VROUT | Выход | Выход сигнала ДПКВ |
| EXP | PGND | Земля | Силовая земля, теплоотвод ИС |

Название таблицы пишется так, как показано выше (на примере таблицы). Названия и рисунков, и таблиц как бы необязательны, но с ними легче читается документ. Прошу учесть то, что через весь документ должно быть принято что-то одно из двух: либо указываем названия, либо не указываем. Решения могут разниться только так: например, для таблиц не указываем названия таблиц, а для рисунков указываем названия рисунков.

В таблице «забиты» пустые строки, это сделано для того, чтобы показать, как будет смотреться перенос таблицы на следующую страницу.

1. Общие характеристики

Указать электрические параметры, размеры, режимы эксплуатации, стойкость к эксплуатационным факторам.

Указывают технические данные, основные параметры и характеристики (свойства), необходимые для изучения и правильной технической эксплуатации изделия.

При изложении сведений о контролируемых (измеряемых) параметрах необходимо указывать наименование параметра, номинальное значение, допуск (доверительный интервал), применяемое средство измерения.

В таблицах 2 и 3 указаны общие характеристики/параметры микросхемы……..

Файл-источник – раздел 4 «Общие характеристики продукта».

Ячейки таблицы не имеют права оставаться пустыми. В пустых ячейках (ячейках без значений) должны быть проставлены прочерки «–».

Предельные режимы эксплуатации ИС указаны в таблице 4.1, предельно допустимые режимы эксплуатации – в таблице 4.2. Характеристики теплового сопротивления указаны в таблице 4.3.

Это важно!

*VBATPA,MR* – это потенциал электрический? Или напряжение? Напряжение должно обозначаться буквой *U*. Здесь все верно? «*V»* в таблице – это потенциал электрический?

Обращаю внимание, что в данном случае буквы латинского алфавита должны быть напечатаны *курсивом*. И в графе «Обозначение» и в графе «Условие тестирования» (здесь курсивом только буквы латинского алфавита и их индексы – в таблице указала это, как пример).

Также обращаю внимание, что в таблице 1 приведены индексы, приведенные в Руководстве на английском языке. Их также можно/нужно перевести на русский по специфике.

Например, в таблице указано: *Tstg*, перевод на русский будет таким *Тхр или Тхран* (т.е. обозначает температуру хранения); т.е. так, как это будет принято в данном документе.

* + - 1. Предельные режимы эксплуатации ИС

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Напряжения | | | | | | |
| Напряжение питания VPWR | UVPWR\_MR | -0,3 | — | 55 | В | – |
| Выходное напряжение емкостного умножителя напряжения CP | UCP\_MR | -0,3 | — | 60 | В | -0,3 В < *UCP* – *UVPWR* < 5,5 В |
| Напряжение питания VDD5 | UVDD5\_MR | -0,3 | — | 6,5 | В | - |
| Напряжение питания VDDIO | *UVDDIO\_MR* | -0,3 | — | 6,5 | В | - |
| Напряжение на входах VRSn, VRSp | *UVRSp\_MR* , *UVRSn\_MR* | -0,3 | — | 5,5 | В | 1) |
| Напряжение на управляющих входах IN1-IN13, DIS\_DRVb, EN\_DRV, EN\_RLY12, RSTb, SI, SCLK, CSb, выходе FAULTb | *UVIN1\_MR* - *UVIN13\_MR*, *UDIS\_DRVb\_MR*, *UEN\_DRV\_MR*, *UEN\_RLY\_MR*, *URSTb\_MR*, *USI\_MR*, *USCLK\_MR*, *USCb\_MR*, *UFAULTb\_MR*, | -0,3 | — | 6,5 | В | - |
| Напряжение на цифровых выходах SO, VROUT, аналоговом выходе AOUT | *USO\_MR*, *UVROUT\_MR*, *UAOUT\_MR*, | -0,3 | — | 6,5 | В | -0,3 В < *USO\_MR* < *UVDDIO* + 0,3 В,  -0,3 В < *UVROUT\_MR* < *UVDDIO* + 0,3 В,  -0,3 В < *UAOUT\_MR* < *UVDDIO* + 0,3 В |
| Напряжение на выходах управления нагрузками INJ1-INJ4, HTR1A, HTR1B, HTR1C, HTR2A, HTR2B, HTR2C, VLV1A, VLV1B, VLV2A, VLV2B, VLV3A, VLV3B, RLY1-RLY9 | *UINJ1\_MR* – *UINJ4\_MR*, *UHTR1A\_MR* – *UHTR2C\_MR*, *UVLV1A\_MR* – *UVLV3B\_MR*, *URLY1\_MR* – *URLY9\_MR* | -0,3 | — | 50 | В | Выходы выключены, при больших напряжениях на выходе допускается ограничение напряжения встроенной схемой защиты выводов (см. раздел 8.6) |
| Напряжение на совмещённых выходах управления нагрузками HS\_LS1, HS\_LS2 | *UHS\_LS1\_MR*, *UHS\_LS2\_MR* | -0,3 | — | 55 | В | 1)  -0,3 В < *UHS\_LS1\_MR* < *UVPWR* + 0,3 В,  -0,3 В < *UHS\_LS2\_MR* < *UVPWR* + 0,3 В |
| Напряжение на двухтактных (push-pull) выходах IGN1-IGN4 | *UIGN1\_MR* – *UIGN4\_MR* | -0,3 | — | 55 | В | - |
| Напряжение на выводах земель GNDIO, AGND относительно PGND | *UGNDIO\_MR*, *UAGND\_MR* | -0,3 |  | 0,3 | В | - |
| Токи | | | | | | |
| Входной ток VRSp и VRSn | IVRSp\_MR, IVRSn\_MR | -25 | – | 25 | мА | Ток должен быть ограничен внешними резисторами (см раздел 15), максимальный рабочий цикл 60% |
| Ток вывода PGND | IPGND\_MR | -40 |  | 40 | A | 2) Суммарный предельный ток всех силовых выходов |
| Токи выводов IGN1-IGN4 |  | -30 |  |  | мА | - |
| Температура | | | | | | |
| Диапазон температур окружающей среды | TA | -40 | — | 125\* | °С | 3) |
| Предельная температура кристалла | TJ | — | — | 150 | °С | 4) |
| Восприимчивость к электростатическому разряду | | | | | | |
| Восприимчивость к электростатическому разряду по модели человеческого тела (HBM) всех выводов ИС | UESD\_HBM | -2 | – | 2 | кВ | 5) |
| Восприимчивость к электростатическому разряду по модели человеческого тела (HBM) выводов VPWR, INJ1-INJ4, HTR1A, HTR1B, HTR1C, HTR2A, HTR2B, HTR2C, VLV1A, VLV1B, VLV2A, VLV2B, VLV3A, VLV3B, RLY1-RLY9 относительно вывода PGND | UESD\_HBM\_GLB | -4 | – | 4 | кВ | 5) |
| Восприимчивость к электростатическому разряду по модели заряженного прибора (СDM) всех выводов ИС | UESD\_СBM | -500 | – | 500 | В | 6)  Решение о заявлении данного параметра в спецификации надо обсудить, возможно не сможем замерить |
| Восприимчивость к электростатическому разряду по модели заряженного прибора (CDM) угловых выводов SO, AOUT, VRSp, IN6, IN7, IN13, IGN1, VROUT | *UESD\_СDM\_CRN* | -750 |  | 750 | В | 6)  Решение о заявлении данного параметра в спецификации надо обсудить, возможно не сможем замерить |
| П р и м е ч а н и я  1) Ток должен быть ограничен при превышении максимального напряжения  2) Параметр не проверяется в производстве  3) Максимальная температура окружающей среды (*TA*) определяется уровнем рассеиваемой на кристалле ИС мощности (PD) и тепловым сопротивлением кристалл — окружающая среда (*RthJ-A*). При эксплуатации изделия уровень тепловыделения на кристалле ИС должен контролироваться пользователем с таким расчётом чтобы температура кристалла *ТJ* = *TA* + PD \* *RthJ-A* не превышала предельную.  4) В соответствии с результатами квалификационных испытаний.  5) Чувствительность к электростатическому разряду по модели человеческого тела (HBM) в соответствии с EIA/JESD 22-A114F (1,5 кОм, 100 пФ). Здесь выделенное желтым цветом не понимаю (не знаю, что это такое «1,5ком») и не могу сейчас сказать: как нужно верно записать. Но точно знаю, что так, как записано сейчас, – неверно.  6) Чувствительность к электростатическому разряду по модели заряженного прибора (CDM) в соответствии с EIA/JESD22-C101 | | | | | | |

* + - 1. Предельно допустимые режимы эксплуатации ИC в диапазоне температур окружающей среды: от минус 40°С до плюс 125 °С.

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Напряжение питания | | | | | | |
| Диапазон рабочих напряжений питания VPWR | UVPWR\_FR | 6 |  | 36 | В | 1) |
| Диапазон пониженных напряжений питания VPWR | UVPWR\_RO | 4,5 |  | 6 | В | Ограниченная функциональность HS ключей (только ли HS-ов?) в HS\_LS1, HS\_LS2, остальные функции ИС без ограничений |
| Диапазон повышенных напряжений питания VPWR | UVPWR\_OVR | 36 |  | 51 | В | 2)  Силовые ключи отключаются (?) |
| Диапазон рабочих напряжений питания VDD5 | UVDD5\_FR | 4,5 |  | 5,5 | В |  |
| Диапазон пониженных напряжений питания VDD5 | UVDD5\_RO | 4,0 |  | 4,5 | В | Внутренняя логика полностью функциональна, коммуникации по MSC/SPI возможны, силовые ключи отключаются |
| Диапазон рабочих напряжений питания VDDIO | *UVDDIO\_FR* | 3,0 |  | 5,5 | В |  |
| П р и м е ч а н и я  1) возможен перегрев кристалла из-за недостаточно низкого теплового сопротивления *RthJ-A* платы использующей ИС, а также из-за перегрузки по току.  2)  Режим сброса нагрузки в бортсети автомобиля t=400мс. | | | | | | |

* + - 1. Тепловое сопротивление ИC.

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
|  | | | | | | |
| Тепловое сопротивление «переход – корпус» | RthJ-С |  | 2.5 |  | К/Вт | 1) |
| Тепловое сопротивление «переход - окружающая среда» | RthJ-A |  | 15 |  | К/Вт | 2) |
| П р и м е ч а н и я  1) Параметр не измеряется в производстве. Параметр уточняется в процессе разработки.  2) Измеряется по стандарту JESD51-7 – распайка ИС на двуслойной плате с двумя сигнальными и двумя силовыми медными слоями и переходными окнами между слоями под теплоотводящим основанием. Параметр уточняется в процессе разработки. | | | | | | |

1. Описание работы

Общие сведения о принципе действия, устройстве и режимах работы изделия в целом, взаимодействии составных частей изделия.

При необходимости, взаимодействие данного изделия с другими изделиями.

TLE8888 – раздел 5 «Operation Behavior».

ИС имеет два основных режима работы – режим отсутствия питания и рабочий режим. ИС находится в режиме отсутствия питания до тех пор, пока напряжение на выводе VDD5 не превысит уровень 4 В. В этом режиме ИС обеспечивает минимальное потребление от основных источников питания и гарантирует невключение выходов управления нагрузками. При подаче питания VDD5 >4 В ИС переходит в основной рабочий режим работы с полной функциональностью. Контроль за режимами работы ИС осуществляется блоком Supplies and biases. При переходе в рабочий режим блок обеспечивает подачу всех необходимых внутренних питающих, опорных (Vref) напряжений и токов смещения. Блок управляющей логики ИС (Control Logic) запускается совместно с блоком генератора тактовых импульсов (Oscillator) после вхождения величин внутренних питающих напряжений в заданный диапазон, после чего ИС полностью готова к работе.

В рабочем режиме ИС обеспечивает управление нагрузками в блоке КСУД автомобиля посредством включения и выключения силовых выходов (Half-Bridge Driver 0,6A, LS Driver 2,2 A; LS Driver 3,5 A; LS Driver 8 A; LS Driver 0,6 A), а также выходов управления затворами внешних транзисторов IGBT (Push Pull Driver 50 mA).

Все нижние силовые ключи (LS Driver 2,2 A; LS Driver 3,5 A; LS Driver 8 A; LS Driver 0,6 A) имеют защиту от перенапряжений при работе на индуктивную нагрузку, защиту от КЗ нагрузок на батарею и защиту от перегрева. Кроме того, имеются блоки диагностики обрыва нагрузки и обнаружения замыкания на землю.

Совмещённые выходы (Half-Bridge Driver 0,6 A) содержат в себе как верхний, так и нижний силовые ключи, внутренне соединённые по схеме полу-мостового драйвера. При этом имеется возможность использования совмещённого выхода управления полумостом также в режиме нижнего ключа и в режиме верхнего ключа. Кроме того, два совмещённых выхода управления полумостом позволяют организовать мостовую схему управления нагрузкой (например, для управления маломощным двигателем постоянного тока). Данные выходы также имеют защиту от КЗ нагрузок на батарею (нижний ключ), на землю (верхний ключ) и защиту от перегрева каждого ключа. Также имеются блоки диагностики обрыва нагрузки, обнаружения замыкания на землю, обнаружения замыкания на батарею.

Блок емкостного умножителя напряжения (Chargepump) служит для формирования напряжения смещения затворов верхних силовых МОП ключей n-типа блока Half-Bridge Driver 0,6 A. Требует подключения внешней накопительной ёмкости для обеспечения возможности ШИМ управления верхними ключами.

Драйверы затворов внешних транзисторов IGBT (Push Pull Driver 50 mA) обеспечивают подачу напряжения уровня VDD5 на затворы внешних транзисторов. Выходы драйверов затворов имеют защиту от замыкания на батарею 12/24 В с блокированием обратного тока с батареи на шину VDD5, защиту от КЗ на землю, а также диагностику состояния выходов (обрыва нагрузки, замыкания на землю и замыкания на батарею.

Состояние (КЗ или обрыв нагрузки, превышение температуры) всех блоков управления нагрузками (Half-Bridge Driver 0,6 A, LS Driver 2,2 A, LS Driver 3,5 A LS Driver 8 A, LS Driver 0,6 A Push Pull Driver 50 mA) передаётся в блок управляющей логики ИС (Control Logic).

Включение/выключение ключей управления нагрузками осуществляется по командам, поступающим с блока управляющей логики ИС (Control Logic), который формирует сигналы управления, поступающие по цифровому последовательному интерфейсу (SPI Interface) или по внешним командам непосредственного управления, поступающим на ИС U-chip от входов IN1-IN13 через блоки ввода/вывода сигналов (Inputs interface). Также имеется возможность задействования или отключения групп силовых ключей посредством внешних сигналов с выводов EN\_DRV, DIS\_DRVb, EN\_RLY12 через блок ввода/вывода сигналов (Enable control).

Блок обработки сигналов ДПКВ (VR Sensor Interface) служит для преобразования аналогового сигнала с индуктивного датчика ДПКВ поступающего на входы VRSp/VRSn в цифровой сигнал, доступный на выходе VROUT. При этом работа блока VR Sensor Interface по формированию цифрового сигнала ДПКВ осуществляется совместно с блоком управляющей логики ИС (Control Logic). Блок VR Sensor Interface имеет диагностику состояния входов VRSp/VRSn (КЗ и обрыв). При этом заказчику доступна возможность гибкой настройки через интерфейс SPI как работы самого блока, так и настройки диагностики входов блока под конкретную модель ДПКВ.

ИС U-chip имеет широкие возможности самодиагностики. Блок Voltage Monitoring служит для диагностики нахождения всех питающих напряжений вне заданных пределов. При обнаружении состояний пере- или недо- напряжения питающих напряжений осуществляется передача состояния в блок управляющей логики ИС. Блок управляющей логики ИС U-chip, после обнаружения критических сбоев ИС (КЗ выхода или перегрев силовых ключей, пере- и недо- напряжение по питающим напряжениям), формирует сигнал прерывания низкого уровня для внешнего МК на выход FAULTb - выход типа открытый сток (Fault status). По факту наличия такого сигнала, внешний МК может считать состояния цифровых битов в интерфейсе SPI для определения сбоев, вызвавших прерывание.

Кроме этого, по команде с цифрового интерфейса SPI с помощью встроенного масштабирующего усилителя (Analog MUX output) можно вывести значения основных питающих напряжений (VPWR, VDD5, VDDIO), напряжение с внутреннего термодатчика ИС, а также напряжение с выхода внутреннего усилителя блока VR Sensor Interface для последующего измерения на выход AOUT. Таким образом, в системе КСУД с помощью внешнего МК со встроенным АЦП становится возможна точная диагностика величин питающих напряжений, температур кристалла и т.д.

* 1. Режимы работы

TLE8888 – раздел 5.1 «Operation States».

Диаграмма переходов ИС между режимами работы при включении и выключении ИС указана на рисунке 5.1.1. ИС имеет следующие режимы работы:

\* Режим отсутствия питания (PowerOFF)

\* Рабочий режим (Normal Mode)

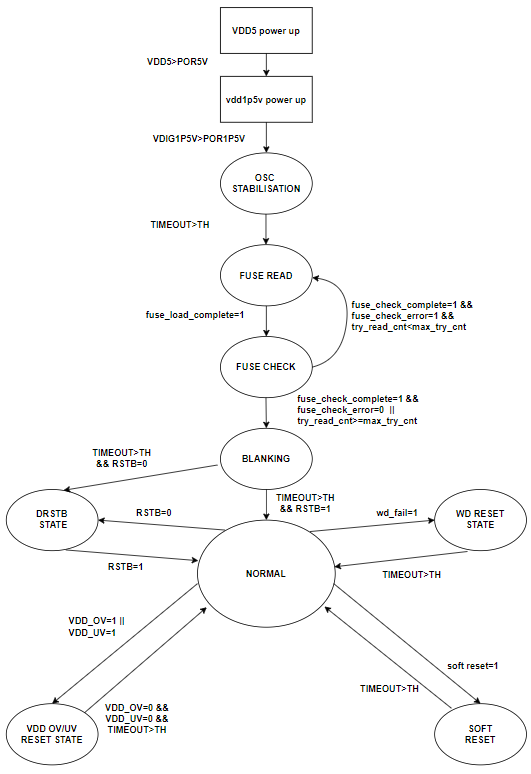


рисунок 5.1.1. Диаграмма переходов ИС между режимами работы

В режиме отсутствия питания (PowerOFF):

внутренние блоки ИС находятся в низкопотребляющем режиме работы, потребление ИС от основных источников питания VDD5 VDDIO VPWR находится в пределах, приведённых в таблице 7.x.x для режима PowerOFF

Силовые ключи находятся в состоянии с высоким сопротивлением, токи утечки силовых ключей не превышают пределов, приведённых в таблице 7.x.x для режима PowerOFF

коммуникации с ИС по SPI/MSC интерфейсам недоступны, выводы SO VROUT AOUT находятся в состоянии с высоким сопротивлением. Токи утечки выводов не превышают пределов, приведённых в таблице 7.x.x для режима TriState этих выводов

Вывод FAULTb ИС находится в состоянии с высоким сопротивлением

В рабочем режиме работы:

внутренние блоки ИС переходят в функциональный режим работы, потребление ИС от основных источников питания VDD5 VDDIO VPWR находится в пределах, приведённых в таблице 7.x.x для режима Normal Mode

При напряжении VDD5>VDD5\_POR доступна полная функциональность цифрового блока изделия а также цифрового последовательного интерфейса SPI. При этом параметры ИС могут выходить за пределы, описанные в таблицах параметров настоящего ТЗ.

Параметры ИС находятся в пределах описанных в таблицах параметров настоящего ТЗ при вхождении напряжения VDD5 в требования ТЗ.

Переход ИС из одного режима работы в другой осуществляется автоматически по реакции ИС на напряжение на выводе VDD5

ИС переходит в режим отсутствия питания при VDD5<VDD5\_POR

ИС переходит в рабочий режим при превышении напряжения питания VDD5>VDD5\_POR+VDD5\_POR\_HYS

FAULTb вывод держится в состоянии "низкий" также пока вывод RSTb находится в состоянии низкий.

После старта внешнего питания МК и завершения процедуры старта МК к работе МК выдаёт высокий уровень на вывод RSTb ИС U-chip.

При состоянии вывода RSTb "высокий" (МК готов к работе) и отсутствия внутренних сигналов о сбоях вывод FAULTb переводится в состояние с высоким сопротивлением (подтягивается к питающему напряжению внешним резистором)

При наличии внутренних сигналов о сбоях вывод FAULTb будет продолжать оставаться в состоянии "низкий"

Внешний МК в случае получения сигнала сбоя на выводе FAULTb ИС после команды RSTb = "высокий" запускает процедуру считывания состояния диагностических битов SPI для уточнённой оценки состояния причины сбоя ИС.

В типовом случае ИС U-chip завершает процедуру подготовки к работе до старта МК (команды RSTb="высокий"). В отдельных случаях (например, при большом нештатном номинале накопительной емкости CP или при наличии внешнего потребления от вывода CP) вывод FAULTb может оставаться в состоянии "низкий" после получения RSTb=высокий от МК на время большее [tPU](#Параметр_tPU). В таком случае заказчику рекомендуется периодически проверять состояние вывода для оценки готовности U-chip к работе. Периодичность проверки выбирается заказчиком.

Последовательность смены сигналов при старте ИС указана на рисунке 5.1.2

добавить рисунок

рисунок 5.1.2. Последовательность смены сигналов при старте ИС

* 1. Состояния сброса и рабочие состояния

TLE8888 – раздел 5.2 «Reset and Operation Modes».

ИС представляет заказчику несколько возможностей надзора в модуле КСУД ведущих к определённым состояниям сброса и специальным режимам работы ИС и модуля КСУД. Для этого в ИС применен двунаправленный вывод сброса RSTb и также вывод FAULTb типа открытый сток для сообщения широкой номенклатуры сбоев ИС и напряжений питания модуля КСУД. В ИС реализованы следующие функции сброса и особые состояния:

* Сброс по внутреннему питанию ИС. Внутренняя схема POR логики
* Сброс по питанию модуля КСУД. Низкое VDD5
* Сброс по падению VDD5
* Сброс по превышению VDD5
* Сброс по Watchdog
* Сброс по SPI/MSC команде Software Reset
* Сброс по внешнему сигналу RSTb=низкий
* Выключение силовых ключей по пониженному напряжению VDD5
* Выключение силовых ключей по повышенному напряжению VDD5
* Выключение силовых ключей при потере земли
* Таймаут MSC коммуникации. Отключение силовых ключей
* Выключение верхних силовых ключей полумоста по пониженному напряжению VPWR
* Выключение верхних силовых ключей полумоста по пониженному напряжению CP-VPWR
* FAULTb=низкий (сигнал прерывания) при обнаружении сбойных состояний ИС

Описание поведения ИС в состояниях сброса и в рабочих состояниях приведено в таблице 5.2.1., таблице 5.2.2., таблице 5.2.3.

Реакция ИС (Сброс регистров ИС) на обнаружение пониженного или повышенного напряжения VDD5 (VDD5\_UV, VDD5\_OV) и переполнения счётчика ошибок watchdog (WD\_FAIL) настраивается в регистре RstbConfig.

* + - * 1. Поведение ИС в состояниях сброса и рабочих состояниях

| Эффект на функцию ИС | Условия | | | | | |
| --- | --- | --- | --- | --- | --- | --- |
| Сброс по внешнему питанию | Сброс по внутреннему питанию | Пониженное напряжение VDD5 | Повышенное напряжение VDD5 | Пониженное напряжение VPWR | Повышенное напряжение VPWR |
| Примечания | cмена режимов работы | от появления питания до готовности логики к работе ([tPU](#Параметр_tPU)) |  |  |  |  |
| MSC/SPI коммуникация |  |  |  |  |  |  |
| Нижние ключи |  |  |  |  |  |  |
| Полумосты |  |  |  |  |  |  |
| Пуш Пуль выходы |  |  |  |  |  |  |
| RLY1-RLY3 c отложенным выключением |  |  |  |  |  |  |
| RSTb (выход) |  |  |  |  |  |  |
| FAULTb |  |  |  |  |  |  |
| Watchdog, Sequence |  |  |  |  |  |  |
| Watchdog, Error counter |  |  |  |  |  |  |
| Watchdog, PD Counter |  |  |  |  |  |  |
| Watchdog, Reset Counter |  |  |  |  |  |  |
| Текущее состояние WD? |  |  |  |  |  |  |
| Регистры WD Config? |  |  |  |  |  |  |
| Внутренняя логика и регистры MSC/SPI |  |  |  |  |  |  |

* + - * 1. Поведение ИС в состояниях сброса и рабочих состояниях

| Эффект на функцию ИС | Условия | | | | |
| --- | --- | --- | --- | --- | --- |
| Пониженное напряжение VDDIO | Повышенное напряжение VDDIO | Потеря AGND, PGND | Потеря GNDIO | Пониженное напряжение CP-VPWR (CP\_UV) |
| Примечания |  |  |  |  |  |
| MSC/SPI коммуникация |  |  |  |  |  |
| Нижние ключи |  |  |  |  |  |
| Полумосты |  |  |  |  |  |
| Пуш Пуль выходы |  |  |  |  |  |
| RLY1-RLY3 c отложенным выключением |  |  |  |  |  |
| RSTb (выход) |  |  |  |  |  |
| FAULTb |  |  |  |  |  |
| Watchdog, Sequence? |  |  |  |  |  |
| Watchdog, Error counter? |  |  |  |  |  |
| Watchdog, PD Counter? |  |  |  |  |  |
| Watchdog, Reset Counter? |  |  |  |  |  |
| Текущее состояние WD? |  |  |  |  |  |
| Регистры WD Config? |  |  |  |  |  |
| Внутренняя логика и регистры MSC/SPI |  |  |  |  |  |

* + - * 1. Поведение ИС в состояниях сброса и рабочих состояниях

| Эффект на функцию ИС | Условия | | | |
| --- | --- | --- | --- | --- |
| Сброс по Watchdog | Сброс по Software Reset | RSTb (вход) | Таймаут MSC |
| Примечания |  |  |  |  |
| MSC/SPI коммуникация |  |  |  |  |
| Нижние ключи |  |  |  |  |
| Полумосты |  |  |  |  |
| Пуш Пуль выходы |  |  |  |  |
| RLY1-RLY3 c отложенным выключением |  |  |  |  |
| RSTb (выход) |  |  |  |  |
| FAULTb |  |  |  |  |
| Watchdog, Sequence? |  |  |  |  |
| Watchdog, Error counter? |  |  |  |  |
| Watchdog, PD Counter? |  |  |  |  |
| Watchdog, Reset Counter? |  |  |  |  |
| Текущее состояние WD? |  |  |  |  |
| Регистры WD Config? |  |  |  |  |
| Внутренняя логика и регистры MSC/SPI |  |  |  |  |

Возможно, сюда стоит вписать описание вывода FAULTb и его конфигурацию в виде раздела 5.3. Вывод сообщений о сбоях следующий, соответственно, перепрыгнет в 5.4

* 1. Электрические характеристики режимов работы

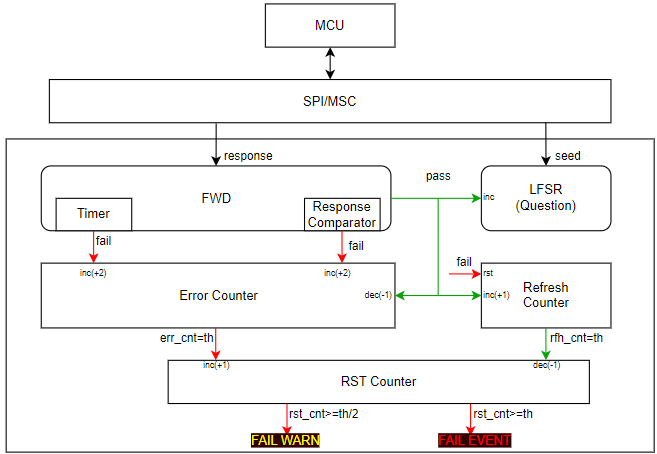
TLE8888 – раздел 5.3 «Electrical Characteristics Operation Behavior»

Электрические характеристики режимов работы ИС приведены в таблице 5.3

* + - * 1. Электрические характеристики режимов работы в диапазоне температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Минимальное напряжение VDD5 для работы | *UVDD5\_MIN* | 4,0 |  |  | В |  |
| Пороговое напряжение сброса по питающему напряжению VDD5 | *UVDD5\_POR* |  |  | 3,5 | В | Измеряется при падении VDD5 |
| Гистерезис порогового напряжения сброса по питающему напряжению VDD5 | *UVDD5\_POR\_HYS* |  | 0,5 |  | В |  |
| **Времена запуска** | | | | | | |
| Время запуска ИС | *tPU* |  | 500 |  | мкс | От VDD5 > *UVDD5\_POR+UVDD5\_POR\_HYS* до FAULTb=высокий |
| **Выход FAULTb** | | | | | | |
| Выходное напряжение низкого уровня | *UOL\_FAULTb* |  |  | 0.7 | В | I=2мА,  VDD5=2,5 В |
| Максимальный ток вывода | *IO\_MAX\_FAULTb* | 15 |  |  | мА | VDD5=5 В |
| Ток утечки вывода | *ILEAK\_FAULTb* |  |  | 1 | мкА | VDD5=5 В |
| **Вход - выход RSTb** | | | | | | |
| Входное напряжение низкого уровня | *UIL\_RSTb* | 0,9 |  |  | В |  |
| Входное напряжение высокого уровня | *UIH\_RSTb* |  |  | 2,0 | В |  |
| Гистерезис входного напряжения | *UI\_HYS* | 0,1 |  |  | В |  |
| Выходное напряжение низкого уровня | *UOL\_RSTb* |  |  | 0.7 | В | I=2мА,  VDD5=2,5 В |
| Максимальный ток вывода | *IO\_MAX\_RSTb* | 15 |  |  | мА | VDD5=5 В |
| Время фильтрации | *tFT\_RSTb* | 1 |  | 3 | мкс |  |
| Сопротивление утягивающего резистора | *RPU\_RSTb* |  | 100 |  | кОм | Утяжка к VDDIO |
| **Времена сброса** | | | | | | |
| Время сброса по питанию | *tPU\_r* |  | 13 |  | мкс | От VDD5 < *UVDD5\_POR* до  до FAULTb=низкий |
| Время сброса по Watchdog | *tOP\_r* |  | ? |  | мкс |  |
| Время задержки после сброса | *tDEL\_r* |  | ? |  | мкс | Задержка задействования конфигурации после RSTb низкий на высокий |

1. Модуль сторожевого таймера

Watchdog (WD) – таймер безопасности, задача которого контролировать своевременность и корректность проверочных посылок от MCU. Ниже представленная диаграмма работы WD. 

Блок-схема архитектуры сторожевого таймера

В блок WD входят следующие функции:

• FWD – функциональный WatchDog

• Timer – блок отсчета времени ожидания посылки-ответ

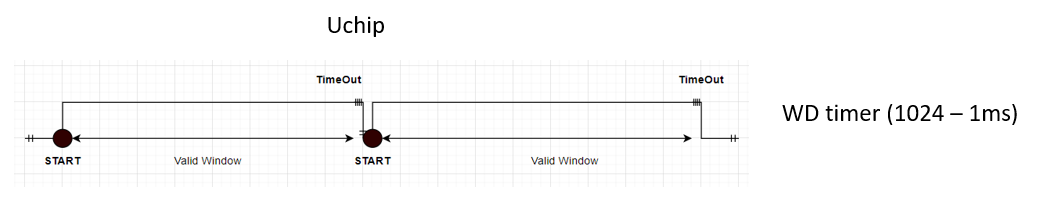
• Response comparator – функция проверки посылки-ответ.

• LFSR – регистр, который хранит и преобразует «Вопрос»

• Error counter – счетчик fail-событий (Посылка-ответ не верна или не пришла за период таймера)

• Refresh counter – счетчик pass-событий (Посылка-ответ - корректна и пришла вовремя)

• RST counter – определяет предел допустимого количества fail-событий и генерирует fail\_event, приводящий к сбросу (nrst) или fail\_warn - предупреждение (faultb)



Временное окно ожидания посылки-ответ

По умолчанию WD отключен. Для запуска, необходимо установить длительность (WdConfig0[3:0] >0). После запуска, WD находится в ожидании посылки-ответа от MCU (CmdWdCheck). В случае наступления fail-события, таймер и счетчик успехов сбрасывается, а счетчик ошибок увеличивается на 2.

В случае наступления pass-события, таймер сбрасывается, счетчик ошибок уменьшается на 1, счетчик успеха увеличивается на 1, «Вопрос» будет преобразован в соответствии с полиномом.

При достижении счетчиком ошибок установленного порога, он будет сброшен, а ресет-счетчик увеличивается на 1. В обратном случае, при достижении счетчиком успехов установленного порога, он будет сброшен, а ресет-счетчик уменьшится на 1.

Когда ресет-счетчик дойдет до значения половины установленного порога, fail\_warn встанет в 1. Для возвращения fail\_warn в 0, необходимо, чтобы ресет-счетчик уменьшился до (rst\_counter<th/2).

По достижении ресет-счетчиком своего установленного порога, будет сгенерирован fail\_event ==1, событие будет сброшено сбросом цифровой логики или уменьшением значения счетчика rst\_counter.

Переконфигурация порогов таймера и счетчиков, после изменения их значения в конфигурационных регистрах, возможна лишь тогда, когда соответствующий счетчик или таймер сброшен (Изменения порога вступят в силу, когда соответствующий counter==0, до тех пор порог останется прежним).

По SPI/MSC (CmdWdLdSd) можно задать начальное значение «WD вопроса». Установка нового «WD вопроса» возможна, когда WD отключен (WdConfig0[3:0] ==0). Когда (WdConfig0[3:0] >0), команда на смену «WD вопроса» будет проигнорирована.

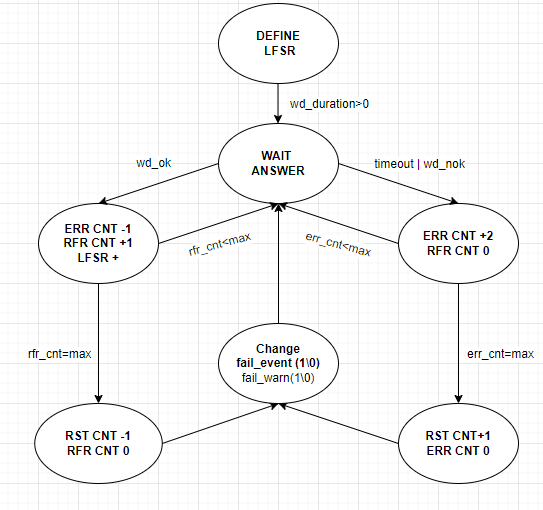


Диаграмма состояний сторожевого таймера

«Вопрос» и посылка-ответ

Вопрос (lfsr) по умолчанию 8’b1011\_0010. В случае pass-события, вопрос преобразуется по формуле:

**lfsr[7]n+1= lfsr[6]n**

**lfsr[6]n+1= lfsr[5]n**

**lfsr[5]n+1= lfsr[4]n**

**lfsr[6]n+1= lfsr[3]n**

**lfsr[3]n+1= lfsr[2]n**

**lfsr[2]n+1= lfsr[1]n**

**lfsr[1]n+1= lfsr[0]n**

**lfsr[0]n+1= lfsr[3]n  xnor ( lfsr[4]n xnor (lfsr[5]n xnor lfsr[7]n))**

В случае, если значение lfsr =8’b1111\_1111, оно немедленно будет переопределено в умолчательное. Актуальные значения lfsr можно узнать, прочитав регистр WdQuestion

Посылка-ответ так же представляет собой преобразованный вопрос и должна соответствовать значению:

**ans[7]n=~lfsr[7]n**

**ans[6]n=~lfsr[6]n**

**ans[5]n=~lfsr[3]n**

**ans[6]n=~lfsr[5]n**

**ans[3]n=~lfsr[4]n**

**ans[2]n=~lfsr[2]n**

**ans[1]n=~lfsr[1]n**

**ans[0]n=~lfsr[0]n**

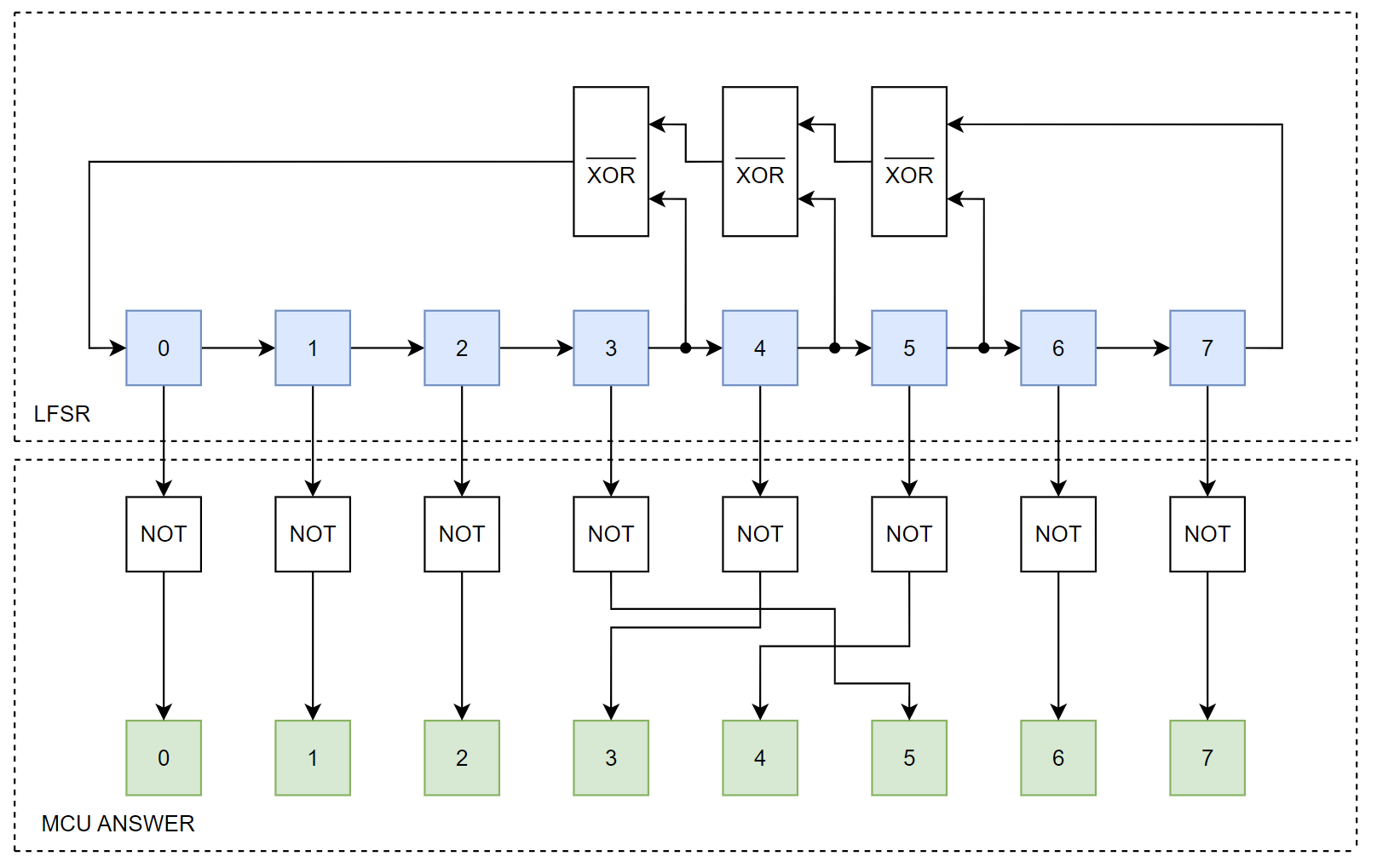


Диаграмма формирования WD вопроса\ответа

* + - 1. Описание регистров управляющих сторожевым таймером

| Имя бита | Регистр | Тип | Описание |
| --- | --- | --- | --- |
| Главные регистры | | | |
| WD\_DURATION [3:0] | WDConfig0 [3:0] | Конфигурация | Длительность ожидания сторожевого таймера  4’d0: Таймер отключен  4’d1: 1 мс  4’d2: 2 мс  4’d3: 3 мс  4’d4: 4 мс  4’d5: 6 мс  4’d6: 8 мс  4’d7: 12 мс  4’d8: 16 мс  4’d9: 24 мс  4’d10: 32 мс  4’d11: 64 мс  4’d12: 128 мс  4’d13: 256 мс  4’d14: 512 мс  4’d15: 1024 мс |
| SPI\_ERR\_CNT\_CFG [1:0] | WDConfig1 [1:0] | Конфигурация | Порог счетчика ошибок  2’d0: 6 ошибок  2’d1: 6 ошибок  2’d2: 4 ошибки  2’d3: 2 ошибки |
| SPI\_RFH\_CNT\_CFG [1:0] | WDConfig1 [3:2] | Конфигурация | Порог счетчика успехов  2’d0: 6 успехов  2’d1: 6 успехов  2’d2: 4 успеха  2’d3: 2 успеха |
| SPI\_RST\_ERR\_FS | WDConfig1 [4] | Конфигурация | Порог ресет - счетчика  1’d0: 6  1’d1: 2 |
| LFSR [7:0] | WdQuestion [7:0] | Статус | Значение актуального WD вопроса |
| WD\_RFH\_CNT [2:0] | WdPassCnt [2:0] | Статус | Актуальное значение WD счётчика успехов |
| WD\_ERR\_CNT [2:0] | WdFailCnt [2:0] | Статус | Актуальное значение WD счётчика ошибок |
| WD\_RFH\_CNT [2:0] | WdFailCnt [5:3] | Статус | Актуальное значение WD ресет -счётчика |
| MCU\_REPLY [7:0] | CmdWdCheck [7:0] | Команда | Посылка-ответ микроконтроллера |
| SEED [7:0] | CmdWdLdSd [7:0] | Команда | Установка стартового значения WD полинома |

1. Система питания

Часть 8 Power Supply TLE8888

Система питания ИС включает в себя три входа питающих напряжений:

- VDD5 – основное питающее напряжение;

- VDDIO – напряжение питания выходных буферов SPI интерфейса и выходного буфера VROUT;

- VPWR – напряжение питания верхних силовых ключей в схемах полумостов;

А также один выход питающего напряжения формируемого ИС:

- CP – напряжение смещения затворов верхних ключей.

ИС имеет три вывода для подключения земель:

- PGND – основная силовая земля, подключение подложки кристалла;

- AGND – аналоговая земля;

- GNDIO – земля выходных буферов SPI/MSC интерфейса и выходного буфера VROUT.

Все внутренние питания и токи смещения начинают формироваться по сигналу пробуждения, формируемого схемой обнаружения напряжения VDD5. Данный сигнал контролирует смену режимов работы ИС (см. [раздел 5.1](#_Режимы_работы)).

* 1. Напряжение питания VDD5

Основным источником питающего напряжения для внутренних блоков ИС является 5В линия основного питания модуля КСУД (VDD5) от которого система питания ИС формирует внутренние вторичные питающие напряжения и токи смещения, включая прецизионные опорные напряжения. Также напряжение питания VDD5 служит для смещения блоков интерфейса ДПКВ (VR Sensor) и блоков управления силовыми выходами, в том числе блоков управления затворами внешних транзисторов (выводы IGN1-IGN4) при работе которых типичным является импульсное потребление тока от источника питания. Для уменьшения связанных с этим пульсаций питающего напряжения и влияния их на функционирование блоков ИС необходимо предусмотреть подключение внешнего фильтрующего конденсатора на вывод VDD5.

* 1. Напряжение питания VPWR

Вывод питания VPWR является напряжением питания для верхних силовых ключей совмещённых выводов (полумостов) HS\_LS1, HS\_LS2. Кроме того данное напряжение используется как входное напряжение для встроенного умножителя напряжения / зарядового насоса.

* 1. Питание IO буферов VDDIO

ИС имеет отдельный вывод питания VDDIO для интерфейсов к 3,3В и 5В МК. Данный вывод используется для питания выходных буферов интерфейсов SPI/MSC и определяет выходные уровни логических выходов SO и VROUT.Также, вывод питания VDDIO используется для питания выходного буферного усилителя аналогового мультиплексора AOUT.

* 1. Умножитель напряжения / зарядовый насос

ИС содержит умножитель напряжения для смещения затворов верхних силовых ключей совмещённых выводов (полумостов) HS\_LS1, HS\_LS2. Умножитель напряжения формирует напряжение уровня 5В над выводом VPWR. Необходимо предусмотреть внешнюю накопительная емкость между выводами CP и VPWR для уменьшения пульсаций напряжения. Во избежание нарушения штатной функциональности ИС внешняя нагрузка на вывод CP запрещается.

Тактовый генератор умножителя напряжения имеет функцию частотной модуляции тактовой частоты для уменьшения помех проводимости в линию батарейного питания автомобиля (VPWR). Включение функции частотной модуляции осуществляется установкой значения 8h3 в регистре CODE.

Умножитель напряжения имеет встроенный детектор обнаружения пониженного напряжения CP-VPWR. Состояние детектора пониженного напряжения CP-VPWR указывается значением бита CP\_UV в диагностическом регистре [SupDiag](#Регистр_SupDiag). При обнаружении пониженного напряжения CP-VPWR (CP\_UV=1) верхние силовые ключи полумоста отключаются. (см. таблицу 5.2.2 раздела 5.2, для перезапуска после сбоя см. раздел 8.3).

* 1. Мониторинг напряжений питания

ИС имеет в своём составе функцию мониторинга основных напряжения питания, а именно основного питания VDD5, батарейного питания VPWR, питания IO буферов VDDIO. Все пороги мониторинга снабжены гистерезисом и имеют фильтр коротких помех. Эффект от обнаружения каждого из сбоев питаний описан в разделе 5.2.

Состояние мониторов основных напряжений питания указывается значениями битов VDD5\_OV, VDD5\_UV, VPWR\_OV, VPWR\_UV, VDDIO\_OV, VDDIO\_UV в диагностическом регистре [SupDiag](#Регистр_SupDiag).

ИС имеет возможность конфигурации пороговых напряжений мониторов основных питающих напряжений для максимального соответствия условиям применения. Конфигурация мониторов основных напряжений осуществляется битами VPWR\_RNG и VDDIO\_RNG в регистре [AoutConfig](#Регистр_AoutConfig).

Для расширенной возможности обнаружения внутренних критических сбоев ИС также снабжена функцией мониторинга внутренних напряжения питания. Состояние мониторов внутренних напряжений питания указывается значениями битов VANA\_1P5V\_OV, VANA\_1P5V\_UV, VDIG\_1P5V\_UV, VDIG\_1P5V\_OV в диагностическом регистре [ExtDiag1](#Регистр_ExtDiag1), а также логическая функция «ИЛИ» вышеуказанных битов в виде бита SUP\_REGL в регистре [SupDiag](#Регистр_SupDiag). Функция мониторинга внутренних напряжения питания только диагностическая, заказчику рекомендуется максимально быстро отключить силовые ключи и отключить питание ИС (Уточняется: тут предполагается парковка ИС в безопасное состояние SafeState на стороне заказчика за время ?сек).

* 1. Обнаружение обрыва земель

ИС имеет три независимых вывода земель потеря соединения каждой из которых к общему выводу земли может привести к сбоям в системе управления (например, в КСУД), использующей данную ИС. С целью обнаружения потери земли ИС снабжена детекторов отрыва соединения любого из выводов земель. При обнаружении потери любой из земель все силовые выходы ИС отключаются. Состояние детектора потери земли указывается значениями битов GNDIO\_LOSS, AGND\_LOSS, PGND\_LOSS в диагностическом регистре [ExtDiag1](#Регистр_ExtDiag1). Эффект от обнаружения каждого из сбоев земель описан в таблице 5.2.2 раздела 5.2.

* 1. Электрические характеристики системы питания

Электрические параметры системы питания ИС приведены в таблице 7.1

* + - * 1. Электрические параметры системы питания в диапазоне 6В < VPWR < 36В, 4.5В < VDD5 < 5.5В, 4.5В < VDDIO < 5.5В и температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Токи потребления от основных питаний | | | | | | |
| Ток потребления по выводу VPWR в рабочем режиме | IVPWR\_NM |  |  | 2 | мА | HS ключи выходов HS\_LS1, HS\_LS2 выключены, см раздел 8.7 |
| Ток потребления по выводу VPWR в режиме отсутствия питания | IVPWR\_PWROFF |  |  | 10 | мкА | VDD5 < 3,0 В |
| Ток потребления по выводу VDD5 в рабочем режиме | IVDD5\_NM |  |  | 50 | мА | Все силовые выходы включены, *RIGN* = 10кОм (ток и сопротивление перепроверить) |
| Ток потребления по выводу VDD5 в режиме отсутствия питания | *IVDD5\_PWROFF* |  |  | 150 | мкА | VDD5 = 3,0 В |
| Ток потребления по выводу VDDIO в рабочем режиме | *IVDDIO\_NM* |  |  | 3 | мА | VDDIO = 5,0 В, RAOUT=10кОм, отсутствие SPI/MSC коммуникаций (CSb=5 В) |
| Ток потребления по выводу VDDIO в режиме отсутствия питания | *IVDDIO\_PWROFF* |  |  | 1 | мкА | VDD5 < 3,0 В |
| Умножитель напряжения | | | | | | |
| Выходное напряжение умножителя напряжения | dUCP\_FR | 4,5 |  | 5,5 | В | dUCP = UCP – UVPWR |
| Выходное напряжение умножителя напряжения в диапазоне пониженных напряжений питания VPWR | dUCP\_RO | 3,5 |  |  | В | VPWR = 4,5В,  dUCP = UCP – UVPWR |
| Пороговое напряжение обнаружения пониженного напряжения CP-VPWR | dUCP\_UV | 1.9 |  | 2.4 | В | Измеряется на уменьшении dUCP = UCP – UVPWR |
| Гистерезис порогового напряжение обнаружения пониженного напряжения CP-VPWR | dUCP\_UV\_HYS | 0.1 |  | 0.15 | В | Измеряется на увеличении dUCP = UCP – UVPWR |
| Время фильтрации сигнала обнаружения пониженного напряжения CP-VPWR | dUCP\_UV\_F |  |  | 18 | мкс |  |
| Накопительная емкость на выводе CP | CCP |  | 4.7 |  | нФ |  |
| Мониторинг напряжений питания | | | | | | |
| Порог обнаружения повышенного напряжения VDD5 (VDD5\_OV флаг) | UVDD5\_OV | 5,5 | 5,65 | 5,8 | В | Нарастание VDD5 |
| Порог снятия флага VDD5\_OV после обнаружения повышенного напряжения VDD5 | UVDD5\_OV\_R | 5,25 | 5,45 | 5,65 | В | Спад VDD5 |
| Гистерезис порога обнаружения повышенного напряжения VDD5 | UVDD5\_OV\_HYS | 100 | 200 |  | мВ |  |
| Порог обнаружения пониженного напряжения VDD5 (VDD5\_UV флаг) | UVDD5\_UV | 4,26 | 4,38 | 4,5 | В | Спад VDD5 |
| Порог снятия флага VDD5\_UV после обнаружения пониженного напряжения VDD5 | UVDD5\_UV\_R | 4,33 | 4,54 | 4,75 | В | Нарастание VDD5 |
| Гистерезис порога обнаружения пониженного напряжения VDD5 | UVDD5\_UV\_HYS | 80 | 160 |  | мВ |  |
| Порог обнаружения повышенного напряжения VDDIO (VDDIO\_OV флаг) | UVDDIO\_OV\_5V | 5,5 | 5,65 | 5,8 | В | VDDIO\_RNG=1  (Режим 5 В VDDIO)  Нарастание VDDIO |
| Порог снятия флага VDDIO\_OV после обнаружения повышенного напряжения VDDIO | UVDDIO\_OV\_5V\_R | 5,25 | 5,45 | 5,65 | В | VDDIO\_RNG=1  (Режим 5 В VDDIO)  Спад VDDIO |
| Гистерезис порога обнаружения повышенного напряжения VDDIO | UVDDIO\_OV\_5V\_HYS | 100 | 200 |  | мВ | VDDIO\_RNG=1  (Режим 5 В VDDIO) |
| Порог обнаружения пониженного напряжения VDDIO (VDDIO\_UV флаг) | UVDDIO\_UV\_5V | 4,26 | 4,38 | 4,5 | В | VDDIO\_RNG=1  (Режим 5 В VDDIO)  Спад VDDIO |
| Порог снятия флага VDDIO\_UV после обнаружения пониженного напряжения VDDIO | UVDDIO\_UV\_5V\_R | 4,33 | 4,54 | 4,75 | В | VDDIO\_RNG=1  (Режим 5 В VDDIO)  Нарастание VDDIO |
| Гистерезис порога обнаружения пониженного напряжения VDDIO | UVDDIO\_UV\_5V\_HYS | 80 | 160 |  | мВ | (Режим 5 В VDDIO)  VDDIO\_RNG=1 |
| Порог обнаружения повышенного напряжения VDDIO (VDDIO\_OV флаг) | UVDDIO\_OV\_3P3V | 3,6 | 3,71 | 3,82 | В | VDDIO\_RNG=0  (Режим 3,3 В VDDIO)  Нарастание VDDIO |
| Порог снятия флага VDDIO\_OV после обнаружения повышенного напряжения VDDIO | UVDDIO\_OV\_3P3V\_R | 3,47 | 3,58 | 3,69 | В | VDDIO\_RNG=0  (Режим 3,3 В VDDIO)  Спад VDDIO |
| Гистерезис порога обнаружения повышенного напряжения VDDIO | UVDDIO\_OV\_3P3V\_HYS | 65 | 130 |  | мВ | VDDIO\_RNG=0  (Режим 3,3 В VDDIO) |
| Порог обнаружения пониженного напряжения VDDIO (VDDIO\_UV флаг) | UVDDIO\_UV\_3P3 | 2,81 | 2,89 | 2,97 | В | VDDIO\_RNG=0  (Режим 3,3 В VDDIO)  Спад VDDIO |
| Порог снятия флага VDDIO\_UV после обнаружения пониженного напряжения VDDIO | UVDDIO\_UV\_3P3V\_R | 2,84 | 2,99 | 3,14 | В | VDDIO\_RNG=0  (Режим 3,3 В VDDIO)  Нарастание VDDIO |
| Гистерезис порога обнаружения пониженного напряжения VDDIO | UVDDIO\_UV\_3P3\_HYS | 55 | 110 |  | мВ | VDDIO\_RNG=0  (Режим 3,3 В VDDIO) |
| Порог обнаружения повышенного напряжения VPWR (VPWR\_OV флаг) | UVPWR\_OV\_12V | 28,6 | 30 | 31,4 | В | VPWR\_RNG=0  (Режим 12 В VPWR)  Нарастание VPWR |
| Порог обнаружения повышенного напряжения VPWR (VPWR\_OV флаг) | UVPWR\_OV\_24V | 37,2 | 39 | 40,8 | В | VPWR\_RNG=1  (Режим 24 В VPWR)  Нарастание VPWR |
| Гистерезис порога обнаружения повышенного напряжения VPWR | UVPWR\_OV\_HYS\_12V | 550 | 1100 |  | мВ | VPWR\_RNG=0  (Режим 12 В VPWR) |
| Гистерезис порога обнаружения повышенного напряжения VPWR | UVPWR\_OV\_HYS\_12V | 700 | 1400 |  | В | VPWR\_RNG=1  (Режим 24 В VPWR) |
| Порог обнаружения пониженного напряжения VPWR (VPWR\_UV флаг) | UVPWR\_UV | 5,25 | 5,5 | 5,75 | В | Спад VPWR |
| Гистерезис порога обнаружения пониженного напряжения VPWR | UVPWR\_UV\_HYS | 100 | 200 |  | мВ |  |
| Задержка срабатывания мониторов напряжений питания | UVDD5\_OV\_FT  UVDD5\_UV\_FT  UVDDIO\_5V\_OV\_FT  UVDDIO\_5V\_UV\_FT  UVDDIO\_3P3V\_OV\_FT  UVDDIO\_3P3V\_UV\_FT  UVPWR\_OV\_12V\_FT  UVPWR\_OV\_24V\_FT | 5 |  | 15 | мкс |  |
| Детектор обрыва земель | | | | | | |
| Пороговое напряжение обнаружения обрыва земель GNDIO и AGND | UGNDIO\_LOSS,  UAGND\_LOSS | 0,35 |  | 0.85 | В |  |
| Пороговое напряжение обнаружения обрыва земли PGND | UPGND\_LOSS | 0,35 |  | 0,85 | В |  |
| Время задержки обнаружения обрыва земли | tGNDIO\_LOSS\_FT,  tAGND\_LOSS\_FT,  tPGND\_LOSS\_FT | 5 |  | 15 | мкс |  |
| Время фильтрации сигналов обрыва земли | tGND\_LOSS\_FT, | 2,3 |  | 7,9 | мкс |  |
| П р и м е ч а н и я | | | | | | |

1. Силовые выходы

TLE8888– раздел 9 «Power Stages».

ИС имеет в своём составе 18 силовых каскадов нижних ключей, 2 каскада полумостов и 4 драйвера затворов внешних силовых транзисторов систем зажигания.

18 силовых каскадов нижних ключей предназначены для управления различными индуктивными и резистивными нагрузками: 4 каскада для управления преимущественно инжекторами, 3 каскада с более высоким током для управления электромагнитными клапанами, 2 каскада максимального тока для управления нагревателями датчиков кислорода и 9 каскадов для управления различными реле. Силовые каскады управления полумостами кроме режима работы полу-мостового драйвера с активным или пассивным замыканием (freewheeling) тока свободного хода индуктивной нагрузки также могут использоваться как каскады верхних ключей, так и как каскады нижних ключей. Кроме того, силами заказчика возможна организация управления двумя полумостами в режиме полного моста, при этом ИС не имеет специфических для данного режима диагностик состояния нагрузки.

Основные отличительные особенности силовых выходов ИС приведены в Таблице 8.1.

* + - 1. Описание силовых выходов

| Силовой выход | Тип выхода | Максимальный рабочий ток | Сопротивление открытого ключа | Активное ограничение напряжения сток исток | Диагностики во включённом состоянии | Диагностики в выключенном состоянии |
| --- | --- | --- | --- | --- | --- | --- |
| INJ1-INJ4 | Нижний ключ | 2,2А | 0,55 Ом | да | Превышение тока (КЗ на батарею)  перегрев | Обрыв нагрузки  КЗ на землю  перегрев |
| RLY1-RLY9 | Нижний ключ | 0,6А | 1.5 Ом | да | Превышение тока (КЗ на батарею)  перегрев | Обрыв нагрузки  КЗ на землю  перегрев |
| HTR1-HTR2 | Нижний ключ | 8А | 0,35 Ом | да | Превышение тока (КЗ на батарею)  перегрев | Обрыв нагрузки  КЗ на землю  перегрев |
| VLV1-VLV3 | Нижний ключ | 3,5А | 0,35 Ом | да | Превышение тока (КЗ на батарею)  перегрев | Обрыв нагрузки  КЗ на землю  перегрев |
| HS\_LS1-HS-LS2 | Полу-мост | 0,6А | 1,5 Ом | нет | Превышение тока (КЗ на землю / КЗ на батарею)  перегрев | Обрыв нагрузки  КЗ на землю / КЗ на батарею  перегрев |
| IGN1-IGN4 | Пуш-пул | 15/-5 мА | - | нет | КЗ на землю / КЗ на батарею  Обрыв нагрузки  Перегрев | КЗ на батарею  Перегрев |

* 1. Управление силовыми выходами

Силовые выходы могут управляться как через интерфейс SPI/MSC с помощью регистров управления [Cont0](#Регистр_Cont0), [Cont1](#Регистр_Cont1), [Cont2](#Регистр_Cont2) (см. раздел 13. Регистры и команды), так и через входы непосредственного управления IN1-IN13. Конфигурация активного в данный момент способа управления осуществляется в регистрах [DDConfig0](#Регистр_DDConfig0), [DDConfig1](#Регистр_DDConfig1), [DDConfig2](#Регистр_DDConfig2). Логическая единица («1») в бите регистра управления или уровень «высокий» на входе непосредственного управления включает соответствующий силовой выход. Также возможно управление несколькими силовыми выходами с одного входа непосредственного управления.

Назначение входов непосредственного управления на силовой выход приведено в Таблице 8.1.1.

При необходимости управления нагрузкой с повышенным номинальным током допускается параллельное соединение смежных силовых выходов одного и того же типа. Например, допускается параллельное соединение выводов INJ1 и INJ2 для увеличения номинального тока объединённого вывода, также допускается соединение INJ3 и INJ4, но не допускается параллельное соединение выводов INJ2 и INJ3. Не допускается параллельное соединение даже смежных выходов одного и того же типа посредством замыкания проводников, выходящих из разъёма модуля, имеющего в составе настоящую ИС. При этом параллельное соединение допускается выполнять только монтажным соединением на печатной плате, при котором требуется обеспечить минимальное различие в сопротивлениях разводки печатной платы для такого соединения, а также одновременное включение и выключение параллельно соединённых выходов. Результирующая величина номинального тока объединённых выходов будет всегда меньше суммы номинальных токов каждого из выводов вследствие различий в параметрах силовых ключей, обусловленным технологическими вариациями процессов при производстве ИС.

На состояние силовых выходов также влияет режим работы ИС и рабочие состояния как описано в главе 5. Все силовые выходы отключаются если произошёл таймаут интерфейса MSC. Подробное [описание эффекта](#Функция_MSC_SuperVIsion) на силовые выходы приведено в разделе 12.

* + - * 1. Конфигурация назначения входов непосредственного управления

| Силовой выход | Вход непосредственного управления | Конфигурационный регистр |
| --- | --- | --- |
| INJ1-INJ4 | IN1-IN13  IN1-IN4 (по умолчанию) | Конфигурация для непосредственного управления: биты INJ\_IN1[3:0]-INJ\_IN4[3:0] в регистрах  [DinConfig0](#Регистр_DinConfig0), [DinConfig1](#Регистр_DinConfig1) |
| VLV1-VLV3 | IN1-IN13  IN5-IN7 (по умолчанию) | Конфигурация для непосредственного управления: биты VLV\_IN1[3:0]-VLV\_IN3[3:0] в регистрах  [DinConfig10](#Регистр_DinConfig10), [DinConfig11](#Регистр_DinConfig11) |
| RLY1-RLY7 | IN1-IN13 | Конфигурация для непосредственного управления: биты RLY\_IN1[3:0]-RLY\_IN7[3:0] в регистрах  [DinConfig6](#Регистр_DinConfig6), [DinConfig7](#Регистр_DinConfig7), [DinConfig8](#Регистр_DinConfig8), [DinConfig9](#Регистр_DinConfig7) |
| RLY8-RLY9 | IN1-IN13  IN8-IN9 (по умолчанию) | Конфигурация для непосредственного управления: биты RLY\_IN8[3:0]-RLY\_IN9[3:0] в регистрах  [DinConfig9](#Регистр_DinConfig9), [DinConfig10](#Регистр_DinConfig10) |
| HTR1-HTR2 | IN1-IN13 | Конфигурация для непосредственного управления: биты HTR\_IN1[3:0]-HTR\_IN2[3:0] в регистре  [DinConfig4](#Регистр_DinConfig4) |
| HS\_LS1-HS-LS2 | IN1-IN13 | Конфигурация для непосредственного управления: биты HB\_IN1[3:0]-HB\_IN2[3:0] в регистре  [DinConfig5](#Регистр_DinConfig5) |
| IGN1-IGN4 | IN1-IN4  IN10-IN13 (по умолчанию) | Конфигурация для непосредственного управления: биты IGN\_IN1[3:0]-IGN\_IN4[3:0] в регистрах  [DinConfig2](#Регистр_DinConfig2), [DinConfig3](#Регистр_DinConfig3) |

* 1. Управление задействованием силовых выходов

Для обеспечения возможности дополнительной блокировки управления силовыми выходами в ИС применена функция задействования силовых выходов. Для индивидуального задействования силовых выходов служат биты задействования в регистрах OEConfig0, OEConfig1, OEConfig2, OEConfig3. Значения битов задействования сбрасываются и блокируются защитными функциями каждого силового выхода. Данные биты не могут быть установлены в «1» если активна защитная функция силового ключа.

Для включения силового выхода после сбоя необходимо:

\* Прочитать состояние диагностического регистра силового транзистора.

\* Повторно прочитать диагностический регистр, чтобы убедиться, что сбой ушел.

\* Выставить значение «1» на бите x\_OE необходимого силового выхода.

\* Включить силовой выход

Для защиты силовых ключей от риска повреждений при свободном ходе (freewheeling) индуктивной нагрузки они отключаются при напряжениях батарейного питания VPWR больше VPWR\_OV (см таблицу раздела?)

В ИС также доступно групповое задействование силовых выходов с помощью входов задействования EN\_DRV, EN\_RLY12, DIS\_DRVb. Для задействования силовых выходов с помощью данных входов уровень напряжения на входе должен быть установлен в «высокий». Назначения входов задействования на группу силовых выходов могут быть сконфигурированы с помощью битов настройки в конфигурационных регистрах DenConfig0, DenConfig1, DenConfig2, DenConfig3, DenConfig4, [DisDrvConfig0](#Регистр_DisDrvConfig0), DisDrvConfig1, DisDrvConfig2. Логическая единица («1») в бите регистра управления входами задействования включает влияние соответствующего входа задействования на соответствующий силовой выход.

Доступные возможности конфигурации входов задействования приведены в Таблице 8.2.1.

* + - * 1. Конфигурация входов задействования

| Силовой выход | Вход задействования EN\_RLY12 | Вход задействования EN\_DRV | Вход задействования DIS\_DRVb |
| --- | --- | --- | --- |
| INJ1-INJ4 | - | + | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_INJ[4:1] в регистрах DisDrvConfig0 |
| VLV1-VLV3 | Конфигурация входов задействования: биты DEN\_RLY\_CFG\_VLV[3:1] в регистрах DenConfig3 | Конфигурация входов задействования: биты DEN\_DRV\_CFG\_VLV[3:1] в регистрах DenConfig3 | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_VLV[3:1] в регистрах DisDrvConfig2 |
| RLY1-RLY9 | Конфигурация входов задействования: биты DEN\_RLY\_CFG\_RLY[9:1] в регистрах DenConfig1, DenConfig2, DenConfig3 | Конфигурация входов задействования: биты DEN\_DRV\_CFG\_RLY[9:1] в регистрах DenConfig1, DenConfig2, DenConfig3 | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_RLY[9:1] в регистрах DisDrvConfig1, DisDrvConfig2 |
| HTR1-HTR2 | Конфигурация входов задействования: биты DEN\_RLY\_CFG\_HTR[2:1] в регистрах DenConfig4 | Конфигурация входов задействования: биты DEN\_DRV\_CFG\_HTR[2:1] в регистрах DenConfig4 | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_HTR[2:1] в регистрах DisDrvConfig2 |
| HS\_LS1-HS-LS2 | Конфигурация входов задействования: биты DEN\_RLY\_CFG\_HB[2:1] в регистрах DenConfig4 | Конфигурация входов задействования: биты DEN\_DRV\_CFG\_HB[2:1] в регистрах DenConfig4 | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_HB[2:1] в регистрах DisDrvConfig2 |
| IGN1-IGN4 | - | Конфигурация входов задействования: биты DEN\_DRV\_CFG\_IGN[4:1] в регистрах DenConfig0 | Конфигурация входов задействования: биты DDIS\_DRVB\_CFG\_IGN[4:1] в регистрах DisDrvConfig0 |

* 1. Конфигурация силовых выходов

Силовые выходы могут быть сконфигурированы с помощью битов настройки в конфигурационных регистрах OutDiagConfig0, OutDiagConfig1, OutDiagConfig2, OutDiagConfig3, OutDiagConfig4, CurrLimConfig0, CurrLimConfig1, CurrLimConfig2, DlyOffConfig, [BRIConfig](#Регистр_BRIConfig), IgnDiagConfig. Доступные возможности конфигурации каждой группы силовых выходов приведены в Таблице 8.3.1.

* + - * 1. Конфигурация силовых выходов

| Силовой выход | Конфигурация | Конфигурационный регистр |
| --- | --- | --- |
| INJ1-INJ4 | Превышение тока: ограничение или отключение  Диагностики в выключенном состоянии: включение выключение токов утяжки | CurrLimConfig0  OutDiagConfig0 |
| RLY1-RLY9 | Режим работы: задержанное отключение для RLY1-RLY3,  Превышение тока: ограничение или отключение  Диагностики в выключенном состоянии: включение выключение токов утяжки | DlyOffConfig,  CurrLimConfig1,  OutDiagConfig1,  OutDiagConfig2,  OutDiagConfig3 |
| HTR1-HTR2 | Превышение тока: ограничение или отключение  Диагностики в выключенном состоянии: включение выключение токов утяжки | CurrLimConfig2  OutDiagConfig4 |
| VLV1-VLV3 | Превышение тока: ограничение или отключение  Диагностики в выключенном состоянии: включение выключение токов утяжки | CurrLimConfig2  OutDiagConfig3 |
| HS\_LS1-HS-LS2 | Режим работы силовых ключей: HS, LS, HS Freewheeling, LS Freewheeling  Режим работы: задержанное отключение для HS\_LS1-HS\_LS2 (Задержка только для HS ключей?),  Превышение тока: ограничение или отключение  Диагностики в выключенном состоянии: включение выключение токов утяжки | BRIConfig,  DlyOffConfig,  CurrLimConfig2,  OutDiagConfig4 |
| IGN1-IGN4 | Диагностика обрыва нагрузки: включение выключение  Пороговый ток обрыва нагрузки | IgnDiagConfig |

* 1. Функция отложенного выключения для RLY1-RLY3

В ИС реализован выделенный набор настроек поведения силовых ключей выходов RLY1-RLY3 и силовых ключей (как HS так и LS?) выходов HS\_LS1, HS\_LS2. Благодаря функции задержанного выключения данные выходы могут быть использованы для управления нагрузками, которые должны оставаться во включённом состоянии при падении напряжения бортсети автомобиля до очень низких значений, даже если МК системы КСУД находится в состоянии сброса из за пониженного напряжения питания. В данных условиях работы все остальные силовые выходы выключаются.

С помощью битов DEL\_OFF\_RLY[3:1] и DEL\_OFF\_HB[2:1] в конфигурационном регистре DlyOffConfig выходы RLY1-RLY3 и выходы (как HS так и LS?) HS\_LS1, HS\_LS2 могут быть сконфигурированы в

* Нормальный режим управления в соответствии с его описанием в разделе 8.1
* Режим отложенного выключения

Для активации отложенного выключения выходы RLY1-RLY3, HS\_LS1 и HS\_LS2 должны быть сконфигурированы в режим управления через SPI/MSC (биты RLY\_DD[3:1] в конфигурационном регистре [DDConfig1](#Регистр_DDConfig1) и HB\_DD[2:1] в регистре [DDConfig2](#Регистр_DDConfig2) должны быть установлены в «0»).

Режим задержанного отключения для HS\_LS1 и HS\_LS2 разрешён как для верхних так и для нижних ключей (как HS так и LS?) в составе совмещённых (полумостовых) выходов.

Как в нормальном режиме управления, так и в режиме отложенного выключения выходы остаются включёнными в течении времени tON\_DEL после события триггера отложенного выключения. В нормальном режиме работы по истечении данного времени после события триггера выходы выключаются. В режиме отложенного выключения таймер задержанного выключения запускается в случае следующих событий (силовые выходы должны быть включены до события триггера, включение силовых выходов в течении режима отложенного выключения невозможно):

* Обнаружение пониженного напряжения основного питания VDD5
* Обнаружение повышенного напряжения основного питания VDD5
* Произошёл тайм-аут в коммуникациях MSC интерфейса
* Активный сигнал («0») на выводе RSTb

С помощью перезаписи (?) битов DEL\_OFF\_RLY[3:1] и DEL\_OFF\_HB[2:1] в конфигурационном регистре DlyOffConfig таймер отложенного выключения может быть перезапущен и время включённого состояния выходов увеличено.

Режим отложенного выключения отключается при наступлении следующих событий:

* Истечение времени таймера отложенного выключения
* Выходы RLY1-RLY3, HS\_LS1 и HS\_LS2 выключены с помощью установки битов RLY\_ON[3:1] в регистре управления Cont1 и битов HTR\_ON[2:1] в регистре управления Cont2 в «0».
* Биты DEL\_OFF\_RLY[3:1] и DEL\_OFF\_HB[2:1] в конфигурационном регистре DlyOffConfig установлены в «0»
* Достигнуто состояние готовности к работе (Относится к готовности Watchdog-а - расписать что это требуется нам где-то) и отсутствует событие триггер

Выходы отключаются немедленно если произошло внутреннее событие сброса по питанию. В соответствии с описанием в разделе 5.1 если условия для перехода в режим отсутствия питания (PowerOFF) достигнуты режим отложенного выключения отключается.

Описать сброс битов при режиме отложенного выключения по VDD5\_UV/OV!

Привести графики сигналов для режима отложенного включения по типу figure 29 fugure 30 TLE8888!

* 1. Электрические характеристики входов управления IN1-IN13, EN\_DRV, EN\_RLY12, DIS\_DRVb

Электрические характеристики входов прямого управления IN1-IN13 и входов задействования EN\_DRV, EN\_RLY12 и DIS\_DRVb приведены в таблице 8.5.1.

* + - * 1. Электрические характеристики режимов работы в диапазоне 4.5V < VDD5 < 5.5V и температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| **Входы прямого управления IN1-IN13, входы задействования EN\_DRV, EN\_RLY12, DIS\_DRVb** | | | | | | |
| Входное напряжение низкого уровня | *UIL\_IN* | 0,9 |  |  | В |  |
| Входное напряжение высокого уровня | *UIH\_IN* |  |  | 2,0 | В |  |
| Гистерезис входного напряжения | *UI\_HYS\_IN* | 0,1 |  |  | В |  |
| Сопротивление утягивающего резистора | *RPD\_IN* |  | 100 |  | кОм | Утяжка к земле PGND |
| **Отложенное выключение выходов RLY1-RLY3, HS\_LS1 и HS\_LS2** | | | | | | |
| Время включённого состояния выходов в режиме отложенного выключения | *tON\_DLY\_OFF* | 400 |  | 800 | мс |  |

* 1. Силовые ключи HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9

Выходы HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 — это нижние ключи для управления различными резистивными и индуктивными нагрузками, способные переживать повторяющиеся импульсы ограничения, которые случаются в автомобильном применении.

Выходы HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 защищены от замыкания на батарею и от перегрева, а также имеют внутренние диагностики состояния выходов, такие как обрыв нагрузки и замыкание на землю.

Управление выходами осуществляется способом аналогичным управлению всеми силовыми выходами, описанным в разделе 8.1. Управление задействованием описано в разделе 8.2.

Все выходные каскады выключаются при детектировании сбоя поведения мастера MSC – SUPERVISION FUNCTION. Подробности в разделе 12.

* + 1. Защиты выходов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9

Выходы HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 защищены от замыкания на батарею и от перегрева.

Защита выводов от замыкания на батарею реализована через сравнение выходного тока IRLY / IINJ / IVLV / IHTR во включенном состоянии силового каскада с пороговым значением тока ограничения ILIM\_RLY / ILIM\_INJ / ILIM\_VLV / ILIM\_HTR соответственно.

Если ток вывода больше порогового тока ILIM\* в течение времени tOC\_FT\*, детектируется превышение по току, бит OC\_\* в соответствующем регистре InjDiag0-InjDiag1 / HtrDiag0 / RlyDiag0- RlyDiag4 / VlvDiag / HbDiag0-HbDiag1 устанавливаются в «1». Силовой транзистор выключается. Чтобы активировать функцию ограничения выходного тока необходимо установить в «1» бит настройки CURR\_LIM\_\* в соответствующем конфигурационном регистре CurrLimConfig0-CurrLimConfig2. В этом случае при срабатывании защиты по превышению тока силовой транзистор останется включенным, ток вывода будет ограничиваться пороговым значением ILIM\*.

Для покрытия всех условий отказов в силовых выводах реализована защита от перегрева, которая особенно важна для конфигурации с ограничением тока вывода, т.к. транзистор остается включенным при замыкании на батарею. Если температура превышает TTSD\_\*, в течение 6 мкс, силовой транзистор выключается. Активация выходов после срабатывания защитных функций описана в разделе 8.2.

* + 1. Диагностики выходов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9

Диагностика **превышения по току (OC)** доступна для силовых транзисторов INJ[4:1], VLV[3:1], HTR[2:1], RLY [9:1] HS\_LS[2:1]. Активна, когда силовой транзистор включен. В случае появления отказа превышения по току, будет поднят флаг ошибки OC\_\* соответствующего силового транзистора в отведенном ему диагностическом регистре (InjDiag0/ InjDiag1/ HtrDiag0/ RlyDiag0/ RlyDiag1/ RlyDiag4/ VlvDiag/ HbDiag0/ HbDiag1), силовой транзистор будет отключен (если не включена защитная функция “работа в режиме ограничения по току” для соответствующего силового транзистора).

Диагностика **перегрева (TSD)** силового транзистора доступна для INJ[4:1], VLV[3:1], HTR[2:1], RLY [9:1] HS\_LS[2:1], IGN[4:1] (Для IGN диагностика перегрева проводится парами: IGN[2:1], IGN[4:3]). Активна всегда. В случае появления отказа превышения по току, будет поднят флаг ошибки TSD\_\* соответствующего силового транзистора в отведенном ему диагностическом регистре (InjDiag0/ InjDiag1/ HtrDiag0/ RlyDiag0/ RlyDiag1/ RlyDiag4/ VlvDiag/ HbDiag0/ HbDiag1/ IgnDiag0/ IgnDiag1), силовой транзистор будет отключен.

IGN Short Circuit to Battery (SCB), Short Circuit to Ground (SCG)

Диагностика SCG, SCB доступна для силовых транзисторов IGN[4:1]. В функциональном режиме активна всегда. В случае появления фолта SCG, SCB для какого-то из транзисторов, будет поднят флаг ошибки в соответствующем диагностическом регистре, силовой транзистор будет отключен, сигнал faultb будет 0 (если не отключена опция SC\_IGN\_DIAG в регистре FaultbConfig)

IGN Open Load (OL)

Диагностика OL доступна для силовых транзисторов IGN[4:1]. В функциональном режиме активируется битом EN\_DIAG\_OL\_IGN регистра IgnDiagConfig. В случае появления фолта OL для какого-то из транзисторов, будет поднят флаг ошибки в соответствующем диагностическом регистре, силовой транзистор не потеряет функцию управления, сигнал faultb будет 0 (если не отключена опция OL\_IGN\_DIAG в регистре FaultbConfig)

LS Short Circuit to Ground (SCG)

Диагностика SCG доступна для силовых транзисторов INJ[4:1], VLV[3:1], HTR[2:1], RLY [9:1],LS[2:1]. В функциональном режиме активируется по событию штатного выключения силового транзистора, когда выставлена настройка DIAG\_\*=2’b10 /2’b11 (Для каждого транзистора своя конфигурация.). В случае появления фолта SCG, для какого-то из транзисторов будет поднят флаг ошибки в соответствующем диагностическом регистре, силовой транзистор не потеряет функцию управления, сигнал faultb будет 0 (если не отключена опция OL\_SC\_DIAG в регистре FaultbConfig)

HS Short Circuit to Battery (SCB),

Диагностика SCB доступна для силовых транзисторов HS[2:1]. В функциональном режиме активируется по событию штатного выключения силового транзистора, когда выставлена настройка DIAG\_\*=2’b10 /2’b11 (Для каждого транзистора своя конфигурация.). В случае появления фолта SCB, для какого-то из транзисторов будет поднят флаг ошибки в соответствующем диагностическом регистре, силовой транзистор не потеряет функцию управления, сигнал faultb будет 0 (если не отключена опция OL\_SC\_DIAG в регистре FaultbConfig)

LS Open Load (OL),

Диагностика OL доступна для силовых транзисторов INJ[4:1], VLV[3:1], HTR[2:1], RLY [9:1],HS\_LS[2:1]. В функциональном режиме активируется по событию штатного выключения силового транзистора, когда выставлена настройка DIAG\_\*=2’b11 (Для каждого транзистора своя конфигурация.). В случае появления фолта OL, для какого-то из транзисторов будет поднят флаг ошибки в соответствующем диагностическом регистре, силовой транзистор не потеряет функцию управления, сигнал faultb будет 0 (если не отключена опция OL\_SC\_DIAG в регистре FaultbConfig)

* + 1. Электрические характеристики выводов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9

Электрические характеристики выводов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 приведены в таблице 8.6.1

* + - * 1. Электрические характеристики выводов HTR1-HTR2, VLV1-VLV3, INJ1-INJ4, RLY1-RLY9 в диапазоне 4.75В < VDD5 < 5.25В и температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| **Выходы RLY1-RLY9** | | | | | | |
| Ток вывода | *IRLY* |  | 0,4 |  | А |  |
| Пороговый ток срабатывания защиты по превышению тока | *ILIM\_RLY* | 0,6 |  | 1,2 | А |  |
| Время фильтрации защиты по превышению тока | *tOC\_FT\_RLY* |  |  | 70 | мкс |  |
| Сопротивление выходного транзистора | *RdsON\_RLY* |  |  | 1337 | мОм | *IRLY* =1,2А |
| Напряжение ограничения Сток - Исток выходного транзистора | *VDSclamp\_RLY* | 55 |  | 65 | В |  |
| Энергия повторяющегося импульса ограничения при работе на индуктивную нагрузку | *ERLY* |  |  | 4 | мДж |  |
| Ток утечки 1 | *ILEAK1\_RLY* |  |  | 5 | мкА | *URLY* =13,5В |
| Ток утечки 2 | *ILEAK2\_RLY* |  |  | 10 | мкА | *URLY* =28В |
| Время задержки включения | *tDEL\_on\_RLY* |  | 5 |  | мкс | от команды на включение (от 50% INx или CSb) до 0,8\**URLY* |
| Время задержки выключения | *tDEL\_off\_RLY* |  | 5 |  | мкс | от команды на выключение (от 50% INx или CSb) до 0,2\**URLY* |
| Длительность фронта включения | *tr\_RLY* |  | 3 |  | мкс | От 0,8\**URLY* до 0,2\**URLY* |
| Длительность фронта выключения | *tf\_RLY* |  | 3 |  | мкс | От 0,2\**URLY* до 0,8\**URLY* |
| Время включения | *ton\_RLY* |  |  | 10 | мкс | *tDEL\_on\_RLY +  tr\_RLY* |
| Время выключения | *toff\_RLY* |  |  | 10 | мкс | *tDEL\_off\_RLY +  tf\_RLY* |
| **Выходы INJ1-INJ4** | | | | | | |
| Ток вывода | *IINJ* |  | 1,2 |  | А |  |
| Пороговый ток срабатывания защиты по превышению тока | *ILIM\_INJ* | 2,2 |  | 3,0 | А |  |
| Время фильтрации защиты по превышению тока | *tOC\_FT\_INJ* |  |  | 70 | мкс |  |
| Сопротивление выходного транзистора | *RdsON\_INJ* |  |  | 533,6 | мОм | *IINJ* =1,2А |
| Напряжение ограничения Сток - Исток выходного транзистора | *VDSclamp\_INJ* | 55 |  | 65 | В |  |
| Энергия повторяющегося импульса ограничения при работе на индуктивную нагрузку | *EINJ* |  |  | 4 | мДж |  |
| Ток утечки 1 | *ILEAK1\_INJ* |  |  | 5 | мкА | *UINJ* =13,5В |
| Ток утечки 2 | *ILEAK2\_INJ* |  |  | 10 | мкА | *UINJ* =28В |
| Время задержки включения | *tDEL\_on\_INJ* |  | 5 |  | мкс | от команды на включение (от 50% INx или CSb) до 0,8\**UINJ* |
| Время задержки выключения | *tDEL\_off\_INJ* |  | 5 |  | мкс | от команды на выключение (от 50% INx или CSb) до 0,2\**UINJ* |
| Длительность фронта включения | *tr\_INJ* |  | 3 |  | мкс | От 0,8\**UINJ* до 0,2\**UINJ* |
| Длительность фронта выключения | *tf\_INJ* |  | 3 |  | мкс | От 0,2\**UINJ* до 0,8\**UINJ* |
| Время включения | *ton\_INJ* |  |  | 10 | мкс | *tDEL\_on\_INJ +  tr\_INJ* |
| Время выключения | *toff\_INJ* |  |  | 10 | мкс | *tDEL\_off\_INJ +  tf\_INJ* |
| **Выходы VLV1-VLV3** | | | | | | |
| Ток вывода | *IVLV* |  | 1,8 |  | А |  |
| Пороговый ток срабатывания защиты по превышению тока | *ILIM\_VLV* | 3,5 |  | 5 | А |  |
| Время фильтрации защиты по превышению тока | *tOC\_FT\_VLV* |  |  | 70 | мкс |  |
| Сопротивление выходного транзистора | *RdsON\_VLV* |  |  | 361,7 | мОм | *IVLV* =1,2А |
| Напряжение ограничения Сток - Исток выходного транзистора | *VDSclamp\_VLV* | 55 |  | 65 | В |  |
| Энергия повторяющегося импульса ограничения при работе на индуктивную нагрузку | *EVLV* |  |  | 4 | мДж |  |
| Ток утечки 1 | *ILEAK1\_VLV* |  |  | 5 | мкА | *UVLV* =13,5В |
| Ток утечки 2 | *ILEAK2\_VLV* |  |  | 10 | мкА | *UVLV* =28В |
| Время задержки включения | *tDEL\_on\_VLV* |  | 5 |  | мкс | от команды на включение (от 50% INx или CSb) до 0,8\**UVLV* |
| Время задержки выключения | *tDEL\_off\_VLV* |  | 5 |  | мкс | от команды на выключение (от 50% INx или CSb) до 0,2\**UVLV* |
| Длительность фронта включения | *tr\_VLV* |  | 3 |  | мкс | От 0,8\**UVLV* до 0,2\**UVLV* |
| Длительность фронта выключения | *tf\_VLV* |  | 3 |  | мкс | От 0,2\**UVLV* до 0,8\**UVLV* |
| Время включения | *ton\_VLV* |  |  | 10 | мкс | *tDEL\_on\_VLV +  tr\_VLV* |
| Время выключения | *toff\_VLV* |  |  | 10 | мкс | *tDEL\_off\_VLV +  tf\_VLV* |
| **Выходы HTR1-HTR2** | | | | | | |
| Ток вывода | *IHTR* |  | 2 |  | А |  |
| Пороговый ток срабатывания защиты по превышению тока | *ILIM\_HTR* | 8 |  | 11 | А |  |
| Время фильтрации защиты по превышению тока | *tOC\_FT\_HTR* |  |  | 70 | мкс |  |
| Сопротивление выходного транзистора | *RdsON\_HTR* |  |  | 348,9 | мОм | *IHTR* =1,2А |
| Напряжение ограничения Сток - Исток выходного транзистора | *VDSclamp\_HTR* | 55 |  | 65 | В |  |
| Энергия повторяющегося импульса ограничения при работе на индуктивную нагрузку | *EHTR* |  |  | 4 | мДж |  |
| Ток утечки 1 | *ILEAK1\_HTR* |  |  | 5 | мкА | *UHTR* =13,5В |
| Ток утечки 2 | *ILEAK2\_HTR* |  |  | 10 | мкА | *UHTR* =28В |
| Время задержки включения | *tDEL\_on\_HTR* |  | 5 |  | мкс | от команды на включение (от 50% INx или CSb) до 0,8\**UHTR* |
| Время задержки выключения | *tDEL\_off\_HTR* |  | 5 |  | мкс | от команды на выключение (от 50% INx или CSb) до 0,2\**UHTR* |
| Длительность фронта включения | *tr\_HTR* |  | 3 |  | мкс | От 0,8\**UHTR* до 0,2\**UHTR* |
| Длительность фронта выключения | *tf\_HTR* |  | 3 |  | мкс | От 0,2\**UHTR* до 0,8\**UHTR* |
| Время включения | *ton\_HTR* |  |  | 10 | мкс | *tDEL\_on\_HTR +  tr\_HTR* |
| Время выключения | *toff\_HTR* |  |  | 10 | мкс | *tDEL\_off\_HTR +  tf\_HTR* |

* 1. Совмещённые ключи HS\_LS1, HS\_LS2

Выходы

* + 1. Защиты выходов HS\_LS1, HS\_LS2

Выходы драйверов имеют защиты от замыкания на батарею и на землю,

* + 1. Диагностики выходов HS\_LS1, HS\_LS2

Выходы драйверов имеют

* + 1. Электрические характеристики выводов HS\_LS1, HS\_LS2

Электрические характеристики выводов HS\_LS1, HS\_LS2 приведены в таблице 8.7.1

* 1. Драйверы затворов внешних IGBT IGN1-IGN4

Выходы IGN1-IGN4 – это двухтактные (push-pull) драйверы управления внешними транзисторами систем зажигания ДВС (например затворами IGBT, транзисторами Дарлингтона). Драйвер обеспечивает подачу напряжения уровня VDD5 на затвор внешнего транзистора IGBT, который может располагаться как в блоке управления, так и за его пределами. Для способности переживать КЗ на батарею в случае расположения IGBT за пределами модуля драйвер обладают функцией блокирования обратного тока в цепь питания VDD5. В драйвере реализованы защиты от КЗ на землю и от перегрева, а также диагностики состояния выходов (обрыва нагрузки, замыкания на землю и замыкания на батарею).

Управление выходами IGN1-IGN4 осуществляется способом аналогичным управлению всеми силовыми выходами, описанным в разделе 8.1. Дополнительно, в умолчательной конфигурации на выводе EN\_DRV требуется высокий уровень для задействования выходов IGN1-IGN4 (для управления задействованием см раздел 8.2). В выключенном состоянии («0» в соответствующем бите управляющего регистра, уровень «низкий» на входе прямого управления или уровень «низкий» на входе EN\_DRV) LS ключ двухтактного драйвера включается и устанавливает напряжение низкого уровня на выходе.

* + 1. Защиты выводов IGN1-IGN4

Выходы драйверов имеют защиты от замыкания на батарею и на землю, которые реализованы через сравнение выходного напряжения с UIGN\_TH\_SCB и UIGN\_TH\_SCG.

Если напряжение на выводе превышает UIGN\_TH\_SCB, оба выходных транзистора отключаются (драйвер переходит в высокоимпедансное состояние). По истечению времени tIGN\_DIAG\_SCB\_FT биты SCB\_IGN[1] - SCB\_IGN[4] в регистрах IgnDiag0, IgnDiag1 устанавливаются в «1». Защита всегда активна вне зависимости от наличия / отсутствия как разрешающих и управляющих сигналов, так и питания.

Защита от замыкания на землю работает только во включенном состоянии драйвера, т.е. когда драйвер передает напряжение уровня VDD5 на затворы IGBT. Если напряжение на выводе ниже UIGN\_TH\_SCG в течение времени tIGN\_DIAG\_SCG\_FT, детектируется событие КЗ на землю, драйвер отключается (активируется LS транзистор), биты SCG\_IGN[1] - SCG\_IGN[4] в регистрах IgnDiag0, IgnDiag1 устанавливаются в «1».

Аналогично всем силовыми выходам выходы IGN1-IGN4 защищены от перегрева. Используется один общий датчик для смежных выходов IGN1 и IGN2 и один датчик для IGN3 IGN4. Если температура превышает TIGN\_TSD в течение 6 мкс, драйвер выключается.

* + 1. Диагностики выводов IGN1-IGN4

Для выходов IGN1-IGN4 реализована диагностика обрыва нагрузки во включенном состоянии драйвера, т.е. когда драйвер передает напряжение уровня VDD5 на затворы IGBT. Диагностика может быть выключена с помощью бита настройки EN\_DIAG\_OL\_IGN в конфигурационном регистре IgnDiagConfig. Пороговый ток диагностики обрыва нагрузки IIGN\_TH\_OL1-4 устанавливается битами SEL\_OL\_TH\_IGN[1:0] в конфигурационном регистре IgnDiagConfig. Если ток вывода меньше IIGN\_TH\_OL в течение времени tIGN\_DIAG\_OL\_FT детектируется обрыв нагрузки, биты OL\_IGN[1] - OL\_IGN[4] в регистрах IgnDiag0, IgnDiag1 устанавливаются в «1». Драйвер не выключается.

* + 1. Электрические характеристики выводов IGN1-IGN4

Электрические характеристики выводов IGN1-IGN4 приведены в таблице 8.8.1

* + - * 1. Электрические характеристики драйверов затворов внешних IGBT в диапазоне 4.75В < VDD5 < 5.25В и температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Выходное напряжение высокого уровня | *UIGN\_H* | 4,2 |  |  | В | *IIGN* =15мА |
| Выходное напряжение низкого уровня | *UIGN\_L* |  |  | 0.4 | В | *IIGN* =4,5мА |
| Ток вывода высокого уровня | *IIGN\_H* | 15 |  |  | мА | *UIGN* =4В |
| Ток вывода низкого уровня | *IIGN\_L* | 15 |  |  | мА | *UIGN* =1В |
| Максимальный ток вывода высокого уровня | *IIGN\_LIM\_H* |  |  | 30 | мА | *UIGN* =0В |
| Максимальный ток вывода низкого уровня | *IIGN\_LIM\_L* |  |  | 100 | мА | *UIGN* =5В |
| Ток утечки вывода | *IIGN\_LEAK* |  |  | 140 | мкА | *UIGN* =13,5В |
| Ток утечки в питание VDD5 при КЗ вывода на батарею | *IIGN\_VDD5* |  |  | 1 | мкА | *UIGN* =13,5В,  *UVDD5* =0В |
| Сопротивление нагрузки | *RIGN* | 390 |  |  | Ом | Запирающий резистор между затвором и эмиттером IGBT |
| Емкость нагрузки | *CIGN* |  | 10 |  | нФ | Емкость затвора IGBT |
| Время задержки переключения вывода в высокий уровня | *tIGN\_DEL\_on* |  |  | 10 | мкс | *CIGN* =10нФ,  от команды на включение до *UIGN* =0,1\* *UVDD5* |
| Время задержки переключения вывода в низкий уровня | *tIGN\_DEL\_off* |  |  | 10 | мкс | *CIGN* =10нФ,  от команды на выключение до *UIGN* =0,9\* *UVDD5* |
| Длительность фронта переключения вывода в высокий уровня | *tIGN\_r* |  |  | 10 | мкс | От *UIGN* =0,1\* *UVDD5* до *UIGN* =0,9\* *UVDD5* |
| Длительность фронта переключения вывода в низкий уровня | *tIGN\_f* |  |  | 10 | мкс | От *UIGN* =0,9\* *UVDD5* до *UIGN* =0,1\* *UVDD5* |
| Пороговое напряжение диагностики КЗ на батарею | *UIGN\_TH\_SCB* | 6 |  | 9 | В |  |
| Время фильтрации диагностики КЗ на батарею | *tIGN\_DIAG\_SCB\_FT* | 5 | 7,5 | 10 | мкс |  |
| Пороговое напряжение диагностики КЗ на землю | *UIGN\_TH\_SCG* | 1.6 |  | 2.7 | В |  |
| Время фильтрации диагностики КЗ на землю | *tIGN\_DIAG\_SCG\_FT* | 50 | 75 | 100 | мкс |  |
| Пороговый ток диагностики обрыва нагрузки 1 | *IIGN\_TH\_OL1* |  | 0,1 |  | мА | SEL\_OL\_TH\_IGN = 2'b01 |
| Пороговый ток диагностики обрыва нагрузки 2 | *IIGN\_TH\_OL2* |  | 0,36 |  | мА | SEL\_OL\_TH\_IGN = 2'b11 |
| Пороговый ток диагностики обрыва нагрузки 3 | *IIGN\_TH\_OL3* |  | 0,74 |  | мА | SEL\_OL\_TH\_IGN = 2'b00 |
| Пороговый ток диагностики обрыва нагрузки 4 | *IIGN\_TH\_OL4* |  | 1 |  | мА | SEL\_OL\_TH\_IGN = 2'b10 |
| Время фильтрации диагностики обрыва нагрузки | *tIGN\_DIAG\_OL\_FT* | 50 | 75 | 100 | мкс |  |
| Температура срабатывания защиты от перегрева | *TIGN\_TSD* | 155 | 175 | 195 | °С |  |
| Гистерезис защиты от перегрева | *TIGN\_TSD\_HYST* |  | 15 |  | °С |  |

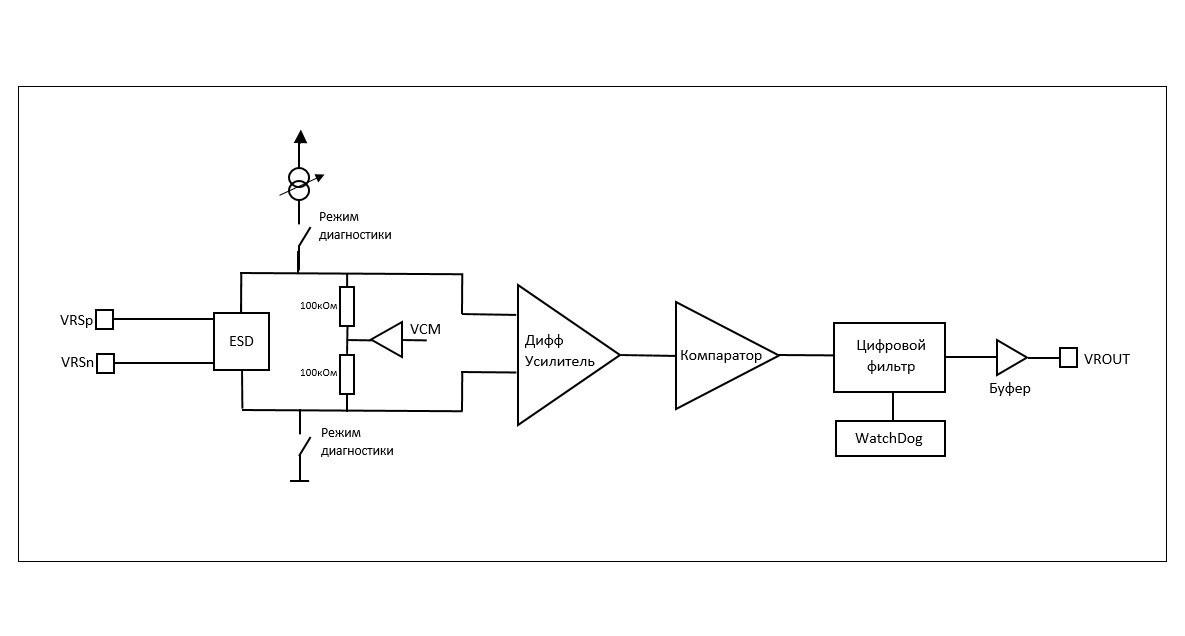
1. Интерфейс ДПКВ

TLE8888 – раздел 10 «VR and Hall sensor interface».

Интерфейс датчика положения коленвала (ДПКВ) преобразует выходной сигнал датчика ДПКВ в двухтактный логический сигнал уровня, подходящий для входных портов микроконтроллера. Для достижения наилучшей точности для положительного и отрицательного фронтов сигнала VROUT точкой переключения является пересечение нуля. Амплитуда сигнала датчика ДПКВ ограничена внутренней схемой защиты во избежание повреждения устройства из-за перенапряжения, вызванного сигналом датчика ДПКВ.

Реализовано два режима работы с датчиком ДПКВ и один режим с датчиком Холла. Режим датчика ДПКВ «ручной» со статической настройкой порога обнаружения с установкой через MSC/SPI и автоматический режим с адаптивным алгоритмом для обеспечения наилучшей производительности обнаружения.

Проверка интерфейса диагностического датчика ДПКВ может быть выполнена путем измерения напряжения между двумя входными контактами в режиме диагностики с последующей установкой битов отвечающих за напряжение VCM, замыкание на землю, замыкание на батарею и обрыв датчика ДПКВ.



Интерфейс ДПКВ блок-диаграмма

Обнаружение сигнала

Автоматический режим используют внутреннее адаптивное пиковое пороговое напряжение для запуска выходного компаратора. Эта адаптивная схема пикового порогового напряжения обеспечивает надежную помехоустойчивость входного сигнала ДПКВ, предотвращая возникновение ложных срабатываний.

Сигнал датчика на выходе каскада дифференциального усиления используется для генерации адаптивного пикового порогового напряжения от цикла к циклу. Это пороговое напряжение составляет 1/3 от пика предыдущего цикла входного сигнала ДПКВ. По мере повышения пикового напряжения сигнала датчика адаптивное пиковое пороговое напряжение также увеличивается в той же пропорции. И наоборот, уменьшение уровней пикового напряжения входного сигнала ДПКВ приводит к тому, что адаптивное пиковое пороговое напряжение, используемое для запуска следующего цикла, также снижается до нового более низкого уровня. Это пороговое напряжение затем задает уровень срабатывания компаратора.

Если напряжение входного сигнала остается ниже адаптивного пикового порога более Т (программируемый диапазон 44, 66, 88, 110 мс), внутренний сторожевой таймер снижает пороговый уровень до минимального значения. Это гарантирует восстановление распознавания импульсов даже при прерывистом сигнале датчика.

В «ручном» режиме можно задать порог срабатывания компаратора через MSC/SPI интерфейс.

**Сторожевой таймер - WatchDog**

Watchdog проверяет наличие изменения данных блока интерфейс ДПКВ и в случае их залипания выполняет сброс ячейки «Peak Detector» входящей в состав схемы блока интерфейса ДПКВ.

Алгоритм работы:

По умолчанию VRS WD отключен. Его можно активировать битом VRS\_WD\_ENв регистре WDConfig0. При активном бите VRS\_WD\_EN=1, WD будет работать только в автоматическом режиме (VRS\_MODE=2’b10), в остальных режимах WD таймер будет сброшен.

Если отфильтрованный сигнал с блока интерфейса ДПКВ сохраняет значение более T ms (программируемый диапазон 44, 66, 88, 110 мс) на выходе формируется импульс длительностью 42 мкс.

В случае отказа (залипание сигнала) - на выходе блока будут появляться импульсы шириной 42 мкс с периодом T. На третьем подряд импульсе подымится флаг FAULT\_VRS\_WD в регистре VrsDiag и FAULTB=0.

2 бита VRS\_WD\_DURATION в регистре WDConfig0 задают значение окна, в течении которого блок отслеживает отсутствие сигнала.

* + - 1. Задержка срабатывания «watchdog»

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| VRS\_WD\_DURATION [1:0] | 2'd0 | 2'd1 | 2'd2(def) | 2'd3 |
| T, мс | 44 | 66 | 88 | 110 |

**Цифровой фильтр**

Фильтр выполняет функцию цифрового фильтра с возможностью задания работы по «переднему»/ «заднему»/ «переднему и заднему фронту» с программируемым временем в ручном режиме и автоматически определяемом времени в автоматическом режиме. Задача блока фильтровать ложные переключения сигнала in\_vrs.

Алгоритм работы:

На вход блока поступает цифровой сигнал «in\_vrs», обработка которого задается следующими регистрами:

REG VrsConfig1 "VRSM"

0 – Адаптивный фильтр, выбора времени фильтрации T(n+1)=T(n)/32 (диапазон 2-200мс)

1 - Ручной режим, время фильтрации определяется VRSF[2:0] :

* + - 1. Время фильтрации

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VRSF[2:0] | 3'd0 (def) | 3'd1 | 3'd2 | 3'd3 | 3'd4 | 3'd5 | 3'd6 | 3'd7 |
| Time,мс | 2 | 4 | 8 | 16 | 32 | 64 | 128 | 200 |

Виды фильтрации:

**Нарастающий фронт** (REG VrsConfig1 "VRSRF")

0 - Нет фильтрации по нарастающему фронту

1 - Фильтрация (Если высокий уровень in\_vrs длится меньше, чем Tfilter -> out\_vrs не устанавливается на высокий уровень.)

**Спадающий фронт** (REG VrsConfig1 "VRSFF")

0 - Нет фильтрации по спадающему фронту

1 - Фильтрация (падающий фронт out\_vrs ожидается с задержкой в Tfilter времени от in\_vrs)

**Спадающий фронт c маскированием** (REG VrsConfig1 "VRSEFF")

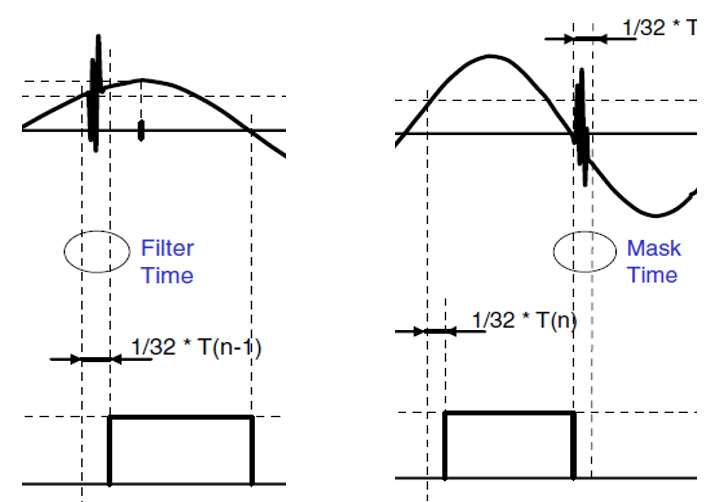
0 - Фильтрация (задержка по спаду на время фильтрации)

1 - Маскирование (падающий фронт in\_vrs не задерживается через блок временной фильтрации, после падающего фронта в течение времени Tfilter любой другой переход на сигнале in\_vrs игнорируется)

\*Данный режим не активен если VRSFF=0

**Адаптивный фильтр (полностью адаптивный режим)**

Время фильтрации определяется как Tfilter(n+1) = Tn/32



Фильтрация помехи в режиме «Адаптивный фильтр»

Если значение предыдущего периода меньше 64 мс, время фильтра будет с фиксированным значением 2 мс. Tmin filter = 2 мс, Tmaxfilter = 200 мс

Все виды фильтрации остаются применимы при этом режиме работы.

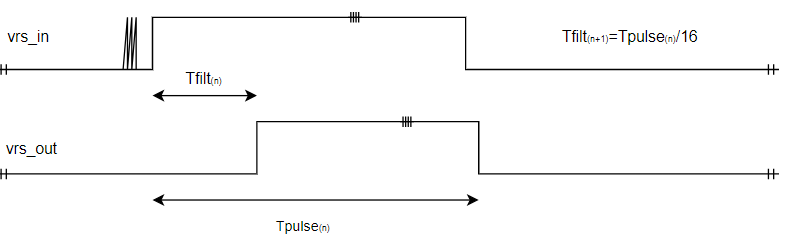
Время фильтрации Tfilter применяется к сигналу in\_vrs двумя различными способами:

**Установка время фильтрации в Адаптивном режиме**

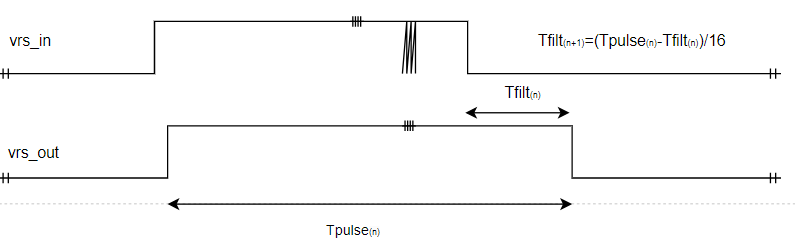
Для удобства вычисления Время фильтрации считается как: **Tfilter(n)=Tpulse(n-1)/16,**

Где Tpulse- длительность 1, т.е. длительность половины периода входного сигнала.

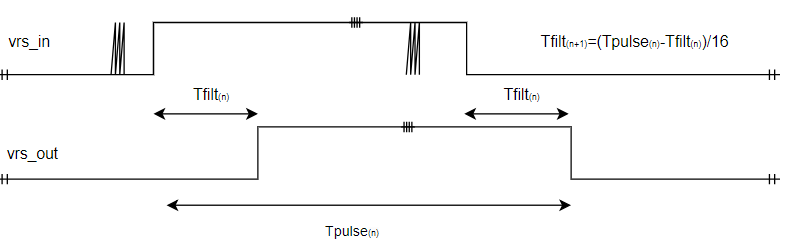
Измерение происходит между нарастающим и спадающим фронтами входного сигнала, при условии, что входной сигнал преодолел порог фильтра.



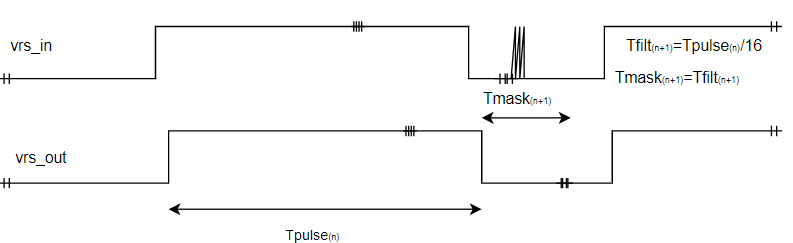
Фильтрация по переднему фронту



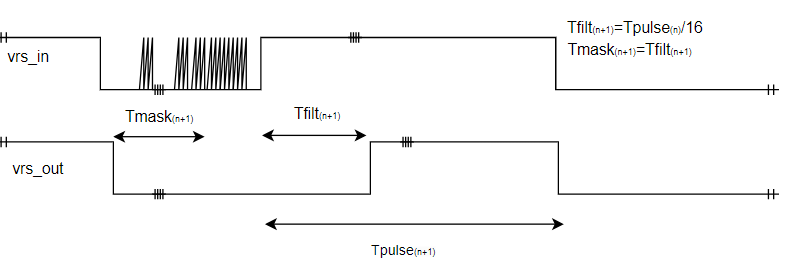
Фильтрация по заднему фронту



Фильтрация по заднему и переднему фронтам



Фильтрация по заднему фронту в режиме маскирования



Фильтрация по переднему фронту и заднему в режиме маскирования

Измерение периода сигнала производится как в ручном, так и в автоматическом режиме.

При переходе из ручного в автоматический режим, значение Tfilter ставится исходя из последнего измеренного значения до переключения в авто режим.

Значения регистров по умолчанию:

REG "Filter mode“ – «1» (manual mode)

REG "Filter time" [2:0] – «000» (2мс)

REG "Rising edge“ - «1» (фильтрация по переднему фронту)

REG "Falling edge“- «1» (фильтрация по заднему фронту)

REG "Enable falling filt"  - «1» (режим маскирования по заднему фронту)

**Режим прямого управления выходом**

Для того чтобы получить данные VR сенсора с выхода изделия VROUT, необходимо перевести бит VRSO\_EN=1 (регистр VrsConfig1).

Для проверки работы выхода можно перевести устройство в режим прямого управления, выдавать на выход VROUT состояние бита VRSO\_SPI\_CTRL (регистр VrsConfig0), минуя данные с блока интерфейса ДПКВ. Для этого необходимо выставить VRSO\_SPI\_CTRL\_MODE=1 (регистр VrsConfig0)

Диагностический режим

Диагностика VRS проводится с целью проверки сенсора на наличие ошибок: напряжение среднего уровня (VRS\_TH\_FAULT), короткое замыкание на батарею (VRS\_SCB), короткое замыкание на землю (VRS\_SCG), обрыв нагрузки (VRS\_OL). Для запуска диагностики необходимо:

1) предварительно выставить биты VRS\_MODE\_CFG=2’b11, регистр VrsConfig0,

2) на регистр СMD0 подать команду 8’b0000\_1000,

После этого, значение сигнала vrs\_mode станет 2’b11 и запустится алгоритм выбранной диагностики. Выбрать диагностику можно сконфигурировав VRS\_TEST\_CFG, регистра VrsConfig0.

* + - 1. Режимы диагностики

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| VRS\_TEST\_CFG | 2’b00 | 2’b01 | 2’b10 | 2’b11 |
| Тип диагностики | ALL | SCG | SCB | OL |

ALL – проводятся все 4 теста

SCG – только тест на замыкание на землю

SCB – только тест на замыкание на батарею

OL – только тест на обрыв датчика

Показания VRS во время диагностики снимается с vrs\_out, время фильтрации в этом режиме 4мс. Каждый шаг диагностики длится 300 мс

**Тест на проверку напряжения среднего уровня входа** ( Vth test проводится только при ALL типе диагностики)

Поочередно проверяется, что уровень напряжения на входах VRSp VRSn лежит в диапазоне 2,45-2,55В. Если напряжение выходит за данный диапазон, в регистре VrsDiag значение VRS\_TH\_FAULT поднимется в «1» и запускается тест проверки SCG и SCB.

Если напряжение не выходит за заданный диапазон – запускается тест OL.

**Тест на обрыв провода** (проводится при OL типе или ALL, в случае если Vth test PASS)

На вывод VRSp подключается внутренний источник тока, значение тока которого задается в регистре VRS\_OL\_DIAG. Вывод VRSn подключается внутренним ключем к земле.

Если напряжение на выводе VRSp лежит вне диапазона 2,65-3,45В, в регистре VrsDiag значение VRS\_OL поднимется в «1»

**Тест замыкания на землю** (проводится при SCG типе или ALL, в случае если Vth test FAIL)

На выводах VRSp, VRSn поочередно проверяется уровень напряжение, если оно ниже значения 1В, в регистре VrsDiag значение VRS\_SCG поднимется в «1»

**Тест замыкания на батарею** (проводится при SCB типе или ALL, в случае если Vth test FAIL, SCG test PASS)

На выводах VRSp, VRSn поочередно проверяется уровень напряжение, если оно выше значения 3,95В, в регистре VrsDiag значение VRS\_SCB поднимется в «1»

* + - 1. Регистр VRS\_OL\_DIAG

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| код | ток | код | ток | код | ток | код | ток |
| 0000000  1000000  0100000  1100000  0010000  1010000  0110000  1110000  0001000  1001000  0101000  1101000  0011000  1011000  0111000  1111000  0000100  1000100  0100100  1100100  0010100  1010100  0110100  1110100  0001100  1001100  0101100  1101100  0011100  1011100  0111100  1111100 | 0uA  19,63uA  38,97uA  58,6uA  77,26uA  96,89uA  116,2uA  135,9uA  151,8uA  171,4uA  190,8uA  210,4uA  229,1uA  248,7uA  268uA  287,7uA  309,1uA  328,7uA  348,1uA  367,7uA  386,4uA  406uA  425,3uA  445uA  460,9uA  480,5uA  499,9uA  519,5uA  538,2uA  557,8uA  577,1uA  596,8uA | 0000010  1000010  0100010  1100010  0010010  1010010  0110010  1110010  0001010  1001010  0101010  1101010  0011010  1011010  0111010  1111010  0000110  1000110  0100110  1100110  0010110  1010110  0110110  1110110  0001110  1001110  0101110  1101110  0011110  1011110  0111110  1111110 | 623,3uA  642,9uA  662,3uA  681,9uA  700,6uA  720,2uA  739,5uA  759,2uA  775,1uA  794,7uA  814,1uA  833,7uA  852,4uA  872uA  891,3uA  911uA  932,4uA  952uA  971,4uA  991uA  1,01mA  1,029mA  1,049mA  1,068mA  1,084mA  1,104mA  1,123mA  1,143mA  1,161mA  1,181mA  1,2mA  1,22mA | 0000001  1000001  0100001  1100001  0010001  1010001  0110001  1110001  0001001  1001001  0101001  1101001  0011001  1011001  0111001  1111001  0000101  1000101  0100101  1100101  0010101  1010101  0110101  1110101  0001101  1001101  0101101  1101101  0011101  1011101  0111101  1111101 | 1,242mA  1,262mA  1,281mA  1,301mA  1,32mA  1,339mA  1,359mA  1,378mA  1,394mA  1,414mA  1,433mA  1,453mA  1,471mA  1,491mA  1,51mA  1,53mA  1,551mA  1,571mA  1,59mA  1,61mA  1,629mA  1,648mA  1,668mA  1,687mA  1,703mA  1,723mA  1,742mA  1,762mA  1,781mA  1,8mA  1,82mA  1,839mA | 0000011  1000011  0100011  1100011  0010011  1010011  0110011  1110011  0001011  1001011  0101011  1101011  0011011  1011011  0111011  1111011  0000111  1000111  0100111  1100111  0010111  1010111  0110111  1110111  0001111  1001111  0101111  1101111  0011111  1011111  0111111  1111111 | 1,866mA  1,885mA  1,905mA  1,924mA  1,943mA  1,963mA  1,982mA  2,002mA  2,017mA  2,037mA  2,056mA  2,076mA  2,095mA  2,114mA  2,134mA  2,153mA  2,175mA  2,194mA  2,214mA  2,233mA  2,252mA  2,272mA  2,291mA  2,311mA  2,327mA  2,346mA  2,366mA  2,385mA  2,404mA  2,423mA  2,443mA  2,462mA |

* + - 1. Электрические параметры интерфейса датчика ДПКВ в диапазоне 4.5V < VDD5 < 5.5V и температур окружающей среды: от минус 40°С до плюс 125 °С

| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Средний уровень напряжения нормальный режим | *VCM* | 2,45 | 2,50 | 2,55 | В |  |
| Частота сигнала ДПКВ | *Fvr\_s* | 60 |  | 10000 | Гц |  |
| Минимальный порог детектирования | *V\_vr\_th* |  | 35 |  | мВ |  |
| Минимальная амплитуда для "детектирования 1" | *V\_dl\_1* |  | 50 |  | мВ |  |
| Минимальная амплитуда для "детектирования 2" | *V\_dl\_2* |  | 150 |  | мВ |  |
| Минимальная амплитуда для "детектирования 3" | *V\_dl\_3* |  | 350 |  | мВ |  |
| Минимальная амплитуда для "детектирования 4" | *V\_dl\_4* |  | 550 |  | мВ |  |
| Порог переключения для Hall Sensor режима | *V\_hs\_th* |  | 0,56 |  | В |  |
| Гистерезис переключения для Hall Sensor режима | *V\_hs\_hys* |  | 0,4 |  | В |  |
| Напряжение клампирование по входу | *VR\_clamp* |  | 6,6 |  | В |  |
| Ток клампирование по входу | *IR\_clamp* |  |  | 30 | мА |  |
|  |  |  |  |  |  |  |
| Порог определения замыкания на землю | *V\_th\_scg* | 0,90 | 1,00 | 1,10 | В |  |
| Порог определения замыкания на питание | *V\_th\_scb* | 3,45 | 3,95 | 4,45 | В |  |
| Порог определения разрыва по датчику ДПКВ | *V\_th\_ol* | 2,65 | 3,05 | 3,45 | В |  |
| Верхний порог теста на уровень VCM | V\_th\_vcm\_h |  | 2,55 |  | В |  |
| Нижний порог теста на уровень VCM | V\_th\_vcm\_l |  | 2,45 |  | В |  |
| Максимальный диагностический ток VRS\_OL\_DIAG[6:0] (1111111) | I\_diag\_max |  | 1,64 |  | мА | VDD5 = 5V |
| Минимальный диагностиический ток VRS\_OL\_DIAG[6:0] (0000000) | I\_diag\_min |  | 0 |  | мА | VDD5=5V |

1. Аналоговый мультиплексор AOUT

TLE8888 – раздела такого не имеет.

ИС содержит функцию вывода аналоговых величин (аналоговый мультиплексор) на вывод AOUT для обеспечения возможности их измерения с помощью внешнего АЦП.

ИС содержит функцию мультиплексирования следующих аналоговых величин:

• Напряжение с выхода дифференциального усилителя блока обработки сигналов ДПКВ

• Напряжение пропорциональное средней температуре кристалла

• Напряжение пропорциональное питающему напряжению VPWR

• Напряжение пропорциональное питающему напряжению VDD5

• Напряжение пропорциональное питающему напряжению VDDIO

Выбор соответствующей аналоговый величины на выводе AOUT осуществляется управлением битами AMUX[3:0] в регистре [AoutConfig](#Регистр_AoutConfig) по интерфейсу SPI/MSC (см раздел 13. Регистры и команды)

В состоянии, когда ни одна из аналоговых величин не выбрана для вывода, выход AOUT находится в состоянии с высоким сопротивлением.

При этом возможно одновременное соединение нескольких источников аналоговых сигналов (например выводов AOUT нескольких ИС U-chip или вывода AOUT ИС U-chip и AOUT ИС SBC) на один вход АЦП МК.

Диапазон напряжений на выводе AOUT соответствует диапазону напряжений VDDIO.

Максимальное напряжение на выводе VPWR при работе ИС в 12В бортсети автомобиля может достигать 35В (см. стандарт ISO16750-2) или 45В (см. параметры pulse 5 в стандарте ISO7637), при этом напряжение выводимое на AOUT не должно превышать максимально допустимого уровня напряжения на входе АЦП 3,3В/5В МК. Для обеспечения автоматического соответствия буферный усилитель вывода AOUT питается от вывода VDDIO от которого в типовом случае применения также обеспечивается питание МК.

В режиме вывода напряжения с выхода внутреннего дифференциального усилителя блока обработки сигналов датчика положения коленчатого вала (ДПКВ) возможно ограничение максимального значения выводимого сигнала на уровне VDDIO.

Электрические характеристики функции вывода аналоговых величин указаны в таблице 10.1

* + - 1. Электрические характеристики функции вывода аналоговых величин в диапазоне 4.5V < VDD5 < 5.5V и температур окружающей среды: от минус 40°С до плюс 125 °С

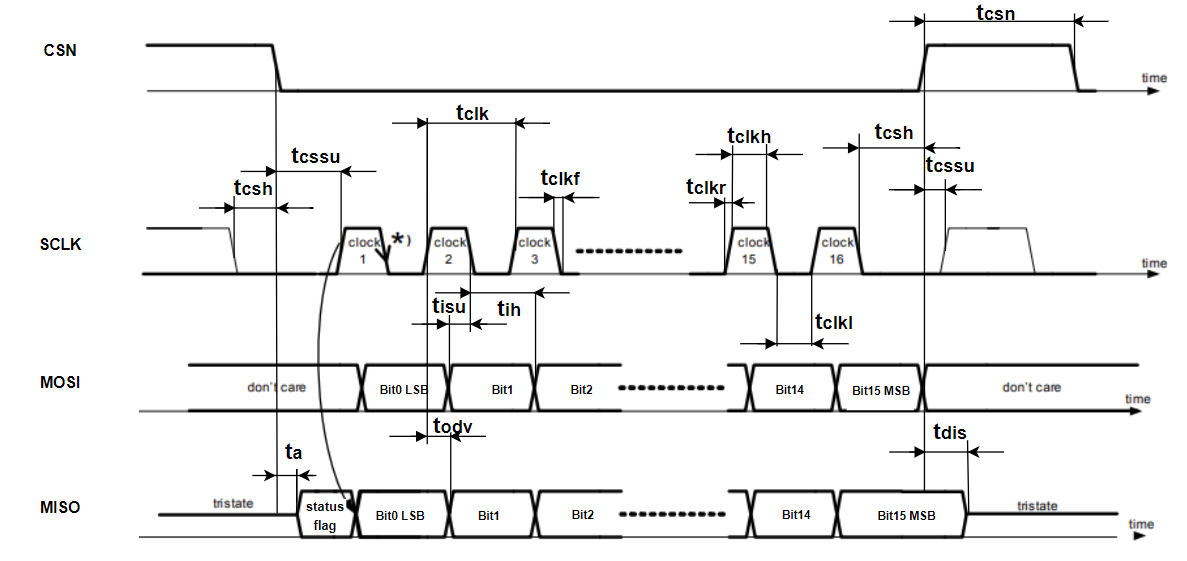
| Параметр | Обозначение | Значение | | | Ед. изм. | Условие тестирования |
| --- | --- | --- | --- | --- | --- | --- |
| не менее | номин. | не более |
| Минимальное напряжение VDDIO для обеспечения функции AOUT | *VDDIO\_MIN\_AOUT* | 3,0 |  |  |  |  |
| Минимальное напряжение VPWR для вывода на AOUT |  |  |  | 1,875 | В | (VPWR\_RNG=0) |
| Минимальное напряжение VPWR для вывода на AOUT |  |  |  | 3,5 | В | (VPWR\_RNG=1) |
| Максимальное напряжение VPWR для вывода на AOUT |  | 20,625 |  |  | В | (VPWR\_RNG=0) |
| Максимальное напряжение VPWR для вывода на AOUT |  | 38,5 |  |  | В | (VPWR\_RNG=1) |
| Минимальное напряжение VDD5 для вывода на AOUT |  |  |  | 0,625 | В |  |
| Максимальное напряжение VDD5 для вывода на AOUT |  | 6,875 |  |  | В |  |
| Минимальное напряжение VDDIO для вывода на AOUT |  |  |  | 0,625 | В |  |
| Максимальное напряжение VDDIO для вывода на AOUT |  | 6,875 |  |  | В |  |
| Точность вывода VPWR при 10,6В<VPWR<20В |  | -2 |  | 2 | % | (VPWR\_RNG=0) |
| Точность вывода VPWR при 4,5В<VPWR<10,6В |  | -5 |  | 5 | % | (VPWR\_RNG=0) |
| Точность вывода VPWR при 10,6В<VPWR<36В |  | -2 |  | 2 | % | (VPWR\_RNG=1) |
| Точность вывода VPWR при 6В<VPWR<10,6В |  | -5 |  | 5 | % | (VPWR\_RNG=1) |
| Точность вывода VDD5 при 3,0<VDD5<5,5В |  | -2 |  | 2 | % | (по факту от VDD=3,75В) |
| Точность вывода VDDIO при 3,0В<VDDIO<5,5В |  | -2 |  | 2 | % |  |
| Уровень напряжения VTEMP на температуре 25 °C | VTEMP\_25 |  | 2,1 |  | В |  |
| Температурный коэффициент напряжения VTEMP | VTEMP\_TC |  | 5,55 |  | мВ/°С |  |
| Выходной ток вывода AOUT | IAOUT |  |  | 0,5 | мА |  |
| Напряжение смещения нуля усилителя | VOS | -5,0 |  | 5,0 | мВ |  |
| Полоса пропускания усилителя | AOUTBW | 50 |  |  | кГц |  |
| Емкость нагрузки вывода AOUT | СL | 150 |  |  | пФ |  |
| П р и м е ч а н и я | | | | | | |

1. Интерфейс SPI

SPI – цифровой интерфейс последовательного типа, предназначенный для коммуникации с микроконтроллером. Позволяет отправлять команды управления ИС, конфигурировать и читать регистры ИС.

SPI интерфейс использует выводы: SO, SI, CSb, SCLK.

Принцип SPI коммуникации продемонстрирован на рисунке 11.1. Передача посылки начинается по заднему фронту сигнала CSN, а заканчивается по переднему фронту CSN. Обмен данными происходит во время передачи каждой посылки по сигналам MOSI (от микроконтроллера в UCHIP), MISO (от UCHIP в микроконтроллер). Изменение данных на линиях MOSI, MISO осуществляется по переднему фронту тактового сигнала SCLK, захват данных по заднему фронту SCLK. Когда сигнал CSN поднят, линия MISO переходит в третье состояние, а все изменения на SCLK, MOSI игнорируются.



Временная диаграмма SPI протокола

Каждая SPI посылка должна быть длинной 16 бит и содержать следующие данные (Таблица 11.2):

1. Бит **RW** определяет тип назначения SPI посылки (0 - чтение, 1 – запись). Регистр, к которому идет обращение в текущей SPI посылке должен поддерживать указанный в бите RW тип назначения.
2. Поле **ADDR [6:0]** определяет адрес назначения SPI посылки, а именно целевой регистр, к которому идет обращение. Значение, указанное в этом поле должно быть в перечне поддерживаемых изделием.
3. Поле **DATA [7:0]** – передаваемые в регистр данные.
4. **Status flag** – флаг ошибки SPI коммуникации (0 – нет ошибок, 1 - ошибка).
   * + 1. SPI кадр

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | **MSB** | |  |  |  |  |  |  |  |  |  |  |  |  |  |  | **LSB** |
|  | **15** | **14** | **13** | **12** | **11** | **10** | **9** | **8** | **7** | **6** | **5** | **4** | **3** | **2** | **1** | **0** | **-1** |
| **MOSI** | DATA [7:0] | | | | | | | | ADDR [6:0] | | | | | | | RW | - |
| **MISO** | DATA [7:0] | | | | | | | | ADDR [6:0] | | | | | | | RW | Status flag |

Данные MISO возвращаются на запрос от микроконтроллера в каждой посылке. Ответ на все сообщение происходит с задержкой на одну посылку (ответ на посылку N придет в сообщении N+1.

1. При первом обращении ИС вернет 16’h00
2. В ответ на посылку - запись, устройство вернет принятую команду.
3. В ответ на посылку – чтение, вернет адрес и данные регистра, к которому обращались.
4. В случае получения неверной посылки, устройство вернет принятый кадр и Status flag установится в значение 1.

Status flag – бит, который формируется на сигнале MISO по заднему фронту CSN и длится до переднего фронта SCLK. Данный бит содержится во всех передаваемых SPI посылках. Случаи, в которых Status flag равен 1:

1. Принимаемая посылка не равна 16 бит.
2. Адрес регистра, к которому было обращение, не поддерживается изделием или SPI интерфейсом ( MscRCmd11 -MscRCmd0 ).
3. Адрес регистра, к которому было обращение, не поддерживает используемый тип назначения. (запись в R регистры, чтение W регистров).

Информация о том, что была совершена коммуникация с ошибкой, будет отражена в бите MSC\_SPI\_ERROR регистра ExtDiag0.

* + - 1. Характеристики SPI

| Параметр | Обозначение | Значение | | | Ед. изм. |
| --- | --- | --- | --- | --- | --- |
| мин. | номин. | макс. |
| Период SCLK | *tclk* | 100 | - | - | нс |
| Длительность переднего фронта SCLK | *tclkr* | 5 | - | 15 | нс |
| Длительность заднего фронта SCLK | *tclkf* | 5 | - | 15 | нс |
| Длительность высокого уровня SCLK | *tclkh* | 40 | - | - | нс |
| Длительность низкого уровня SCLK | *tclkl* | 40 | - | - | нс |
| Время изменения данных на MISO | *tovd* | - | - | 30 | нс |
| Время подготовки данных на MISO | *ta* | - | - | 40 | нс |
| Время подготовки данных на MISO | *tdis* | - | - | 50 | нс |
| Установка данных на MOSI | *tisu* | 10 | - | - | нс |
| Удержание данных на MOSI | *tih* | 10 | - | - | нс |
| Пауза между посылками CSN | *tcsn* | 280 | - | - | нс |
| Установка CSN | *tcssu* | 50 | - | - | нс |
| Удержание CSN | *tcsh* | 50 | - | - | нс |

1. Интерфейс MSC

TLE8888 – раздел 13 «Microsecond Channel MSC».

**Краткое описание интерфейса**

Данный модуль выполняет функции гибридного по параметрам скоростей и приоритетности принимаемых и отправляемых данных интерфейса. Он служит для взаимодействия в «реальном времени» с отслеживанием активности ведущего устройства в установленных временных рамках и опосредованной реализацией поведения на случай отклонения в поведении. Также в интерфейсе реализуется возможность потоковой передачи «MULTI READ» множества значений регистровой таблицы. По умолчанию в микросхеме используется интерфейс SPI, поэтому MSC нужно предварительно активировать.

**Функции интерфейса**

Производить приём данных (DOWNSTREAM COMMUNICATION) и контроль принимаемых кадров

* Генерация флагов некорректно принятых данных
* Отслеживание активности ведущего устройства (SUPERVISION FUNCTION) по принятым данным (DATA FRAME)

Производить отправку данных (UPSTREAM COMMUNICATION)

* Формировать по заданным параметрам пакеты
* Генерация разряда чётности
* Генерация флагов и номерных полей в адресном поле
* Осуществление контроля потоковой передачи (MULTI READ)
* Ограничивать передачу данных с учётом происходящих процессов

**Краткое описание сигналов**

CSb – разрешающий сигнал для DOWNSTREAM COMMUNICATION. В «0» на срезе SCLK разрешается захват данных из SI.

SCLK – опорная частота для сигналов CSb, SI. Частота присутствует всегда во время работы ведомого.

SI – данные идущие от контроллера. Захват данных происходит по срезу SCLK.

SO – данные идущие от чипа к контроллеру. Сигнал синхронен с опорной частотой SCLK (устанавливается по фронту) и работает на делёной частоте SCLK. Работает независимо от CSb.

**Детали работы интерфейса**

**Активация интерфейса**

В режиме SPI нужно выполнить следующую последовательность (шаги 4, 5 делать в течение 1 мс после 3 шага):

1. Установить все регистры OEconfig\* = 8’h00
2. Включить непрерывное тактирование на SCLK
3. По SPI, в формате кадра MSC, передать DATAFRAME с полем OUTREG DATA BITS = 24’hF36950
4. Выставить значение на портах микросхемы IN[13:1] = 13’h1E6F
5. По SPI, в формате кадра MSC, передать DATAFRAME с полем OUTREG DATA BITS = 24’hF0F051

При нарушении времени исполнения шагов и/или самих шагов процесс активации будет сброшен, и процедуру нужно будет начинать сначала. Одним из признаков активации MSC является изменение состояние покоя выхода SO с «0» в «1». Активированный интерфейс MSC, при нормальной работе микросхемы, нельзя переключить обратно в SPI. Единственный способ переключения в SPI – событие сброса.

**От ведущего к ведомому (DOWNSTREAM COMMUNICATION over SI)**

Типы принимаемых данных:

* COMMAND FRAMES
* DATA FRAMES

Тип определяется первым передаваемым битом в пакете. ВЕДУЩИЙ устанавливает ВЕДОМОМУ состояние бита в пакете на фронте SCLK. Интерфейс ВЕДОМОГО производит захват данных по срезу SCLK.

Исполнение DATA FRAMES (управление силовыми выходами) осуществляется всегда, а исполнение COMMAND FRAMES (чтение/запись регистров) может быть ограничено в зависимости от текущих процессов (описано ниже). Проверка корректности процесса передачи идёт по числу тактов при передаче. Такты подсчитываются по срезу SCLK. Если число тактов соответствует ожидаемому числу (17 или 25 бит) данные корректно принимаются. Кадры команд и данных, содержащие ошибку (неверное число тактов) игнорируются, взводят событие сбоя и поднимают флаг MSC\_SPI\_ERROR в регистре ExtDiag0[0].

В интерфейсе реализован контроль передаваемых на дальнейшее исполнение принятых команд/данных. Ниже приведена таблица поведения при протекающих процессах:

* + - 1. Таблица поведения при протекающих процессах приёма/передачи

|  |  |  |
| --- | --- | --- |
| Событие приёма по DOWNSTREAM COMMUNICATION | Идёт UPSTREAM COMMUNICATION | Не идёт UPSTREAM COMMUNICATION |
| принят правильный кадр команды чтения | *игнорируется* | *передаётся на исполнение* |
| принят правильный кадр команды записи | *передаётся на исполнение* | *передаётся на исполнение* |
| принят правильный кадр данных | *передаётся на исполнение* | *передаётся на исполнение* |
| принят неправильный кадр команды | *игнорируется* | *игнорируется* |
| принят неправильный кадр данных | *игнорируется* | *игнорируется* |

В интерфейсе реализована система отслеживания поведения мастера MSC – SUPERVISION FUNCTION. При включении этой функции взводится специальный таймер, который сбрасывается при приёме нового DATA FRAME. Если DATA FRAME не приходит в течении выделенного времени tmon, срабатывает событие сбоя, поднимается флаг MSC\_SV\_ERROR в регистре ExtDiag0[1], отключаются силовые выходы (связаны с регистрами Cont0, Cont1, Cont2 см. регистровую таблицу к UCHIP) и таймер начинает счёт сначала.

Размер окна таймера SUPERVISION FUNCTION tmon = 135 мкс

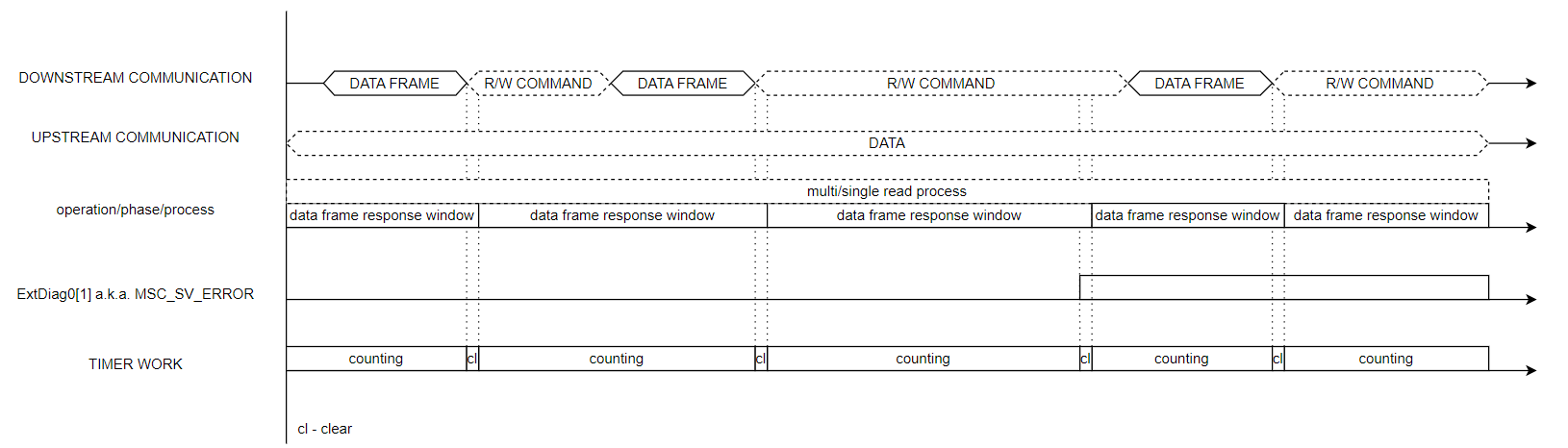
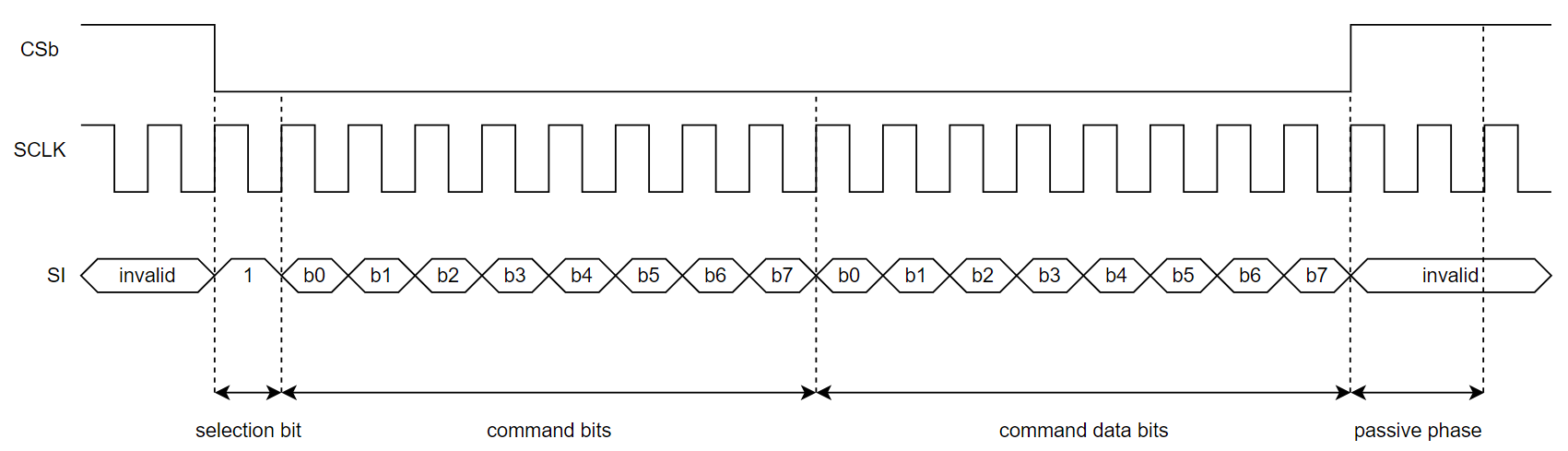
Пример временной диаграммы процесса SUPERVISION FUNCTION:

Диаграмма с примером работы SUPERVISION FUNCTION

\* пунктиром обозначены процессы, которые могут быть / не быть

Процесс передачи должен завершаться пассивной фазой – как минимум 2 периода частоты SCLK, после завершения приёма сигнала, CSb должен быть в состоянии «1». Если для принятого кадра не выдерживается условие пассивной фазы, тогда сработает событие сбоя, поднимется флаг MSC\_SPI\_ERROR в регистре ExtDiag0[0], а все следующие кадры будут игнорироваться как повреждённые до тех пор, пока не будет выполнено условие пассивной фазы.

**DOWNSTREAM COMMUNICATION, COMMAND FRAME**

****Временная диаграмма для COMMAND FRAME:

Временная диаграмма кадра COMMAND FRAME

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 |
| 1 | b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 | b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 | X | X |
|  | COMMAND BITS | | | | | | | | COMMAND DATA BITS | | | | | | | |  |  |

* + - 1. Таблица структуры кадра COMMAND FRAME

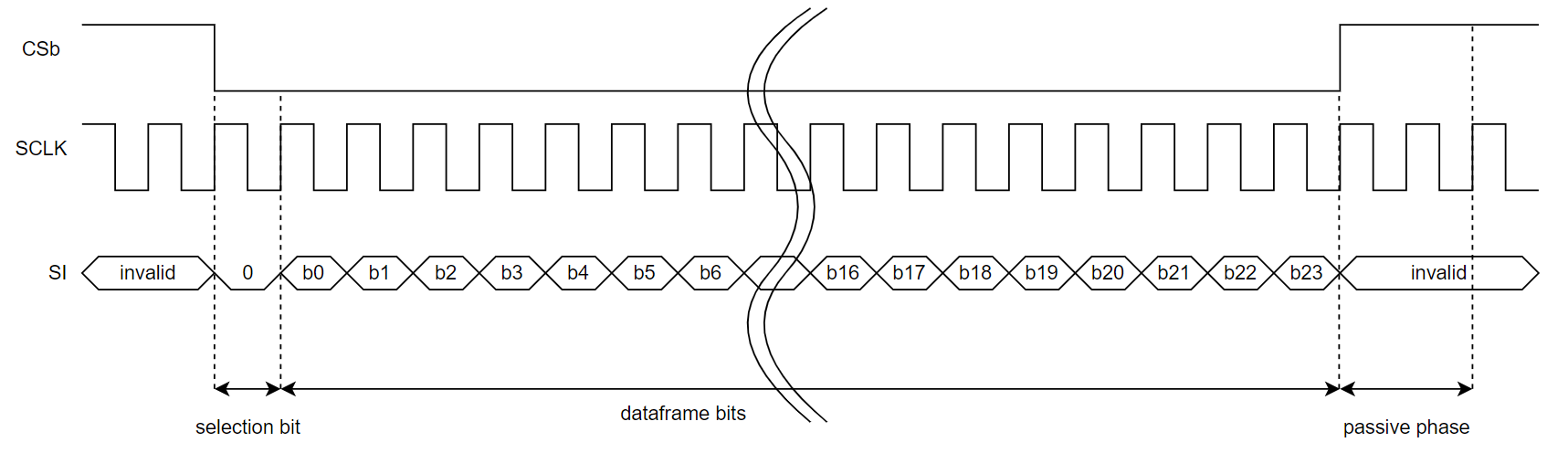
Кадр = 1 (SELECTION BIT = 1) + 8 (COMMAND BITS) + 8 (COMMAND DATA BITS) + 2 (PASSIVE PHASE) = 19 бит.

Поле COMMAND BITS = 1 (b0: «1» – команда на запись, «0» - команда на чтение) + 7 (b1…b7 7-битный адрес)

Младшие значащие биты передаются первыми в полях кадра.

Отсутствует контроль чётности.

**DOWNSTREAM COMMUNICATION, DATA FRAME**

Временная диаграмма для DATA FRAME:

Временная диаграмма кадра DATA FRAME

* + - 1. Таблица структуры кадра DATA FRAME

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1…24 | 25 | 26 |
| 0 | b0…23 | X | X |
|  | DATAFRAME BITS |  |  |

Кадр = 1 (SELECTION BIT = 0) + 24 (DATAFRAME BITS) + 2 (PASSIVE PHASE) = 27 бит.

Младший значащий бит передаётся первым.

Отсутствует контроль чётности.

Содержимое (связано с регистрами Cont0, Cont1, Cont2, см. регистровую таблицу) и размер кадра DATA FRAME:

* + - 1. Таблица сопоставления битов DATAFRAME и силовых выходов

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| DATAFRAME BIT | b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 |
| назначение | IGN\_ON[1] | IGN\_ON[2] | IGN\_ON[3] | IGN\_ON[4] | INJ\_ON[1] | INJ\_ON[2] | INJ\_ON[3] | INJ\_ON[4] |

* + - 1. Таблица сопоставления битов DATAFRAME и силовых выходов

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| DATAFRAME BIT | b8 | b9 | b10 | b11 | b12 | b13 | b14 | b15 |
| назначение | RLY\_ON[1] | RLY\_ON[2] | RLY\_ON[3] | RLY\_ON[4] | RLY\_ON[5] | RLY\_ON[6] | RLY\_ON[7] | RLY\_ON[8] |

* + - 1. Таблица сопоставления битов DATAFRAME и силовых выходов

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| DATAFRAME BIT | b16 | b17 | b18 | b19 | b20 | b21 | b22 | b23 |
| назначение | RLY\_ON[9] | HTR\_ON[1] | HTR\_ON[2] | VLV\_ON[1] | VLV\_ON[2] | VLV\_ON[3] | HB\_ON[1] | HB\_ON[2] |

**От ведомого к ведущему (UPSTREAM COMMUNICATION over SO)**

Работа передатчика осуществляется только после приёма соответствующей команды от ведущего.

Работа передатчика может быть настроена с помощью соответствующих регистров MscConfig0, MscConfig1.

В регистре MscConfig0 управляется / настраивается:

* делитель частоты для SO
* функция SUPERVISION FUNCTION

В регистре MscConfig1 управляется / настраивается:

* режим работы генератора чётности
* формат отправляемых кадров (с/без адресным полем)
* логика поведения поля адреса в кадре адресного формата
* содержимое адресного поля в кадре адресного формата
* режим выхода SO

Для остановки передачи UPSTREAM COMMUNICATION следует отправить команду на запись 8’d5 в регистр Cmd0. Передача завершается сразу как будет получена команда.

Режимы передачи:

• SINGLE READ – режим одиночной передачи содержимого регистровой таблицы по заданному адресу, запущенный ранее принятой специальной командой COMMAND FRAME на чтение. Отправка данных по команде может быть ограничено в зависимости от протекающих процессов (описано далее).

• MULTI READ – режим потоковой передачи содержимого регистровой таблицы по заданному адресу, запущенный ранее принятой специальной командой COMMAND FRAME на запись. Отправка данных по команде может быть ограничено в зависимости от протекающих процессов (описано далее).

Типы отправляемых данных:

• ADDRESSED

• NONADDRESSED

Типы передаваемых данных, отличаются по длине (12 без адресного поля или 16 с адресным полем). Также настраивается и содержимое кадров. Тип передаваемых данных устанавливается с помощью регистровой таблицы.

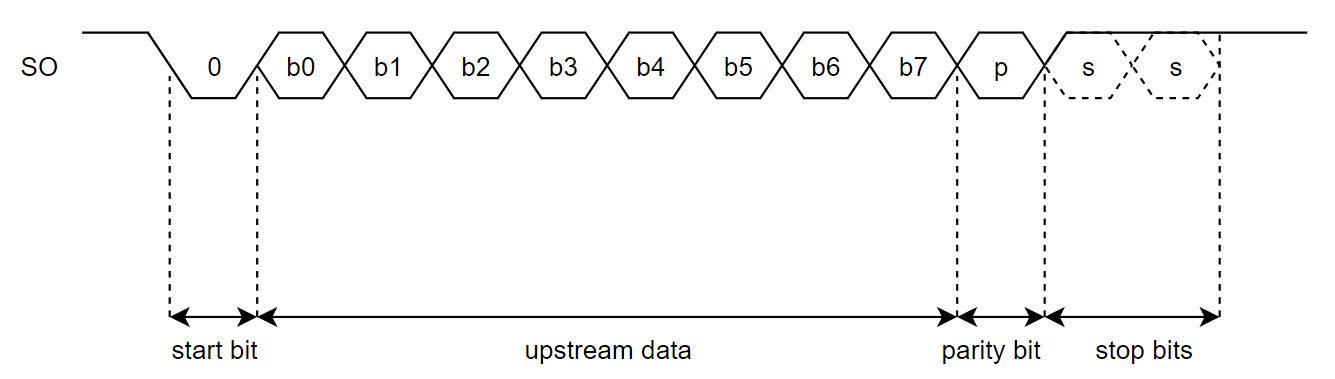
В 16 битном формате (с адресным полем) в режимах SINGLE READ и MULTI READ адресное поле имеет логику:

* + - 1. Таблица поведения адресного поля при событиях приёма/передачи

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| разряды адресного поля | режим адресного поля | протекающий процесс передачи | | | | | |
| SINGLE READ | | | MULTI READ | | |
| событие | | | событие | | |
| нет | пришла команда SINGLE READ | пришла команда на остановку передачи | нет | пришла команда SINGLE READ | пришла команда на остановку передачи |
| A[0]  (overflow) | fixed | соответствует значению MSC\_ADDR\_CFG[0] в регистре MscConfig1 | | | | | |
| non fixed | «0» | взводится «1» до конца передачи | «0» | «0» | взводится «1» до конца передачи всех кадров | «0» |
| A[1]  (busy) | fixed | соответствует значению MSC\_ADDR\_CFG[1] в регистре MscConfig1 | | | | | |
| non fixed | «0» | «0» | «0» | «0» – если кадр последний, «1» - нет | «0» – если кадр последний, «1» - нет | «0» – если кадр последний,  «1» - нет |
| A[3:2]  (counter) | fixed | соответствует значению MSC\_ADDR\_CFG[3:2] в регистре MscConfig1 | | | | | |
| non fixed | «0» | «0» | «0» | A[3:2]++ на каждом кадре | A[3:2]++ на каждом кадре | «0» |

**Тип данных NON ADDRESSED**

Временная диаграмма для NONADDRESSED UPSTREAM FRAME:

****

Временная диаграмма кадра NONADDRESSED UPSTREAM FRAME

* + - 1. Таблица структуры кадра NONADDRESSED UPSTREAM FRAME

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 |
| 0 | b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 | p | 1 | 1 |
|  | UPSTREAM DATA | | | | | | | |  |  |  |

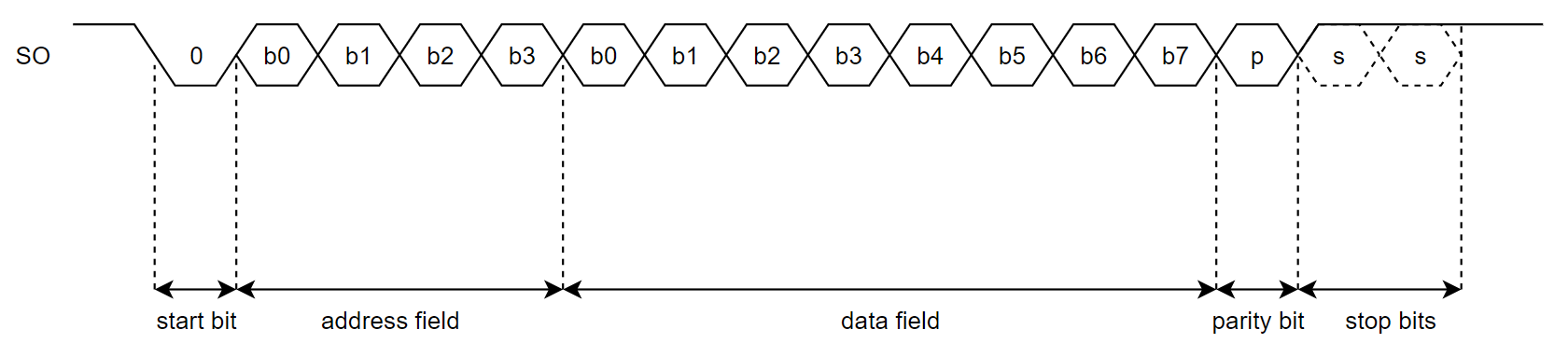
Кадр = 1 (START BIT = 0) + 8 (DATA BITS) + 1 (PARITY BIT для UPSTREAM DATA) + 2 (STOP BITS = 1) = 12 бит

Младший значащий разряд передаётся первым.

Присутствует контроль чётности.

**Тип данных ADDRESSED**

Временная диаграмма для ADDRESSED UPSTREAM FRAME:

****

Временная диаграмма кадра ADDRESSED UPSTREAM FRAME

* + - 1. Таблица структуры кадра ADDRESSED UPSTREAM FRAME

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 |
| 0 | b0 | b1 | b2 | b3 | b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 | p | 1 | 1 |
|  | ADDRESS BITS | | | | DATA BITS | | | | | | | |  |  |  |

Кадр = 1 (START BIT = 0) + 4 (ADDRESS BITS) + 8 (DATA BITS) + 1 (PARITY BIT для DATA BITS) + 2 (STOP BITS = 1) = 16 бит

Младшие значащие разряды в полях кадра передаются первыми.

Присутствует контроль чётности.

**Примеры процессов приёма-передачи**

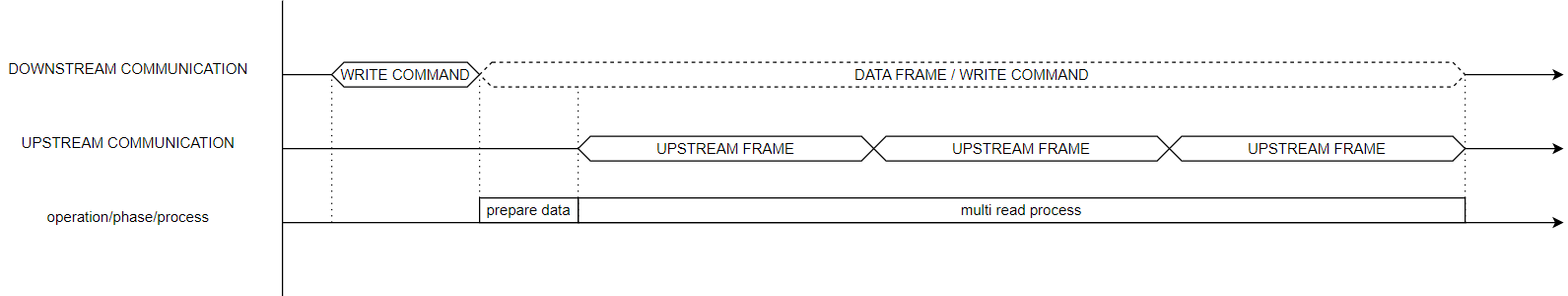
**Режим MULTI READ**

Данный режим передачи активируется DOWNSTREAM COMMAND FRAME на запись в регистр MscRCmd\*. COMMAND FRAME содержит в поле данных 8-битную маску. Каждый бит маски соответствует определённому байту из регистровой таблицы. Далее производится буферизация управляющих и конфигурационных регистров и начинается потоковая передача MULTI READ. Передаются данные в порядке от младшего к старшему по номеру разряда в регистре MULTI READ / маске. Регистры, которые были не указаны (биты маски в «0») в WRITE COMMAND пропускаются. Т.к. допустимы команды на запись в регистровую таблицу, т.е. возможна перенастройка регистров, ранее запущенный процесс передачи MSC будет работать на ранее установленных настройках в регистрах. Возможна остановка процесса потоковой передачи сигналом (инициируется командой записи значения 8’d5 в регистр Cmd0). При остановке процесса передатчик сразу же останавливает передачу - «обрывает» передающийся бит, т.е. со стороны ВЕДУЩЕГО будет принят повреждённый кадр.

В процессе передачи если настроен формат передаваемых кадров с адресным полем, то соответственно реализуется настроенная логика формирования адресного поля.

В течение всего процесса MULTI READ может действовать система отслеживания поведения ведущего по приёму DOWNSTREAM FRAME - SUPERVISION FUNCTION.

Пример временной диаграммы процесса MULTI READ:



\* пунктиром обозначены процессы, которые могут быть / не быть

Временная диаграмма процесса MULTI READ

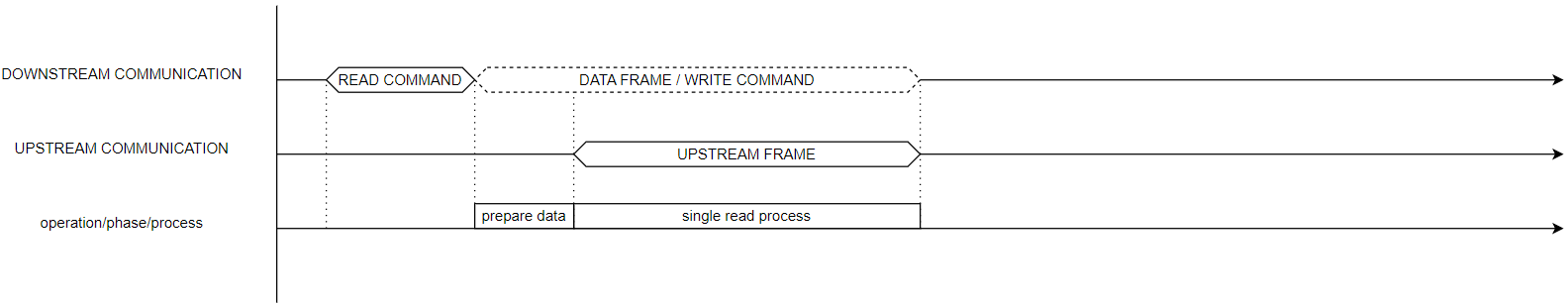
**Режим SINGLE READ**

Данный режим передачи активируется DOWNSTREAM COMMAND FRAME с командой на чтение одиночного регистра. Далее производится буферизация управляющих и конфигурационных регистров и начинается передача SINGLE READ. Т.к. допустимы команды на запись в регистровую таблицу, т.е. возможна перенастройка регистров, ранее запущенный процесс передачи MSC будет работать на ранее установленных настройках в регистрах. Возможна остановка процесса передачи (инициируется командой записи значения 8’d5 в регистр Cmd0). При остановке процесса передатчик сразу же останавливает передачу - «обрывает» передающийся бит, т.е. со стороны ВЕДУЩЕГО будет принят повреждённый кадр.

В процессе передачи если настроен формат передаваемых кадров с адресным полем, то соответственно реализуется настроенная логика формирования адресного поля.

В течение всего процесса MULTI READ может действовать система отслеживания поведения ведущего по приёму DOWNSTREAM FRAME - SUPERVISION FUNCTION.

Пример временной диаграммы процесса SINGLE READ:



\* пунктиром обозначены процессы, которые могут / не могут быть

Временная диаграмма процесса SINGLE READ

1. Регистры и команды

В разделах 13.1 – 13.1.26 указана детальная информация о регистрах и командах ИС. Общая информация о всех регистрах приведена ниже

* 1. Таблица регистров

Сводная таблица регистров указана ниже

* + 1. Регистры управления задействованием силовых выходов

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| DisDrvConfig0 | | **Offset 00H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIS\_DRVB\_CFG\_INJ[4:1] | | | | DIS\_DRVB\_CFG\_IGN[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - * 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DDIS\_DRVB\_CFG\_INJ[4:1] | 7:4 | rw | **Настройка чувствительности силовых транзисторов INJ[4:1] к сигналу DIS\_DRVb.**  1’b0: INJ[i] невосприимчив к DIS\_DRVb  1’b1: оключает INJ[i], если DIS\_DRVb=0  Reset: 4'b1111 |
| DDIS\_DRVB\_CFG\_IGN[4:1] | 3:0 | rw | **Настройка чувствительности силовых транзисторов IGN[4:1] к сигналу DIS\_DRVb.**  1’b0: IGN[i] невосприимчив к DIS\_DRVb  1’b1: оключает IGN[i], если DIS\_DRVb=0  Reset: 4'b1111 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DisDrvConfig1** | | **Offset 01H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DDIS\_DRVB\_CFG\_RLY[8:1] | | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - * 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DDIS\_DRVB\_CFG\_RLY[8:1] | 7 | rw | **Настройка чувствительности силовых транзисторов RLY[8:1] к сигналу DIS\_DRVB.**  1’b0: RLY[i] невосприимчив к DIS\_DRVB  1’b1: оключает RLY[i], если DIS\_DRVB=0  Reset: 8'b1111\_1111 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DisDrvConfig2** | | **Offset 02H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DDIS\_DRVB\_CFG\_HB[2:1] | | DDIS\_DRVB\_CFG\_HTR[2:1] | | DDIS\_DRVB\_CFG\_VLV[3:1] | | | DDIS\_DRVB\_CFG\_RLY[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DDIS\_DRVB\_CFG\_HB[2:1] | 7 | rw | **Настройка чувствительности силовых транзисторов HS\_LS[2:1] к сигналу DIS\_DRVB.**  1’b0: HS\_LS[i] невосприимчив к DIS\_DRVB  1’b1: оключает HS\_LS[i], если DIS\_DRVB=0  Reset: 2'b11 |
| DDIS\_DRVB\_CFG\_HTR[2:1] | 5 | rw | **Настройка чувствительности силовых транзисторов HTR[2:1] к сигналу DIS\_DRVB.**  1’b0: HTR[i] невосприимчив к DIS\_DRVB  1’b1: оключает HTR[i], если DIS\_DRVB=0  Reset: 2'b11 |
| DDIS\_DRVB\_CFG\_VLV[3:1] | 3 | rw | **Настройка чувствительности силовых транзисторов VLV[3:1] к сигналу DIS\_DRVB.**  1’b0: VLV[i] невосприимчив к DIS\_DRVB  1’b1: оключает VLV[i], если DIS\_DRVB=0  Reset: 3'b111 |
| DDIS\_DRVB\_CFG\_RLY[9] | 0 | rw | **Настройка чувствительности силовых транзисторов RLY[9] к сигналу DIS\_DRVB.**  1’b0: RLY[i] невосприимчив к DIS\_DRVB  1’b1: оключает RLY[i], если DIS\_DRVB=0  Reset: 1'b1 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DenConfig0** | | **Offset 03H** | | | **Reset Value 8'h0fH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | DEN\_DRV\_CFG\_IGN[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEN\_DRV\_CFG\_ING[4:1] | 3:0 | rw | **Настройка чувствительности силовых транзисторов IGN[4:1] к DEN\_DRV**  1’b0: IGN[i] невосприимчив к DEN\_DRV  1’b1: оключает IGN[i], если DEN\_DRV =0  Reset: 4'b1111 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DenConfig1** | | **Offset 04H** | | | **Reset Value 8'h1fH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN\_RLY\_  CFG\_RLY[4] | DEN\_DRV\_CFG\_RLY[4] | DEN\_RLY\_CFG\_RLY[3] | DEN\_DRV\_CFG\_RLY[3] | DEN\_RLY\_CFG\_RLY[2] | DEN\_DRV\_CFG\_RLY[2] | DEN\_RLY\_CFG\_RLY[1] | DEN\_DRV\_CFG\_RLY[1] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEN\_RLY\_CFG\_RLY[4] | 7 | rw | **Настройка чувствительности силовых транзисторов RLY[4] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[4] | 6 | rw | **Настройка чувствительности силовых транзисторов RLY[4] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_RLY[3] | 5 | rw | **Настройка чувствительности силовых транзисторов RLY[3] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[3] | 4 | rw | **Настройка чувствительности силовых транзисторов RLY[3] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b1 |
| DEN\_RLY\_CFG\_RLY[2] | 3 | rw | **Настройка чувствительности силовых транзисторов RLY[2] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b1 |
| DEN\_DRV\_CFG\_RLY[2] | 2 | rw | **Настройка чувствительности силовых транзисторов RLY[2] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b1 |
| DEN\_RLY\_CFG\_RLY[1] | 1 | rw | **Настройка чувствительности силовых транзисторов RLY[1] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b1 |
| DEN\_DRV\_CFG\_RLY[1] | 0 | rw | **Настройка чувствительности силовых транзисторов RLY[1] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b1 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DenConfig2** | | **Offset 05H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN\_RLY\_CFG\_RLY[8] | DEN\_DRV\_CFG\_RLY[8] | DEN\_RLY\_CFG\_RLY[7] | DEN\_DRV\_CFG\_RLY[7] | DEN\_RLY\_CFG\_RLY[6] | DEN\_DRV\_CFG\_RLY[6] | DEN\_RLY\_CFG\_RLY[5] | DEN\_DRV\_CFG\_RLY[5] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEN\_RLY\_CFG\_RLY[8] | 7 | rw | **Настройка чувствительности силовых транзисторов RLY[8] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[8] | 6 | rw | **Настройка чувствительности силовых транзисторов RLY[8] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_RLY[7] | 5 | rw | **Настройка чувствительности силовых транзисторов RLY[7] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[7] | 4 | rw | **Настройка чувствительности силовых транзисторов RLY[7] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_RLY[6] | 3 | rw | **Настройка чувствительности силовых транзисторов RLY[6] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[6] | 2 | rw | **Настройка чувствительности силовых транзисторов RLY[6] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_RLY[5] | 1 | rw | **Настройка чувствительности силовых транзисторов RLY[5] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[5] | 0 | rw | **Настройка чувствительности силовых транзисторов RLY[5] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DenConfig3** | | **Offset 06H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN\_RLY\_CFG\_VLV[3] | DEN\_DRV\_CFG\_VLV[3] | DEN\_RLY\_CFG\_VLV[2] | DEN\_DRV\_CFG\_VLV[2] | DEN\_RLY\_CFG\_VLV[1] | DEN\_DRV\_CFG\_VLV[1] | DEN\_RLY\_CFG\_RLY[9] | DEN\_DRV\_CFG\_RLY[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEN\_RLY\_CFG\_VLV[3] | 7 | rw | **Настройка чувствительности силовых транзисторов VLV[3] к DEN\_RLY**  1’b0: VLV[i] невосприимчив к DEN\_RLY  1’b1: оключает VLV[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_VLV[3] | 6 | rw | **Настройка чувствительности силовых транзисторов VLV[3] к DEN\_DRV**  1’b0: VLV[i] невосприимчив к DEN\_DRV  1’b1: оключает VLV[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_VLV[2] | 5 | rw | **Настройка чувствительности силовых транзисторов VLV[2] к DEN\_RLY**  1’b0: VLV[i] невосприимчив к DEN\_RLY  1’b1: оключает VLV[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_VLV[2] | 4 | rw | **Настройка чувствительности силовых транзисторов VLV[2] к DEN\_DRV**  1’b0: VLV[i] невосприимчив к DEN\_DRV  1’b1: оключает VLV[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_VLV[1] | 3 | rw | **Настройка чувствительности силовых транзисторов VLV[1] к DEN\_RLY**  1’b0: VLV[i] невосприимчив к DEN\_RLY  1’b1: оключает VLV[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_VLV[1] | 2 | rw | **Настройка чувствительности силовых транзисторов VLV[1] к DEN\_DRV**  1’b0: VLV[i] невосприимчив к DEN\_DRV  1’b1: оключает VLV[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_RLY[9] | 1 | rw | **Настройка чувствительности силовых транзисторов RLY[9] к DEN\_RLY**  1’b0: RLY[i] невосприимчив к DEN\_RLY  1’b1: оключает RLY[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_RLY[9] | 0 | rw | **Настройка чувствительности силовых транзисторов RLY[9] к DEN\_DRV**  1’b0: RLY[i] невосприимчив к DEN\_DRV  1’b1: оключает RLY[i], если DEN\_DRV=0  Reset: 1'b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DenConfig4** | | **Offset 07H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DEN\_RLY\_CFG\_HB[2] | DEN\_DRV\_CFG\_HB[2] | DEN\_RLY\_CFG\_HB[1] | DEN\_DRV\_CFG\_HB[1] | DEN\_RLY\_CFG\_HTR[2] | DEN\_DRV\_CFG\_HTR[2] | DEN\_RLY\_CFG\_HTR[1] | DEN\_DRV\_CFG\_HTR[1] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEN\_RLY\_CFG\_HB[2] | 7 | rw | **Настройка чувствительности силовых транзисторов HS\_LS[2] к DEN\_RLY**  1’b0: HS\_LS[i] невосприимчив к DEN\_RLY  1’b1: оключает HS\_LS[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_HB[2] | 6 | rw | **Настройка чувствительности силовых транзисторов HS\_LS[2] к DEN\_DRV**  1’b0: HS\_LS[i] невосприимчив к DEN\_DRV  1’b1: оключает HS\_LS[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_HB[1] | 5 | rw | **Настройка чувствительности силовых транзисторов HS\_LS[1] к DEN\_RLY**  1’b0: HS\_LS[i] невосприимчив к DEN\_RLY  1’b1: оключает HS\_LS[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_HB[1] | 4 | rw | **Настройка чувствительности силовых транзисторов HS\_LS[1] к DEN\_DRV**  1’b0: HS\_LS[i] невосприимчив к DEN\_DRV  1’b1: оключает HS\_LS[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_HTR[2] | 3 | rw | **Настройка чувствительности силовых транзисторов HTR[2] к DEN\_RLY**  1’b0: HTR[i] невосприимчив к DEN\_RLY  1’b1: оключает HTR[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_HTR[2] | 2 | rw | **Настройка чувствительности силовых транзисторов HTR[2] к DEN\_DRV**  1’b0: HTR[i] невосприимчив к DEN\_DRV  1’b1: оключает HTR[i], если DEN\_DRV=0  Reset: 1'b0 |
| DEN\_RLY\_CFG\_HTR[1] | 1 | rw | **Настройка чувствительности силовых транзисторов HTR[1] к DEN\_RLY**  1’b0: HTR[i] невосприимчив к DEN\_RLY  1’b1: оключает HTR[i], если DEN\_RLY=0  Reset: 1'b0 |
| DEN\_DRV\_CFG\_HTR[1] | 0 | rw | **Настройка чувствительности силовых транзисторов HTR[1] к DEN\_DRV**  1’b0: HTR[i] невосприимчив к DEN\_DRV  1’b1: оключает HTR[i], если DEN\_DRV=0  Reset: 1'b0 |

* + 1. Регистры управления активацией силовых выходов

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OEConfig0** | | **Offset 08H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| INJ\_OE[4:1] | | | | IGN\_OE[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| INJ\_OE[4:1] | 7:4 | rw | **Интерфейсная активация\деактивация управления для INJ[4:1]**  1’b0: деактивировать управление INJ[i]  1’b1: активировать управление INJ[i]  Reset: 4'b0000 |
| IGN\_OE[4:1] | 3:0 | rw | **Интерфейсная активация\деактивация управления для IGN[4:1]**  1’b0: деактивировать управление IGN[i]  1’b1: активировать управление IGN[i]  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OEConfig1** | | **Offset 09H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_OE[8:1] | | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_OE[8:1] | 7 | rw | **Интерфейсная активация\деактивация управления для RLY[8:1]**  1’b0: деактивировать управление RLY[i]  1’b1: активировать управление RLY[i]  Reset: 8'b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OEConfig2** | | **Offset 0AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | VLV\_OE[3:1] | | | HTR\_OE[2:1] | | RLY\_OE[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VLV\_OE[3:1] | 5:3 | rw | **Интерфейсная активация\деактивация управления для VLV[3:1]**  1’b0: деактивировать управление VLV[i]  1’b1: активировать управление VLV[i]  Reset: 3'b000 |
| HTR\_OE[2:1] | 2:1 | rw | **Интерфейсная активация\деактивация управления для HTR[2:1]**  1’b0: деактивировать управление HTR[i]  1’b1: активировать управление HTR[i]  Reset: 2'b00 |
| RLY\_OE[9] | 0 | rw | **Интерфейсная активация\деактивация управления для RLY[8:1]**  1’b0: деактивировать управление RLY[i]  1’b1: активировать управление RLY[i]  Reset: 1'b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OEConfig3** | | **Offset 0BH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | LS\_OE[2:1] | | HS\_OE[2:1] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| LS\_OE[2:1] | 3:2 | rw | **Интерфейсная активация\деактивация управления для HS\_LS[2:1] в режиме LS**  1’b0: деактивировать управление HS\_LS[i]  1’b1: активировать управление HS\_LS[i]  Reset: 2'b00 |
| HS\_OE[2:1] | 1:0 | rw | **Интерфейсная активация\деактивация управления для HS\_LS[2:1] в режиме HS**  1’b0: деактивировать управление HS\_LS[i]  1’b1: активировать управление HS\_LS[i]  Reset: 2'b00 |

* + 1. Регистры выбора способа управления силовыми выходами

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DDConfig0** | | **Offset 0CH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| INJ\_DD[4:1] | | | | IGN\_DD[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| INJ\_DD[4:1] | 7:4 | rw | **Выбор способа управления силовым транзистором INJ[i]**  1’b0: Через SPI/MSC (INJ\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 4'b0000 |
| IGN\_DD[4:1] | 3:0 | rw | **Выбор способа управления силовым транзистором IGN[i]**  1’b0: Через SPI/MSC (IGN\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DDConfig1** | | **Offset 0DH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_DD[8:1] | | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_DD[8:1] | 7:0 | rw | **Выбор способа управления силовым транзистором RLY[i]**  1’b0: Через SPI/MSC (RLY\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 8'b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DDConfig2** | | **Offset 0EH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| HB\_DD[2:1] | | VLV\_DD[3:1] | | | HTR\_DD[2:1] | | RLY\_DD[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HB\_DD[2:1] | 7:6 | rw | **Выбор способа управления силовым транзистором HS\_LS[i]**  1’b0: Через SPI/MSC (HB\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 2'b00 |
| VLV\_DD[3:1] | 5:3 | rw | **Выбор способа управления силовым транзистором VLV[i]**  1’b0: Через SPI/MSC (VLV\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 3'b000 |
| HTR\_DD[2:1] | 2:1 | rw | **Выбор способа управления силовым транзистором HTR[i]**  1’b0: Через SPI/MSC (HTR\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 2'b00 |
| RLY\_DD[9] | 0 | rw | **Выбор способа управления силовым транзистором RLY[i]**  1’b0: Через SPI/MSC (RLY\_ON[i])  1’b1: Через вхожд непосредственного управления (IN[i])  Reset: 1'b0 |

* + 1. Регистры управления силовыми выходами через интерфейс SPI/MSC

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Cont0** | | **Offset 0FH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| INJ\_ON[4:1] | | | | IGN\_ON[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| INJ\_ON[4:1] | 7:4 | rw | **Установка значения силового транзистора INJ[4:1] через SPI/MSC**  1’b0: OFF INJ[i]  1’b1: ON INJ[i]  Reset: 4'b0000 |
| IGN\_ON[4:1] | 3:0 | rw | **Установка значения силового транзистора IGN[4:1] через SPI/MSC** 1’b0: OFF IGN[i]  1’b1: ON IGN[i]  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Cont1** | | **Offset 10H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_ON[8] | | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_ON[8:1] | 7:0 | rw | **Установка значения силового транзистора RLY[8:1] через SPI/MSC**  1’b0: OFF RLY[i]  1’b1: ON RLY[i]  Reset: 8'b0000\_00000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Cont2** | | **Offset 11H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| HB\_ON[2:1] | | VLV\_ON[3:1] | | | HTR\_ON[2:1] | | RLY\_ON[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HB\_ON[2:1] | 7:6 | rw | **Установка значения силового транзистора HS\_LS[2:1] через SPI/MSC**  1’b0: OFF HS\_LS[i]  1’b1: ON HS\_LS[i]  Reset: 2'b00 |
| VLV\_ON[3:1] | 5:3 | rw | **Установка значения силового транзистора VLV[3:1] через SPI/MSC**  1’b0: OFF VLV[i]  1’b1: ON VLV[i]  Reset: 3'b000 |
| HTR\_ON[2:1] | 2:1 | rw | **Установка значения силового транзистора HTR[2:1] через SPI/MSC**  1’b0: OFF HTR[i]  1’b1: ON HTR[i]  Reset: 2'b00 |
| RLY\_ON[9] | 0 | rw | **Установка значения силового транзистора RLY[9] через SPI/MSC**  1’b0: OFF RLY[i]  1’b1: ON RLY[i]  Reset: 1'b0 |

* + 1. Регистр настройки работы выходов совмещённых ключей (полумостов)

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **BRIConfig** | | **Offset 12H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | HS\_LS\_MODE[2:1] | | FW\_MODE[2:1] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HS\_LS\_MODE[2:1] | 3:2 | rw | **Выбор управления полумостом HS\_LS [2:1]**  1’b0: через нижний транзистор LS[i]  1’b1: через верхний транзистор HS[i]  Reset: 2'b00 |
| FW\_MODE[2:1] | 1:0 | rw | **Конфигурация режима FREE WHEELING**  1’b0: не активен для HS\_LS[i]  1’b1: активен для HS\_LS[i]  Reset: 2'b00 |

* + 1. Регистр активации и настройки диагностики отсутствия нагрузки двухтактных выходов IGN1-IGN4

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **IgnDiagConfig** | | **Offset 13H** | | | **Reset Value 8'h05H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | | SEL\_OL\_TH\_IGN[1:0] | | EN\_DIAG\_OL\_IGN |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| SEL\_OL\_TH\_IGN[1:0] | 2:1 | rw | **Конфигурация порогового тока для диагностики потери нагрузки силовых транзисторов IGN[4:1]**  2’b00: 740uА  2’b01: 100uА  2’b10: 1mА  2’b11: 360uA  Reset: 2'b10 |
| EN\_DIAG\_OL\_IGN | 0 | rw | **Конфигурация диагностики потери нагрузки силовых транзисторов IGN[4:1]**  1’b0: не активна  1’b1: активна  Reset: 1'b1 |

* + 1. Регистры конфигурации защиты и диагностики силовых ключей

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OutDiagConfig0** | | **Offset 14H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIAG\_INJ[4] [1:0] | | DIAG\_INJ[3] [1:0] | | DIAG\_INJ[2][1:0] | | DIAG\_INJ[1][1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIAG\_INJ[4] [1:0] | 7:6 | rw | **Конфигурация диагностики силового транзистора INJ[4]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_INJ[3] [1:0] | 5:4 | rw | **Конфигурация диагностики силового транзистора INJ[3]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_INJ[2][1:0] | 3:2 | rw | **Конфигурация диагностики силового транзистора INJ[2]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_INJ[1][1:0] | 1:0 | rw | **Конфигурация диагностики силового транзистора INJ[1]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OutDiagConfig1** | | **Offset 15H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIAG\_RLY[4][1:0] | | DIAG\_RLY[3][1:0] | | DIAG\_RLY[2][1:0] | | DIAG\_RLY[1][1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIAG\_RLY[4][1:0] | 7:6 | rw | **Конфигурация диагностики силового транзистора RLY[4]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[3][1:0] | 5:4 | rw | **Конфигурация диагностики силового транзистора RLY[3]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[2][1:0] | 3:2 | rw | **Конфигурация диагностики силового транзистора RLY[2]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[1][1:0] | 1:0 | rw | **Конфигурация диагностики силового транзистора RLY[1]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OutDiagConfig2** | | **Offset 16H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIAG\_RLY[8][1:0] | | DIAG\_RLY[7][1:0] | | DIAG\_RLY[6][1:0] | | DIAG\_RLY[5][1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIAG\_RLY[8][1:0] | 7:6 | rw | **Конфигурация диагностики силового транзистора RLY[8]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[7][1:0] | 5:4 | rw | **Конфигурация диагностики силового транзистора RLY[7]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[6][1:0] | 3:2 | rw | **Конфигурация диагностики силового транзистора RLY[6]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[5][1:0] | 1:0 | rw | **Конфигурация диагностики силового транзистора RLY[5]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OutDiagConfig3** | | **Offset 17H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIAG\_VLV[3][1:0] | | DIAG\_VLV[2][1:0] | | DIAG\_VLV[1][1:0] | | DIAG\_RLY[9][1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIAG\_VLV[3][1:0] | 7:6 | rw | **Конфигурация диагностики силового транзистора VLV[3]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_VLV[2][1:0] | 5:4 | rw | **Конфигурация диагностики силового транзистора VLV[2]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_VLV[1][1:0] | 3:2 | rw | **Конфигурация диагностики силового транзистора VLV[1]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_RLY[9][1:0] | 1:0 | rw | **Конфигурация диагностики силового транзистора RLY[9]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OutDiagConfig4** | | **Offset 18H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIAG\_HB[2][1:0] | | DIAG\_HB[1][1:0] | | DIAG\_HTR[2][1:0] | | DIAG\_HTR[1][1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIAG\_HB[2][1:0] | 7:6 | rw | **Конфигурация диагностики силового транзистора HS\_LS[2]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю/питание и потери нагрузки  Reset: 2'b11 |
| DIAG\_HB[1][1:0] | 5:4 | rw | **Конфигурация диагностики силового транзистора HS\_LS[1]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю/питание и потери нагрузки  Reset: 2'b11 |
| DIAG\_HTR[2][1:0] | 3:2 | rw | **Конфигурация диагностики силового транзистора HTR[2]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |
| DIAG\_HTR[1][1:0] | 1:0 | rw | **Конфигурация диагностики силового транзистора HTR[1]**  2’b00: диагностика отключена  2’b01: диагностика отключена  2’b10: диагностика короткого замыкания на землю  2’b11: диагностика короткого замыкания на землю и потери нагрузки  Reset: 2'b11 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CurrLimConfig0** | | **Offset 19H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | CURR\_LIM\_INJ[4:1] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| CURR\_LIM\_INJ[4:1] | 3:0 | rw | **Конфигурация режима работы силового транзистора INJ[i] в случае превышения по току**  1’b0: отключить транзистор INJ[i]  1’b1: работать в режиме ограничения по току  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CurrLimConfig1** | | **Offset 1AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| CURR\_LIM\_RLY[8:1] | | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| CURR\_LIM\_RLY[8:1] | 7:0 | rw | **Конфигурация режима работы силового транзистора RLY[i] в случае превышения по току**  1’b0: отключить транзистор RLY[i]  1’b1: работать в режиме ограничения по току  Reset: 8'b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CurrLimConfig2** | | **Offset 1BH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| CURR\_LIM\_HB\_LS[2:1] | | CURR\_LIM\_HTR[2:1] | | CURR\_LIM\_VLV[3:1] | | | CURR\_LIM\_RLY[9] |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| CURR\_LIM\_HB\_LS[2:1] | 7:6 | rw | **Конфигурация режима работы силового транзистора HS\_LS[i] в случае превышения по току на ключе LS[i]**  1’b0: отключить транзистор INJ[i]  1’b1: работать в режиме ограничения по току  Reset: 2'b00 |
| CURR\_LIM\_HTR[2:1] | 5:4 | rw | **Конфигурация режима работы силового транзистора HTR[i] в случае превышения по току**  1’b0: отключить транзистор HTR[i]  1’b1: работать в режиме ограничения по току  Reset: 2'b00 |
| CURR\_LIM\_VLV[3:1] | 3:1 | rw | **Конфигурация режима работы силового транзистора VLV[i] в случае превышения по току**  1’b0: отключить транзистор VLV[i]  1’b1: работать в режиме ограничения по току  Reset: 3'b000 |
| CURR\_LIM\_RLY[9] | 0 | rw | **Конфигурация режима работы силового транзистора RLY[i] в случае превышения по току**  1’b0: отключить транзистор RLY[i]  1’b1: работать в режиме ограничения по току  Reset: 1'b0 |

* + 1. Регистр настройки отложенного выключения

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DlyOffConfig** | | **Offset 1CH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | DEL\_OFF\_HB[2:1] | | DEL\_OFF\_RLY[3:1] | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DEL\_OFF\_HB[2:1] | 4:3 | rw | **Конфигурация режима позднего отключения силового транзистора HS\_LS[i] при управлении через верхний ключ HS[i] в случае VDD5\_UV, VDD5\_OV, MSC\_SV\_ERROR, WD\_FAIL, RSTB=0**  1’b0: режим не активен  1’b1: режим активен  Reset: 2'b00 |
| DEL\_OFF\_RLY[3:1] | 2:0 | rw | **Конфигурация режима позднего отключения силового транзистора RLY[i] в случае VDD5\_UV, VDD5\_OV, MSC\_SV\_ERROR, WD\_FAIL, RSTB=0. (доступно для RLY[3:1])**  1’b0: режим не активен  1’b1: режим активен  Reset: 3'b000 |

* + 1. Регистры настройки назначения входов прямого управления

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig0** | | **Offset 1DH** | | | **Reset Value 8'h21H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| INJ\_IN2[3:0] | | | | INJ\_IN1[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| INJ\_IN2 | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора INJ[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0010 |
| INJ\_IN1 | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора INJ[1]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0001 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig1** | | **Offset 1EH** | | | **Reset Value 8'h43H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| INJ\_IN4[3:0] | | | | INJ\_IN3[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| INJ\_IN4 | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора INJ[4]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0100 |
| INJ\_IN3 | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора INJ[3]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0011 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig2** | | **Offset 1FH** | | | **Reset Value 8'hbaH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| IGN\_IN2[3:0] | | | | IGN\_IN1[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| IGN\_IN2 | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора IGN[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1011 |
| IGN\_IN1 | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора IGN[1]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1010 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig3** | | **Offset 20H** | | | **Reset Value 8'hdcH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| IGN\_IN4[3:0] | | | | IGN\_IN3[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| IGN\_IN4[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора IGN[4]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1101 |
| IGN\_IN3[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора IGN[3]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1100 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig4** | | **Offset 21H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| HTR\_IN2[3:0] | | | | HTR\_IN1[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HTR\_IN2[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора HTR[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |
| HTR\_IN1[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора HTR[1]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig5** | | **Offset 22H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| HB\_IN2[3:0] | | | | HB\_IN1[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HB\_IN2[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора HS\_LS[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |
| HB\_IN1[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора HS\_LS[1]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig6** | | **Offset 23H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_IN2[3:0] | | | | RLY\_IN1[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_IN2[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |
| RLY\_IN1[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[1]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig7** | | **Offset 24H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_IN4[3:0] | | | | RLY\_IN3[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_IN4[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[4]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |
| RLY\_IN3[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[3]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig8** | | **Offset 25H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_IN6[3:0] | | | | RLY\_IN5[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_IN6[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[6]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |
| RLY\_IN5[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[5]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig9** | | **Offset 26H** | | | **Reset Value 8'h80H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RLY\_IN8[3:0] | | | | RLY\_IN7[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RLY\_IN8[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[8]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1000 |
| RLY\_IN7[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[7]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig10** | | **Offset 27H** | | | **Reset Value 8'h59H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VLV\_IN1[3:0] | | | | RLY\_IN9[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VLV\_IN1[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора VLV[]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0101 |
| RLY\_IN9[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора RLY[9]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b1001 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **DinConfig11** | | **Offset 28H** | | | **Reset Value 8'h76H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VLV\_IN3[3:0] | | | | VLV\_IN2[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VLV\_IN3[3:0] | 7:4 | rw | **Выбор входа непосредственного управления для силового транзистора VLV[3]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0111 |
| VLV\_IN2[3:0] | 3:0 | rw | **Выбор входа непосредственного управления для силового транзистора VLV[2]**  4’b0001: IN[1] 4’b1000: IN[8]  4’b0010: IN[2] 4’b1001: IN[9]  4’b0011: IN[3] 4’b1010: IN[10]  4’b0100: IN[4] 4’b1011: IN[11]  4’b0101: IN[5] 4’b1100: IN[12]  4’b0110: IN[6] 4’b1101: IN[13]  4’b0111: IN[7] def: 1’b0  Reset: 4'b0110 |

* + 1. Регистры конфигурации сторожевых таймеров

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **WDConfig0** | | **Offset 29H** | | | **Reset Value 8'h20H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | VRS\_WD\_EN | VRS\_WD\_DURATION[1:0] | | WD\_DURATION[3:0] | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VRS\_WD\_EN | 6 | rw | **Активация сторожевого таймера ДПКВ VRS WD**  1’b0: VRS WD не активен  1’b1: VRS WD активен  Reset: 1'b0 |
| VRS\_WD\_DURATION[1:0] | 5:4 | rw | **Конфигурация длительности ожидания сторожевого таймера ДПКВ VRS WD**  2’b00: 44 мс  2’b01: 66 мс  2’b10: 88 мс  2’b11: 110 мс  Reset: 2'b10 |
| WD\_DURATION[3:0] | 3:0 | rw | **Конфигурация длительности ожидания WD ответа**  4’b0000: WD отключен  4’b0001: 1 мс  4’b0010: 2 мс  4’b0011: 3 мс  4’b0100: 4 мс  4’b0101: 6 мс  4’b0110: 8 мс  4’b0111: 12 мс  4’b1000: 16 мс  4’b1001: 24 мс  4’b1010: 32 мс  4’b1011: 64 мс  4’b1100: 128 мс  4’b1101: 256 мс  4’b1110: 512 мс  4’b1111: 1024 мс  Reset: 4'b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **WDConfig1** | | **Offset 2AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | SPI\_RST\_ERR\_FS | SPI\_RFH\_CNT\_CFG[1:0] | | SPI\_ERR\_CNT\_CFG[1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| SPI\_RST\_ERR\_FS | 4 | rw | **Конфигурация порога ресет счетчика WD**  1’b0: 6 переполнений счетчика ошибок WD  1’b1: 2 переполнения счетчика ошибок WD  Reset: 1'b0 |
| SPI\_RFH\_CNT\_CFG[1:0] | 3:2 | rw | **Конфигурация порога ресет счетчика WD**  2’b00: 6 ошибок WD  2’b01: 6 ошибок WD  2’b10: 4 ошибки WD  2’b11: 2 ошибки WD  Reset: 2'b00 |
| SPI\_ERR\_CNT\_CFG[1:0] | 1:0 | rw | **Конфигурация порога ресет счетчика WD**  2’b00: 6 успехов WD  2’b01: 6 успехов WD  2’b10: 4 успеха WD  2’b11: 2 успеха WD  Reset: 2'b00 |

* + 1. Регистры конфигурации блока обработки сигналов ДПКВ

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **VrsConfig0** | | **Offset 2BH** | | | **Reset Value 8'h02H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VRSO\_SPI\_CTRL | VRSO\_SPI\_CTRL\_MODE | VRS\_TEST\_CFG[1:0] | | VRS\_REF[1:0] | | VRS\_MODE\_CFG[1:0] | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VRSO\_SPI\_CTRL | 7 | rw | **Установка значения выхода VROUT во время непосредственного управления через SPI/ MSC интерфейс**  1’b0: 1’b0  1’b1: 1’b1  Reset: 1'b0 |
| VRSO\_SPI\_CTRL\_MODE | 6 | rw | **Конфигурация режима непосредственного управления выходом VROUT через SPI/ MSC интерфейс**  1’b0: не активный  1’b1: активный  Reset: 1'b0 |
| VRS\_TEST\_CFG | 5:4 | rw | **Конфигурация режима диагностики датчика ДПКВ**  2’b00: режим полной диагностики  2’b01: режим диагностики короткого замыкания на землю  2’b10: режим диагностики короткого замыкания на батарею  2’b11: режим диагностики потери нагрузки  Reset: 2'b00 |
| VRS\_REF | 3:2 | rw | **Конфигурация порога детектирования сигнала с датчика ДПКВ в ручном режиме работы**  2’b00: 50 мВ  2’b01: 150 мВ  2’b10: 350 мВ  2’b11: 550 мВ  Reset: 2'b00 |
| VRS\_MODE\_CFG | 1:0 | rw | **Конфигурация режима работы датчика ДПКВ**  2’b00: ручной режим  2’b01: режим датчика Холла  2’b10: автоматический режим  2’b11: режим диагностики  Reset: 2'b10 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **VrsConfig1** | | **Offset 2CH** | | | **Reset Value 8'h78H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VRSO\_EN | VRSEFF | VRSFF | VRSRF | VRSM | VRSF[2:0] | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VRSO\_EN | 7 | rw | **Активация\ деактивация выходного буфера сигнала VROUT**  1’b0: не активный  1’b1: активный  Reset: 1'b0 |
| VRSEFF | 6 | rw | **Активация\ деактивация фильтрации сигнала с ДПКВ по заднему фронту с маскированием**  1’b0: не активный  1’b1: активный  Reset: 1'b1 |
| VRSFF | 5 | rw | **Активация\ деактивация фильтрации сигнала с ДПКВ по заднему фронту**  1’b0: не активный  1’b1: активный  Reset: 1'b1 |
| VRSRF | 4 | rw | **Активация\ деактивация фильтрации сигнала с ДПКВ по переднему фронту**  1’b0: не активный  1’b1: активный  Reset: 1'b1 |
| VRSM | 3 | rw | **Конфигурация режима фильтрации сигнала с ДПКВ**  1’b0: адаптивный  1’b1: ручной  Reset: 1'b1 |
| VRSF[2:0] | 2:0 | rw | **Конфигурация времени фильтрации сигнала с ДПКВ в ручном режиме фильтрации**  3’b000: 2 мкс  3’b001: 4 мкс  3’b010: 8 мкс  3’b011: 16 мкс  3’b100: 32 мкс  3’b101: 64 мкс  3’b110: 128 мкс  3’b111: 200 мкс  Reset: 3'b000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **VrsConfig2** | | **Offset 2DH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | VRS\_OL\_DIAG | | | | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VRS\_OL\_DIAG[6:0] | 6:0 | rw | **Конфигурация величины нагрузочного тока для диагностики обрыва датчика ДПКВ**  Reset: 7'b000\_0000 |

* + 1. Регистры конфигурации MSC интерфейса

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscConfig0** | | **Offset 2EH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | MSC\_SV\_EN | MSC\_CLK\_DIV\_CFG | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| MSC\_SV\_EN | 3 | rw | **Активация SV функции интерфейса MSC**  1’b0: не активна  1’b1: активна  Reset: 1'b0 |
| MSC\_CLK\_DIV\_CFG | 2:0 | rw | **Конфигурация делителя частоты SCLK для MSC UPSTREM посылок**  3'b000: в 64  3'b001: в 4  3'b010: в 8  3'b011: в 16  3'b100: в 32  3'b101: в 64  3'b110: в 128  3'b111: в 256  Reset: 3'b000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscConfig1** | | **Offset 2FH** | | | **Reset Value 8'h01H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OD\_MISO | MSC\_ADDR\_CFG | | | | MSC\_ADDR\_MODE | MSC\_UP\_FRAME | MSC\_CRC\_CFG |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OD\_MISO | 7 | rw | **Активация режима OpenDrain интерфейса MSC**  1’b0: не активен  1’b1: активен  Reset: 1'b0 |
| MSC\_ADDR\_CFG | 6:3 | rw | **Установка значения адресного поля при выборе MSC\_ADDR\_MODE=1**  Reset: 4’b0000 |
| MSC\_ADDR\_MODE | 2 | rw | **Конфигурация режима установки адресного поля**  1’b0: Автоматический  1’b1: Фиксированный  Reset: 1'b0 |
| MSC\_UP\_FRAME | 1 | rw | **Конфигурация UPSTREAM посылки**  1’b0: без адресного поля  1’b1: с адресным полем  Reset: 1'b0 |
| MSC\_CRC\_CFG | 0 | rw | **Конфигурация бита четности**  1’b0: Нечетный  1’b1: Четный  Reset: 1'b1 |

* + 1. Регистр конфигурации аналогового мультиплексора AOUT

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **AoutConfig** | | **Offset 30H** | | | **Reset Value 8'h10H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | VPWR\_RNG | VDDIO\_RNG | | AMUX | | | |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VPWR\_RNG | 6 | rw | **Конфигурация порогов напряжения VPWR**  1’b0: диагностика пониженного и повышенного напряжения для 12В бортсети  1’b1: диагностика пониженного и повышенного напряжения для 24В бортсети  Reset:1’b0 |
| VDDIO\_RNG | 5:4 | rw | **Конфигурация порогов напряжения VDDIO**  2’b00: диагностика пониженного напряжения для 3,3B, диагностика повышенного напряжения для 3,3B  2’b01: диагностика пониженного напряжения для 3,3В, диагностика повышенного напряжения для 5,0В  2’b10: диагностика пониженного напряжения для 5,0B, диагностика повышенного напряжения для 3,3B  2’b11: диагностика пониженного напряжения для 5,0B, диагностика повышенного напряжения для 5,0В  Reset:2’b01 |
| AMUX[3:0] | 3:0 | rw | **Конфигурация вывода аналогового мультиплексора:**  4’b0000: выход AOUT находится в состоянии с высоким сопротивлением  4’b0001: Напряжение с выхода дифференциального усилителя блока обработки сигналов ДПКВ  4’b0010: Напряжение пропорциональное питающему напряжению VDD5  4’b0011: Напряжение пропорциональное питающему напряжению VDDIO  4’b0100: Напряжение пропорциональное питающему напряжению VPWR  4’b0101: Напряжение пропорциональное средней температуре кристалла  Reset:4’b0000 |

* + 1. Регистр конфигурации сигнала сброса RSTb

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RstbConfig** | | **Offset 31H** | | | **Reset Value 8'h07H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | | WD\_RSTB\_CFG | VDD5\_OV\_RSTB\_CFG | VDD5\_UV\_RSTB\_CFG |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| WD\_RSTB\_CFG | 2 | rw | **Конфигурация сброса ИС и генерация RSTb=0 по событию ошибки сторожевого таймера WD**  1’b0: Нет сброса по событию  1’b1: Есть сброс по событию  Reset:1’b1 |
| VDD5\_OV\_RSTB\_CFG | 1 | rw | **Конфигурация сброса ИС и генерация RSTb=0 по событию повышенного напряжения VDD5**  1’b0: Нет сброса по событию  1’b1: Есть сброс по событию  Reset:1’b1 |
| VDD5\_UV\_RSTB\_CFG | 0 | rw | **Конфигурация сброса ИС и генерация RSTb=0 по событию пониженного напряжения VDD5**  1’b0: Нет сброса по событию  1’b1: Есть сброс по событию  Reset:1’b1 |

* + 1. Регистры настройки реакции вывода FAULTb на сбои

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **FaultbConfig0** | | **Offset 32H** | | | **Reset Value 8'h3fH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| FAULTB\_LATCH\_DATA | RES | GND\_FAIL\_DIAG | VRS\_OL\_SC\_DIAG | FAULT\_VRS\_WD\_DIAG | OTP\_FAIL\_DIAG | SPI\_MSC\_FAIL\_DIAG | WD\_SV\_FAIL\_DIAG |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| FAULTB\_LATCH\_DATA | 7 | rw | **Конфигурация сигнала FAULTB на вывод актуальных \ сохраненных отказов**  1’b0: Вывод актуальных отказов  1’b1: Вывод отказов, хранящихся в регистрах  Reset:1’b1 |
| GND\_FAIL\_DIAG | 5 | rw | **Конфигурация сигнала FAULTB на вывод статуса обрыва земель AGND/ PGND/ GNDIO**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VRS\_OL\_SC\_DIAG | 4 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибок диагностик VRS**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| FAULT\_VRS\_WD\_DIAG | 3 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибки сторожевого таймера VRS WD**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| OTP\_FAIL\_DIAG | 2 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибки коммуникации OTP**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| SPI\_MSC\_FAIL\_DIAG | 1 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибки коммуникации SPI/ MSC интерфейсов**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| WD\_SV\_FAIL\_DIAG | 0 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибки сторожевого таймера WD и функции SV интерфейса MSC**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **FaultbConfig1** | | **Offset 33H** | | | **Reset Value 8'hffH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VDD5\_OV\_DIAG | VDD5\_UV\_DIAG | VPWR\_OV\_DIAG | VPWR\_UV\_DIAG | VDDIO\_OV\_DIAG | VDDIO\_UV\_DIAG | CP\_UV\_DIAG | SUP\_REGL\_DIAG |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VDD5\_OV\_DIAG | 7 | rw | **Конфигурация сигнала FAULTB на вывод статуса повышенного напряжения VDD5**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VDD5\_UV\_DIAG | 6 | rw | **Конфигурация сигнала FAULTB на вывод статуса пониженного напряжения VDD5**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VPWR\_OV\_DIAG | 5 | rw | **Конфигурация сигнала FAULTB на вывод статуса повышенного напряжения VPWR**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VPWR\_UV\_DIAG | 4 | rw | **Конфигурация сигнала FAULTB на вывод статуса пониженного напряжения VPWR**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VDDIO\_OV\_DIAG | 3 | rw | **Конфигурация сигнала FAULTB на вывод статуса повышенного напряжения VDDIO**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| VDDIO\_UV\_DIAG | 2 | rw | **Конфигурация сигнала FAULTB на вывод статуса пониженного напряжения VDDIO**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| CP\_UV\_DIAG | 1 | rw | **Конфигурация сигнала FAULTB на вывод статуса пониженного напряжения умножителя напяжения**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| SUP\_REGL\_DIAG | 0 | rw | **Конфигурация сигнала FAULTB на вывод статуса ошибки полутровольтового регулятора**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **FaultbConfig2** | | **Offset 34H** | | | **Reset Value 8'h3fH** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| FAULTB\_SPI\_CTRL | FAULTB\_SPI\_CTRL\_MODE | DNDIS\_DRV\_DIAG | OL\_IGN\_DIAG | SC\_IGN\_DIAG | OC\_DIAG | TSD\_DIAG | OL\_SC\_DIAG |
| rw | rw | rw | rw | rw | rw | rw | rw |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| FAULTB\_SPI\_CTRL | 7 | rw | **Конфигурация значения сигнала FAULTB в режиме управления через интерфейс SPI/ MSC**  1’b0: 1’b0  1’b1: 1’b1  Reset:1’b0 |
| FAULTB\_SPI\_CTRL\_MODE | 6 | rw | **Конфигурация режима управлени сигналом FAULTB через интерфейс SPI/ MSC посредством бита FAULTB\_SPI\_CTRL**  1’b0: умолчательный режим работы FAULTB  1’b1: управление через SPI/MSC  Reset:1’b0 |
| DNDIS\_DRV\_DIAG | 5 | rw | **Конфигурация сигнала FAULTB на вывод статусов деактивации DIS\_DRVB**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| OL\_IGN\_DIAG | 4 | rw | **Конфигурация сигнала FAULTB на вывод статусов потери нагрузки на силовых транзисторах IGN[4:1]**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| SC\_IGN\_DIAG | 3 | rw | **Конфигурация сигнала FAULTB на вывод статусов короткого замыкания на силовых транзисторах IGN[4:1],**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| OC\_DIAG | 2 | rw | **Конфигурация сигнала FAULTB на вывод статусов превышения по току на силовых транзисторах RLY[9:1], INJ[4:1], VLV[3:1], HTR[2:1], HS\_LS[2:1].**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| TSD\_DIAG | 1 | rw | **Конфигурация сигнала FAULTB на вывод статусов перегрева на силовых транзисторах IGN[4:1],RLY[9:1], INJ[4:1], VLV[3:1], HTR[2:1], HS\_LS[2:1].**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |
| OL\_SC\_DIAG | 0 | rw | **Конфигурация сигнала FAULTB на вывод статусов потери нагрузки и короткого замыкания на силовых транзисторах RLY[9:1], INJ[4:1], VLV[3:1], HTR[2:1], HS\_LS[2:1].**  1’b0: У FAULTB нет реакции на отказ  1’b1: вывод статуса отказа на FAULTB  Reset:1’b1 |

* + 1. Регистр диагностики блока обработки сигналов ДПКВ

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **VrsDiag** | | **Offset 35H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | VRS\_TH\_FAULT | VRS\_OL | VRS\_SCG | VRS\_SCB | FAULT\_VRS\_WD |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VRS\_TH\_FAULT | 4 | r | **Статус диагностики ошибки порога компоратора VRS**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VRS\_OL | 3 | r | **Статус диагностики потери нагрузки на VRS**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VRS\_SCG | 2 | r | **Статус диагностики короткого замыкания на землю на VRS**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VRS\_SCB | 1 | r | **Статус диагностики короткого замыкания на батарею на VRS**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| FAULT\_VRS\_WD | 0 | r | **Статус диагностики ошибки сторожевого таймера VRS WD**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

* + 1. Регистр диагностики напряжений питания

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **SupDiag** | | **Offset 36H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| VDD5\_OV | VDD5\_UV | VPWR\_OV | VPWR\_UV | VDDIO\_OV | VDDIO\_UV | CP\_UV | SUP\_REGL |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| VDD5\_OV | 7 | r | **Статус диагностики повышенного напряжения на VDD5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VDD5\_UV | 6 | r | **Статус диагностики пониженного напряжения на VDD5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VPWR\_OV | 5 | r | **Статус диагностики повышенного напряжения на VPWR**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VPWR\_UV | 4 | r | **Статус диагностики пониженного напряжения на VPWR**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VDDIO\_OV | 3 | r | **Статус диагностики повышенного напряжения на VDDIO**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VDDIO\_UV | 2 | r | **Статус диагностики пониженного напряжения на VDDIO**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| CP\_UV | 1 | r | **Статус диагностики пониженного напряжения на умножителе напряжения**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SUP\_REGL | 0 | r | **Статус диагностики ошибок полутровольтового регулятора (VDIG\_1P5\_UV/ VDIG\_1P5\_OV/ VANA\_1P5\_UV/ VANA\_1P5\_OV)**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

* + 1. Регистры диагностики состояния цифровых интерфейсов, выводов земель и состояния внутренних блоков ИС

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **ExtDiag0** | | **Offset 37H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | SELF\_TEST\_ERROR | OTP\_USAGE\_FAULT | FUSE\_CHECK\_ERROR | WD\_FAIL | WD\_WARN | MSC\_SV\_ERROR | MSC\_SPI\_ERROR |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| SELF\_TEST\_ERROR | 6 | r | **Статус наличия несовподений актуальных данных OTP с прочитанными**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OTP\_USAGE\_FAULT | 5 | r | **Статус ошибки обращения к занятой процессом OTP**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| FUSE\_CHECK\_ERROR | 4 | r | **Статус обнаружения неверных данных при чтении OTP**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| WD\_FAIL | 3 | r | **Статус превышения лимита нарушений сторожевого таймера WD**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| WD\_WARN | 2 | r | **Статус предупреждения о наличии множественных нарушений сторожевого таймера WD**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| MSC\_SV\_ERROR | 1 | r | **Статус диагностики ошибки SV функции MSC интерфейса**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| MSC\_SPI\_ERROR | 0 | r | **Статус диагностики ошибки коммуникации MSC/ SPI интерфейсов**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **ExtDiag1** | | **Offset 38H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIS\_DRV | VANA\_1P5V\_OV | VANA\_1P5V\_UV | VDIG\_1P5V\_UV | VDIG\_1P5V\_OV | GNDIO\_LOSS | AGND\_LOSS | PGND\_LOSS |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIS\_DRV | 7 | r | **Статус события деактивации сигнала DIS\_DRVb**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VANA\_1P5V\_OV | 6 | r | **Статус диагностики повышенного напряжения на VANA\_1P5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VANA\_1P5V\_UV | 5 | r | **Статус диагностики пониженного напряжения на VANA\_1P5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VDIG\_1P5V\_UV | 4 | r | **Статус диагностики пониженного напряжения на VDIG\_1P5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VDIG\_1P5V\_OV | 3 | r | **Статус диагностики повышенного напряжения на VDIG\_1P5**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| GNDIO\_LOSS | 2 | r | **Статус диагностики обрыва земли GNDIO**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| AGND\_LOSS | 1 | r | **Статус диагностики обрыва земли AGND**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| PGND\_LOSS | 0 | r | **Статус диагностики обрыва земли PGND**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **InjDiag0** | | **Offset 39H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_INJ | TSD\_INJ | OL\_INJ | SCG\_INJ | OC\_INJ | TSD\_INJ | OL\_INJ | SCG\_INJ |
| r | r | r | r | r | r | r | r |

* + 1. Регистры диагностики сбоев силовых выходов
       1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_INJ[2] | 7 | r | **Статус диагностики превышения по току на INJ[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_INJ[2] | 6 | r | **Статус диагностики перегрева на INJ[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_INJ[2] | 5 | r | **Статус диагностики потери нагрузки на INJ[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_INJ[2] | 4 | r | **Статус диагностики короткого замыкания наземлю на INJ[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_INJ[1] | 3 | r | **Статус диагностики превышения по току на INJ[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_INJ[1] | 2 | r | **Статус диагностики перегрева на INJ[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_INJ[1] | 1 | r | **Статус диагностики потери нагрузки на INJ[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_INJ[1] | 0 | r | **Статус диагностики короткого замыкания наземлю на INJ[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **InjDiag1** | | **Offset 3AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_INJ | TSD\_INJ | OL\_INJ | SCG\_INJ | OC\_INJ | TSD\_INJ | OL\_INJ | SCG\_INJ |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_INJ[4] | 7 | r | **Статус диагностики превышения по току на INJ[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_INJ[4] | 6 | r | **Статус диагностики перегрева на INJ[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_INJ[4] | 5 | r | **Статус диагностики потери нагрузки на INJ[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_INJ[4] | 4 | r | **Статус диагностики короткого замыкания наземлю на INJ[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_INJ[3] | 3 | r | **Статус диагностики превышения по току на INJ[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_INJ[3] | 2 | r | **Статус диагностики перегрева на INJ[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_INJ[3] | 1 | r | **Статус диагностики потери нагрузки на INJ[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_INJ[3] | 0 | r | **Статус диагностики короткого замыкания наземлю на INJ[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **IgnDiag0** | | **Offset 3BH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | TSD\_IGN | SCB\_IGN | OL\_IGN | SCG\_IGN | SCB\_IGN | OL\_IGN | SCG\_IGN |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| TSD\_IGN[1] | 6 | r | **Статус диагностики перегрева на IGN[2:1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_IGN[2] | 5 | r | **Статус диагностики короткого замыкания на батарею на IGN[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_IGN[2] | 4 | r | **Статус диагностики потери нагрузки на IGN[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_IGN[2] | 3 | r | **Статус диагностики короткого замыкания на землю на IGN[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_IGN[1] | 2 | r | **Статус диагностики короткого замыкания на батарею на IGN[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_IGN[1] | 1 | r | **Статус диагностики потери нагрузки на IGN[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_IGN[1] | 0 | r | **Статус диагностики короткого замыкания на землю на IGN[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **IgnDiag1** | | **Offset 3CH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | TSD\_IGN | SCB\_IGN | OL\_IGN | SCG\_IGN | SCB\_IGN | OL\_IGN | SCG\_IGN |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| TSD\_IGN[2] | 6 | r | **Статус диагностики перегрева на IGN[4:3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_IGN[4] | 5 | r | **Статус диагностики потери нагрузки на IGN[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_IGN[4] | 4 | r | **Статус диагностики короткого замыкания на землю на IGN[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_IGN[4] | 3 | r | **Статус диагностики короткого замыкания на землю на IGN[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_IGN[3] | 2 | r | **Статус диагностики короткого замыкания на батарею на IGN[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_IGN[3] | 1 | r | **Статус диагностики потери нагрузки на IGN[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_IGN[3] | 0 | r | **Статус диагностики короткого замыкания на землю на IGN[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **HtrDiag0** | | **Offset 3DH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_HTR | TSD\_HTR | OL\_HTR | SCG\_HTR | OC\_HTR | TSD\_HTR | OL\_HTR | SCG\_HTR |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_HTR[2] | 7 | r | **Статус диагностики превышения по току на HTR[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_HTR[2] | 6 | r | **Статус диагностики перегрева на HTR[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_HTR[2] | 5 | r | **Статус диагностики потери нагрузки на HTR[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_HTR[2] | 4 | r | **Статус диагностики короткого замыкания наземлю на HTR[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_HTR[1] | 3 | r | **Статус диагностики превышения по току на HTR[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_HTR[1] | 2 | r | **Статус диагностики перегрева на HTR[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_HTR[1] | 1 | r | **Статус диагностики потери нагрузки на HTR[]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_HTR[1] | 0 | r | **Статус диагностики короткого замыкания наземлю на HTR[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RlyDiag0** | | **Offset 3EH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY | OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_RLY[2] | 7 | r | **Статус диагностики превышения по току на RLY[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[2] | 6 | r | **Статус диагностики перегрева на RLY[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[2] | 5 | r | **Статус диагностики потери нагрузки на RLY[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[2] | 4 | r | **Статус диагностики короткого замыкания наземлю на RLY[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_RLY[1] | 3 | r | **Статус диагностики превышения по току на RLY[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[1] | 2 | r | **Статус диагностики перегрева на RLY[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[1] | 1 | r | **Статус диагностики потери нагрузки на RLY[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[1] | 0 | r | **Статус диагностики короткого замыкания наземлю на RLY[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RlyDiag1** | | **Offset 3FH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY | OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_RLY[4] | 7 | r | **Статус диагностики превышения по току на RLY[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[4] | 6 | r | **Статус диагностики перегрева на RLY[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[4] | 5 | r | **Статус диагностики потери нагрузки на RLY[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[4] | 4 | r | **Статус диагностики короткого замыкания наземлю на RLY[4]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_RLY[3] | 3 | r | **Статус диагностики превышения по току на RLY[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[3] | 2 | r | **Статус диагностики перегрева на RLY[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[3] | 1 | r | **Статус диагностики потери нагрузки на RLY[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[3] | 0 | r | **Статус диагностики короткого замыкания наземлю на RLY[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RlyDiag2** | | **Offset 40H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY | OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_RLY[6] | 7 | r | **Статус диагностики превышения по току на RLY[6]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[6] | 6 | r | **Статус диагностики перегрева на RLY[6]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[6] | 5 | r | **Статус диагностики потери нагрузки на RLY[6]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[6] | 4 | r | **Статус диагностики короткого замыкания наземлю на RLY[6]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_RLY[5] | 3 | r | **Статус диагностики превышения по току на RLY[5]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[5] | 2 | r | **Статус диагностики перегрева на RLY[5]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[5] | 1 | r | **Статус диагностики потери нагрузки на RLY[5]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[5] | 0 | r | **Статус диагностики короткого замыкания наземлю на RLY[5]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RlyDiag3** | | **Offset 41H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY | OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_RLY[8] | 7 | r | **Статус диагностики превышения по току на RLY[8]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[8] | 6 | r | **Статус диагностики перегрева на RLY[8]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[8] | 5 | r | **Статус диагностики потери нагрузки на RLY[8]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[8] | 4 | r | **Статус диагностики короткого замыкания наземлю на RLY[8]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_RLY[7] | 3 | r | **Статус диагностики превышения по току на RLY[7]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[7] | 2 | r | **Статус диагностики перегрева на RLY[7]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[7] | 1 | r | **Статус диагностики потери нагрузки на RLY[7]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[7] | 0 | r | **Статус диагностики короткого замыкания наземлю на RLY[7]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RlyDiag4** | | **Offset 42H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_VLV | TSD\_VLV | OL\_VLV | SCG\_VLV | OC\_RLY | TSD\_RLY | OL\_RLY | SCG\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_VLV[1] | 7 | r | **Статус диагностики превышения по току на VLV[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_VLV[1] | 6 | r | **Статус диагностики перегрева на VLV[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_VLV[1] | 5 | r | **Статус диагностики потери нагрузки на VLV[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_VLV[1] | 4 | r | **Статус диагностики короткого замыкания наземлю на VLV[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_RLY[9] | 3 | r | **Статус диагностики превышения по току на RLY[9]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_RLY[9] | 2 | r | **Статус диагностики перегрева на RLY[9]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_RLY[9] | 1 | r | **Статус диагностики потери нагрузки на RLY[9]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_RLY[9] | 0 | r | **Статус диагностики короткого замыкания наземлю на RLY[9]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **VlvDiag** | | **Offset 43H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OC\_VLV | TSD\_VLV | OL\_VLV | SCG\_VLV | OC\_VLV | TSD\_VLV | OL\_VLV | SCG\_VLV |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OC\_VLV[3] | 7 | r | **Статус диагностики превышения по току на VLV[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_VLV[3] | 6 | r | **Статус диагностики перегрева на VLV[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_VLV[3] | 5 | r | **Статус диагностики потери нагрузки на VLV[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_VLV[3] | 4 | r | **Статус диагностики короткого замыкания наземлю на VLV[3]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_VLV[2] | 3 | r | **Статус диагностики превышения по току на VLV[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_VLV[2] | 2 | r | **Статус диагностики перегрева на VLV[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OL\_VLV[2] | 1 | r | **Статус диагностики потери нагрузки на VLV[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_VLV[2] | 0 | r | **Статус диагностики короткого замыкания наземлю на VLV[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **HbDiag0** | | **Offset 44H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | OL\_HB | SCB\_HB | SCG\_HB | OC\_LS | TSD\_LS | OC\_HS | TSD\_HS |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OL\_HB[1] | 6 | r | **Статус диагностики потери нагрузки на HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_HB[1] | 5 | r | **Статус диагностики короткого замыкания на батарею на HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_HB[1] | 4 | r | **Статус диагностики короткого замыкания на землю на HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_LS[1] | 3 | r | **Статус диагностики превышения по току на нижнем ключе полумоста HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_LS[1] | 2 | r | **Статус диагностики перегрева на нижнем ключе полумоста HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_HS[1] | 1 | r | **Статус диагностики превышения по току на верхнем ключе полумоста HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_HS[1] | 0 | r | **Статус диагностики перегрева на верхнем ключе полумоста HS\_LS[1]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **HbDiag1** | | **Offset 45H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | OL\_HB | SCB\_HB | SCG\_HB | OC\_LS | TSD\_LS | OC\_HS | TSD\_HS |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OL\_HB[2] | 6 | r | **Статус диагностики потери нагрузки на HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCB\_HB[2] | 5 | r | **Статус диагностики короткого замыкания на батарею на HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SCG\_HB[2] | 4 | r | **Статус диагностики короткого замыкания на землю на HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_LS[2] | 3 | r | **Статус диагностики превышения по току на нижнем ключе полумоста HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_LS[2] | 2 | r | **Статус диагностики перегрева на нижнем ключе полумоста HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OC\_HS[2] | 1 | r | **Статус диагностики превышения по току на верхнем ключе полумоста HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_HS[2] | 0 | r | **Статус диагностики перегрева на верхнем ключе полумоста HS\_LS[2]**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **RstDiag** | | **Offset 46H** | | | **Reset Value 8'h20H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | POR\_EVENT | VDD5\_OV\_RST\_EVENT | VDD5\_UV\_RST\_EVENT | SOFTWARE\_RST\_EVENT | WD\_RST\_EVENT | RSTB\_EVENT |
| r | r | r | r | r | r | r | r |

* + 1. Регистр диагностики причины сброса ИС
       1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| POR\_EVENT | 5 | r | **Статус события сброса регистров ИС по причине пониженного напряжения 1P5V**  1’b0: нет данных  1’b1: был сброс  Reset:1’b1 |
| VDD5\_OV\_RST\_EVENT | 4 | r | **Статус события сброса** **регистров ИС по причине повышенного напряжения VDD5**  1’b0: нет данных  1’b1: был сброс  Reset:1’b0 |
| VDD5\_UV\_RST\_EVENT | 3 | r | **Статус события сброса регистров ИС по причине пониженного напряжения VDD5**  1’b0: нет данных  1’b1: был сброс  Reset:1’b0 |
| SOFTWARE\_RST\_EVENT | 2 | r | **Статус события сброса регистров ИС по активации программного сброса**  1’b0: нет данных  1’b1: был сброс  Reset:1’b0 |
| WD\_RST\_EVENT | 1 | r | **Статус события сброса регистров ИС по ошибке WD**  1’b0: нет данных  1’b1: был сброс  Reset:1’b0 |
| RSTB\_EVENT | 0 | r | **Статус события сброса регистров ИС по сигналу RSTb**  1’b0: нет данных  1’b1: был сброс  Reset:1’b0 |

Регистр RstDiag не сбрасывается по RSTB\_EVENT/ WD\_RST\_EVENT/ SOFTWARE\_RST\_EVENT/ VDD5\_UV\_RST\_EVENT/ VDD5\_OV\_RST\_EVENT

* + 1. Основной регистр состояния ИС

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **GLBStatus** | | **Offset 47H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| GND\_FAIL | SPI\_MSC\_FAIL | OTP\_FAIL | VRS\_FAIL | SUP\_FAIL\_DIS\_DRV | WD\_SV\_FAIL | SC\_OL\_FAIL | TSD\_OC\_FAIL |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| GND\_FAIL | 7 | r | **Статус диагностики обрыва земель PGND\_LOSS\ AGND\_LOSS\ GNDIO\_LOSS**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SPI\_MSC\_FAIL | 6 | r | **Статус диагностики ошибки коммуникации SPI/MSC интерфейсов**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| OTP\_FAIL | 5 | r | **Статус диагностики ошибки OTP (OTP\_USAGE\_FAULT\ FUSE\_CHECK\_ERROR\ SELF\_TEST\_ERROR)**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| VRS\_FAIL | 4 | r | **Статус диагностики VRS (VRS\_OL/ VRS\_SCG/ VRS\_SCB/ VRS\_WD)**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SUP\_FAIL\_DIS\_DRV | 3 | r | **Статус диагностики отказов по питанию (VDD5\_OV/ VDD5\_UV/ VPWR\_OV/ VPWR\_UV/ VDDIO\_OV/ VDDIO\_UV/ SUP\_REGL) и по сигналу DIS\_DRVB**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| WD\_SV\_FAIL | 2 | r | **Статус диагностики ошибки сторожевого таймера (WD\_FAIL\ WD\_WARN) и функции SV интерфейса MSC (MSC\_SV\_ERROR)**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| SC\_OL\_FAIL | 1 | r | **Статус диагностики короткого замыкания и потери нагрузки на одном или нескольких силовых транзисторах**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |
| TSD\_OC\_FAIL | 0 | r | **Статус диагностики перегрева (TSD) и превышения по току( OC) в одном или нескольких силовых транзисторах**  1’b0: нет отказа  1’b1: есть отказ  Reset:1’b0 |

* + 1. Статусные регистры ИС

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **WdQuestion** | | **Offset 48H** | | | **Reset Value 8'hb2H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| LFSR | | | | | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| LFSR | 7:0 | r | **Статус значения актуального вопроса WD**  Reset:8’b1011\_0010 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **WdPassCnt** | | **Offset 49H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | | WD\_RFH\_CNT | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| WD\_RFH\_CNT | 2:0 | r | **Статус счетчика успехов WD**  Reset:3’b000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **WdFailCnt** | | **Offset 4AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | RST\_ERR\_CNT | | | WD\_ERR\_CNT | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RST\_ERR\_CNT | 5:3 | r | **Статус ресет-счетчика WD**  Reset:3’b000 |
| WD\_ERR\_CNT | 2:0 | r | **Статус счетчика ошибок WD**  Reset:3’b000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **PSState0** | | **Offset 4BH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OUT\_STATE\_INJ | | | | OUT\_STATE\_IGN | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OUT\_STATE\_INJ[4:1] | 7:4 | r | **Статуc сигналов INJ[4:1] силовых ключей.**  1’b0: Cигнал INJ[i] не активен  1’b1: Сигнал INJ[i] активен  Reset:4’b0000 |
| OUT\_STATE\_IGN[4:1] | 3:0 | r | **Статуc сигналов IGN[4:1] силовых ключей.**  1’b0: Cигнал IGN[i] не активен  1’b1: Сигнал IGN[i] активен  Reset:4’b0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **PSState1** | | **Offset 4CH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| OUT\_STATE\_RLY | | | | | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OUT\_STATE\_RLY[8:1] | 7:0 | r | **Статуc сигналов RLY[8:1] силовых ключей.**  1’b0: Cигнал RLY[i] не активен  1’b1: Сигнал RLY[i] активен  Reset:8’b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **PSState2** | | **Offset 4DH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|  | | OUT\_STATE\_VLV | | | OUT\_STATE\_HTR | | OUT\_STATE\_RLY |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OUT\_STATE\_VLV[3:1] | 5:3 | r | **Статуc сигналов VLV[3:1] силовых ключей.**  1’b0: Cигнал VLV[i] не активен  1’b1: Сигнал VLV[i] активен  Reset:3’b000 |
| OUT\_STATE\_HTR[2:1] | 2:1 | r | **Статуc сигналов HTR[2:1] силовых ключей.**  1’b0: Cигнал HTR[i] не активен  1’b1: Сигнал HTR[i] активен  Reset:2’b00 |
| OUT\_STATE\_RLY[9] | 0 | r | **Статуc сигнала RLY[9] силового ключа.**  1’b0: Cигнал RLY[i] не активен  1’b1: Сигнал RLY[i] активен  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **PSState3** | | **Offset 4EH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | OUT\_STATE\_LS | | OUT\_STATE\_HS | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| OUT\_STATE\_LS[2:1] | 3:2 | r | **Статуc сигналов LS[2:1] нижних ключей полумостов.**  1’b0: Cигнал LS[i] не активен  1’b1: Сигнал LS[i] активен  Reset:2’b00 |
| OUT\_STATE\_HS[2:1] | 1:0 | r | **Статуc сигналов HS[2:1] верхних ключей полумостов.**  1’b0: Cигнал HS[i] не активен  1’b1: Сигнал HS[i] активен  Reset:2’b00 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **InState0** | | **Offset 4FH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DIN | | | | | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIN[8:1] | 7:0 | r | **Статуc сигналов IN[8:1].**  1’b0: Cигнал IN[i] не активен  1’b1: Сигнал IN[i] активен  Reset:8’b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **InState1** | | **Offset 50H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | DIN | | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DIN[13:9] | 4:0 | r | **Статуc сигналов IN[13:9].**  1’b0: Cигнал IN[i] не активен  1’b1: Сигнал IN[i] активен  Reset:5’b0\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **EnState0** | | **Offset 51H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | DNDIS\_DRV | DEN\_DRV | DEN\_RLY | OE |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DNDIS\_DRV | 3 | r | **Статуc сигнала DIS\_DRVb.**  1’b0: Cигнал не активен  1’b1: Сигнал активен  Reset:1’b0 |
| DEN\_DRV | 2 | r | **Статуc сигнала EN\_DRV.**  1’b0: Cигнал не активен  1’b1: Сигнал активен  Reset:1’b0 |
| DEN\_RLY | 1 | r | **Статуc сигнала EN\_RLY.**  1’b0: Cигнал не активен  1’b1: Сигнал активен  Reset:1’b0 |
| OE | 0 | r | **Статуc сигнала OE**  1’b0: Cигнал не активен  1’b1: Сигнал активен  Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MaskID** | | **Offset 52H** | | | **Reset Value 8'h01H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | MASK\_ID | | | | |
| r | r | r | r | r | r | r | r |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| MASK\_ID[4:0] | 4:0 | r | **Статус MASK ID**  Reset: 5’b0\_0001 |

* + 1. Регистр общих команд

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Cmd0** | | **Offset 53H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| CODE | | | | | | | |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| CODE | 7:0 | w | **Команда активации различных режимов UCHIP:**  8'h0-Комманда блокировки управления всех силовых транзисторов, все OE\_\*=0 disable  8'h1-Комманда на активацию управления всех силовых транзисторов, все OE\_\*=1 enable  8'h2-Комманда на блокировку частотной модуляции осциллятора CP  8'h3-Комманда на активацию частотной модуляции осциллятора CP  8'h4-Комманда на запуск диагностики VRS  8'h5-Комманда на прерывание MSC UPSTREAM посылки  8'h6-Комманда на сброс таймера отложенного отключения (DELAY OFF)  Reset: 8’b0000\_0000 |

* + 1. Регистры команд сторожевого таймера

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CmdWdCheck** | | **Offset 54H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| MCU\_REPLY | | | | | | | |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| MCU\_REPLY | 7:0 | w | **Команда WD ответ.**  Посылка должна содержать ответ на актуальный полином WD  Reset: 8’b0000\_0000 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CmdWdLdSd** | | **Offset 55H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| SEED | | | | | | | |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| SEED | 7:0 | w | **Команда настройки WD вопроса**.  Стартовое значение для полинома WD  Reset: 8’b0000\_0000 |

* + 1. Регистр программного сброса

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **CmdSoftRst** | | **Offset 56H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| SOFT\_RESET | | | | | | | |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| SOFT\_RESET | 7:0 | w | **Команда содержаящая кодовые посылки для активации программного сброса :**  1) 8’hА3  2) 8’h8F  Reset: 8’b0000\_0000 |

* + 1. Регистр MSC MultiRead команд

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd0** | | **Offset 57H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DenConfig4 | DenConfig3 | DenConfig2 | DenConfig1 | DenConfig0 | DisDrvConfig2 | DisDrvConfig1 | DisDrvConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DenConfig4 | 7 | w | **Вывод байта со значением регистра DenConfig4**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DenConfig3 | 6 | w | **Вывод байта со значением регистра DenConfig3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DenConfig2 | 5 | w | **Вывод байта со значением регистра DenConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DenConfig1 | 4 | w | **Вывод байта со значением регистра DenConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DenConfig0 | 3 | w | **Вывод байта со значением регистра DenConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DisDrvConfig2 | 2 | w | **Вывод байта со значением регистра DisDrvConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DisDrvConfig1 | 1 | w | **Вывод байта со значением регистра DisDrvConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DisDrvConfig0 | 0 | w | **Вывод байта со значением регистра DisDrvConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd1** | | **Offset 58H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | Cont2 | Cont1 | Cont0 | OEConfig3 | OEConfig2 | OEConfig1 | OEConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| Cont2 | 6 | w | **Вывод байта со значением регистра Cont2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| Cont1 | 5 | w | **Вывод байта со значением регистра Cont1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| Cont0 | 4 | w | **Вывод байта со значением регистра Cont0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OEConfig3 | 3 | w | **Вывод байта со значением регистра OEConfig3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OEConfig2 | 2 | w | **Вывод байта со значением регистра OEConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OEConfig1 | 1 | w | **Вывод байта со значением регистра OEConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OEConfig0 | 0 | w | **Вывод байта со значением регистра OEConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd2** | | **Offset 59H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| CurrLimConfig2 | CurrLimConfig1 | CurrLimConfig0 | DlyOffConfig | BRIConfig | DDConfig2 | DDConfig1 | DDConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| CurrLimConfig2 | 7 | w | **Вывод байта со значением регистра CurrLimConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| CurrLimConfig1 | 6 | w | **Вывод байта со значением регистра CurrLimConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| CurrLimConfig0 | 5 | w | **Вывод байта со значением регистра CurrLimConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DlyOffConfig | 4 | w | **Вывод байта со значением регистра DlyOffConfig**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| BRIConfig | 3 | w | **Вывод байта со значением регистра BRIConfig**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DDConfig2 | 2 | w | **Вывод байта со значением регистра DDConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DDConfig1 | 1 | w | **Вывод байта со значением регистра DDConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DDConfig0 | 0 | w | **Вывод байта со значением регистра DDConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd3** | | **Offset 5AH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | IgnDiagConfig | OutDiagConfig4 | OutDiagConfig3 | OutDiagConfig2 | OutDiagConfig1 | OutDiagConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| IgnDiagConfig | 5 | w | **Вывод байта со значением регистра IgnDiagConfig**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OutDiagConfig4 | 4 | w | **Вывод байта со значением регистра OutDiagConfig4**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OutDiagConfig3 | 3 | w | **Вывод байта со значением регистра OutDiagConfig3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OutDiagConfig2 | 2 | w | **Вывод байта со значением регистра OutDiagConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OutDiagConfig1 | 1 | w | **Вывод байта со значением регистра OutDiagConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| OutDiagConfig0 | 0 | w | **Вывод байта со значением регистра OutDiagConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd4** | | **Offset 5BH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| DinConfig7 | DinConfig6 | DinConfig5 | DinConfig4 | DinConfig3 | DinConfig2 | DinConfig1 | DinConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| DinConfig7 | 7 | w | **Вывод байта со значением регистра DinConfig7**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig6 | 6 | w | **Вывод байта со значением регистра DinConfig6**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig5 | 5 | w | **Вывод байта со значением регистра DinConfig5**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig4 | 4 | w | **Вывод байта со значением регистра DinConfig4**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig3 | 3 | w | **Вывод байта со значением регистра DinConfig3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig2 | 2 | w | **Вывод байта со значением регистра DinConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig1 | 1 | w | **Вывод байта со значением регистра DinConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig0 | 0 | w | **Вывод байта со значением регистра DinConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd5** | | **Offset 5CH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| FaultbConfig2 | FaultbConfig1 | FaultbConfig0 | RstbConfig | DinConfig11 | DinConfig10 | DinConfig9 | DinConfig8 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| FaultbConfig2 | 7 | w | **Вывод байта со значением регистра FaultbConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| FaultbConfig1 | 6 | w | **Вывод байта со значением регистра FaultbConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| FaultbConfig0 | 5 | w | **Вывод байта со значением регистра FaultbConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RstbConfig | 4 | w | **Вывод байта со значением регистра RstbConfig**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig11 | 3 | w | **Вывод байта со значением регистра DinConfig11**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig10 | 2 | w | **Вывод байта со значением регистра DinConfig10**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig9 | 1 | w | **Вывод байта со значением регистра DinConfig9**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| DinConfig8 | 0 | w | **Вывод байта со значением регистра DinConfig8**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd6** | | **Offset 5DH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| AoutConfig | MscConfig1 | MscConfig0 | VrsConfig2 | VrsConfig1 | VrsConfig0 | WDConfig1 | WDConfig0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| AoutConfig | 7 | w | **Вывод байта со значением регистра AoutConfig**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| MscConfig1 | 6 | w | **Вывод байта со значением регистра MscConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| MscConfig0 | 5 | w | **Вывод байта со значением регистра MscConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| VrsConfig2 | 4 | w | **Вывод байта со значением регистра VrsConfig2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| VrsConfig1 | 3 | w | **Вывод байта со значением регистра VrsConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| VrsConfig0 | 2 | w | **Вывод байта со значением регистра VrsConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| WDConfig1 | 1 | w | **Вывод байта со значением регистра WDConfig1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| WDConfig0 | 0 | w | **Вывод байта со значением регистра WDConfig0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd7** | | **Offset 5EH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | ExtDiag1 | ExtDiag0 | SupDiag | VrsDiag |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| ExtDiag1 | 3 | w | **Вывод байта со значением регистра ExtDiag1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| ExtDiag0 | 2 | w | **Вывод байта со значением регистра ExtDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| SupDiag | 1 | w | **Вывод байта со значением регистра SupDiag**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| VrsDiag | 0 | w | **Вывод байта со значением регистра VrsDiag**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd8** | | **Offset 5FH** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | HbDiag1 | HbDiag0 | IgnDiag1 | IgnDiag0 | InjDiag1 | InjDiag0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| HbDiag1 | 5 | w | **Вывод байта со значением регистра HbDiag1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| HbDiag0 | 4 | w | **Вывод байта со значением регистра HbDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| IgnDiag1 | 3 | w | **Вывод байта со значением регистра IgnDiag1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| IgnDiag0 | 2 | w | **Вывод байта со значением регистра IgnDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| InjDiag1 | 1 | w | **Вывод байта со значением регистра InjDiag1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| InjDiag0 | 0 | w | **Вывод байта со значением регистра InjDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd9** | | **Offset 60H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RstDiag | VlvDiag | HtrDiag0 | RlyDiag4 | RlyDiag3 | RlyDiag2 | RlyDiag1 | RlyDiag0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| RstDiag | 7 | w | **Вывод байта со значением регистра RstDiag**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| VlvDiag | 6 | w | **Вывод байта со значением регистра VlvDiag**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| HtrDiag0 | 5 | w | **Вывод байта со значением регистра HtrDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RlyDiag4 | 4 | w | **Вывод байта со значением регистра RlyDiag4**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RlyDiag3 | 3 | w | **Вывод байта со значением регистра RlyDiag3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RlyDiag2 | 2 | w | **Вывод байта со значением регистра RlyDiag2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RlyDiag1 | 1 | w | **Вывод байта со значением регистра RlyDiag1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| RlyDiag0 | 0 | w | **Вывод байта со значением регистра RlyDiag0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd10** | | **Offset 61H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RES | | | | WdFailCnt | WdPassCnt | WdQuestion | GLBStatus |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| WdFailCnt | 3 | w | **Вывод байта со значением регистра WdFailCnt**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| WdPassCnt | 2 | w | **Вывод байта со значением регистра WdPassCnt**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| WdQuestion | 1 | w | **Вывод байта со значением регистра WdQuestion**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| GLBStatus | 0 | w | **Вывод байта со значением регистра GLBStatus**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **MscRCmd11** | | **Offset 62H** | | | **Reset Value 8'h00H** | | |
|  | | | | | | | |
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| MaskId | EnState0 | InState1 | InState0 | PSState3 | PSState2 | PSState1 | PSState0 |
| w | w | w | w | w | w | w | w |

* + - 1. Описание деталей регистров

|  |  |  |  |
| --- | --- | --- | --- |
| Поле | Биты | Тип | Описание |
| MaskId | 7 | w | **Вывод байта со значением регистра MaskId**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| EnState0 | 6 | w | **Вывод байта со значением регистра EnState0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| InState1 | 5 | w | **Вывод байта со значением регистра InState1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| InState0 | 4 | w | **Вывод байта со значением регистра InState0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| PSState3 | 3 | w | **Вывод байта со значением регистра PSState3**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| PSState2 | 2 | w | **Вывод байта со значением регистра PSState2**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| PSState1 | 1 | w | **Вывод байта со значением регистр**а **PSState1**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |
| PSState0 | 0 | w | **Вывод байта со значением регистра PSState0**  1'b0: нет действий  1’b1: выводы данных регистра Reset:1’b0 |

…Здесь должен быть текст с ссылкой на таблицу 4…

Если считаете необходимым выделить **полужирным** шрифтом важную информацию для потребителя изделий, то ее можно/нужно выделять в эксплуатационных документах. В стандартах нет указаний о таких выделениях информации, но и нет запрета. Опять же критерий для таких действий один – документ для потребителя должен быть однозначно читаемым и удобочитаемым.

В таблице 4 – то, что выделено так: … это не понятно для меня (сейчас, на данном этапе). Что это? Единица измерения? Какой-то символ, обозначающий характеристику/параметр? Не могу сейчас понять «с чем его едят?», поэтому не могу сейчас указать пример его оформления в таблице 4.

Инструкция по созданию таблицы описания регистров методом копирования:

Выделить таблицу целиком с помощью щелчка правой кнопки мыши по кнопке перемещения в левом верхнем углу таблицы.

В контекстном меню выбрать пункт «Копировать» и выбрать вставить таблицу в необходимое место документа (необходимые шрифты подтянутся в соответствующие ячейки автоматически).

Для нумерации таблицы щелкнуть на предыдущую строчку над таблицей и в коллекции стилей выбрать стиль «Нумерация таблиц».

Ввести наименование таблицы после тире и можно переходить к изменению содержания таблицы.

1. Требования к электромагнитной совместимости

TLE8888 – раздел 16 «EMC Requirements».

1. Информация по использованию

TLE8888 – раздел 17 «Application Information».

1. Корпус. Присоединительные размеры

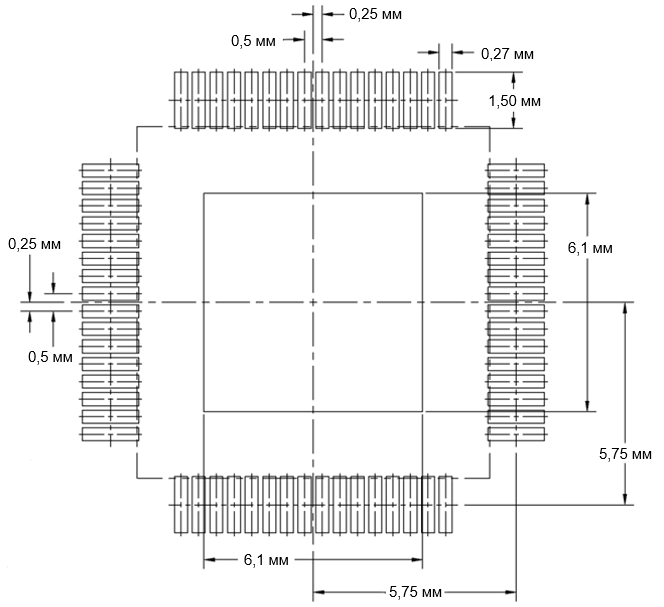
Рисунок-чертеж корпуса с указанием присоединительных размеров микросхемы к печатной плате потребителя.

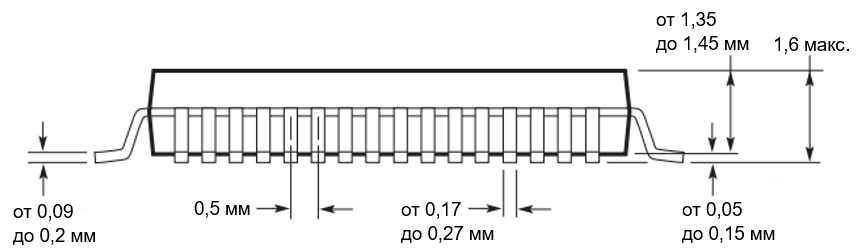
Рекомендуемая схема включения – не здесь, она в разделе 15 предполагается

ИС выполнена в корпусе LQFP64-EP 10x10 с теплоотводящим основанием (64 вывода, шаг 0,5 мм).

Габаритные и присоединительные размеры корпуса приведены на рисунке 16.1.

…текст с ссылкой на рисунок 3……





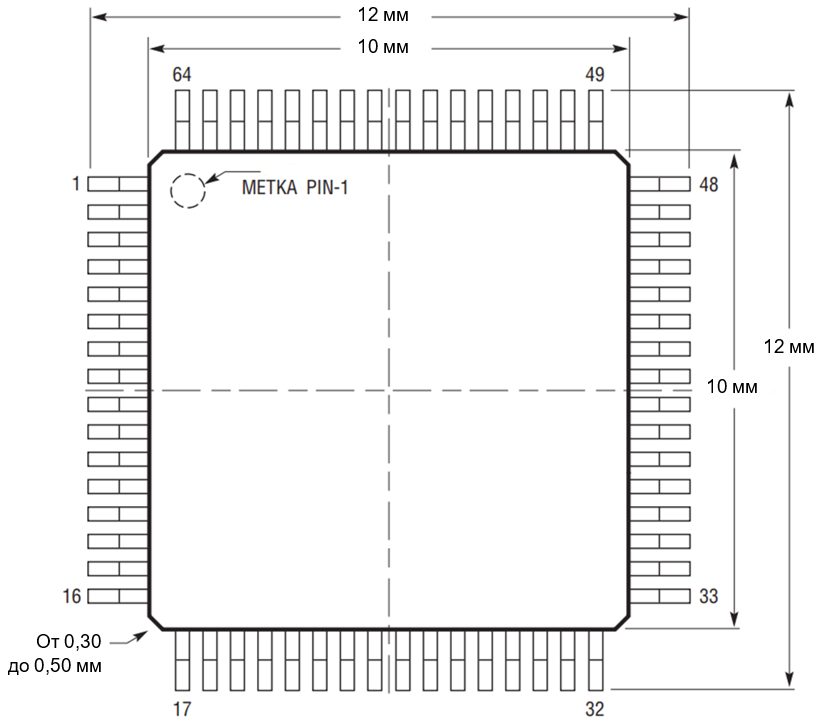


Рисунок 01 - Присоединительные размеры корпуса. Требования к выводам корпуса

TLE8888 — раздел 18.

Кстати, если в документе будет много рисунков, то можно нумерацию рисунков делать внутри разделов. Т.е. так: внутри раздела 13 нумерация рисунков будет такой: рисунок 13.1, рисунок 13.2, рисунок 13.3.

То же касается и таблиц.

1. Маркировка

Сведения для всего изделия в целом о маркировании, тары и упаковочных материалов.

1. Упаковка

Для всего изделия в целом описание конструкции и порядка использования упаковочных материалов и т.п., порядок пломбирования и распломбирования.

1. Хранение

– правила постановки изделия на хранение и снятия его с хранения

– перечень составных частей изделия с ограниченными сроками хранения

– перечень работ, правила их проведения, меры безопасности при подготовке изделия к хранению, при кратковременном и длительном хранении изделия, при снятии изделия с хранения

– условия хранения изделия (вид хранилищ, температура, влажность, освещенность и т.п.) для определенных сроков хранения

– способы утилизации (если изделие представляет опасность для жизни, здоровья людей или окружающей среды после окончания срока эксплуатации)

– предельные сроки хранения в различных климатических условиях.

1. Транспортирование

– требования к транспортированию изделия и условиям, при которых оно должно осуществляться

– порядок подготовки изделия для транспортирования различными видами транспорта

– способы крепления изделия для транспортирования его различными видами транспорта с приведением необходимых схем крепления

– порядок погрузки и выгрузки изделия и меры предосторожности.

…

Одновременно в разделе приводят транспортные характеристики изделия (массу, габаритные размеры, положение центра тяжести и т.п.), расположение на транспортном средстве, точки крепления……

1. Утилизация

– меры безопасности,

– сведения и проводимые мероприятия по подготовке и отправке изделия на утилизацию,

– перечень утилизируемых составных частей (расчетный),

– перечень утилизируемых составных частей, выявленных по результатам текущего ремонта, технического обслуживания и хранения (при необходимости),

– показатели утилизации,

– методы утилизации, если изделие представляет опасность для жизни, здоровья людей и окружающей среды после окончания срока службы (эксплуатации).

Если требования утилизации изложены в ФО, ПС или ЭТ, то эти требования в данном документе не излагают.

….разработка подразделов – в соответствии с ГОСТ 30167-2014 «Порядок установления показателей ресурсосбережения в документации на продукцию»………….

…

Приложения …(при наличии)…

Приложения оформляются шрифтом на один-два размера меньше размера шрифта основного текста документа.

История изменений

Пример данного раздела – это раздел 19 «Revision History» TLE8888.

Здесь окончание документа

В зависимости от размера разделов: можно каждый раздел начинать с новой страницы или продолжать текущую страницу – это будет определено после разработки и написания основного текста документа.

Также в зависимости от смысла фраз текста, их (фразы/предложения/текст) можно и желательно выделять цветом и/или полужирным шрифтом. Например:

— фразы, предупреждающие об опасности, выделить **красным** цветом;

— фразы, содержащие важные рекомендации, выделить **синим** или **зеленым** цветом.

Можно выделять и другими способами, лишь были достигнуты цели: однозначность чтения документа и его удобочитаемость.

Всё, что находится ниже, пока смотреть не нужно – это для самопроверки себя (обо всем ли написано и все ли учтено?) после того, как основной текст документа будет полностью разработан.

1. Использование по назначению
   1. эксплуатационные ограничения

*указать те технические характеристики изделия, несоблюдение которых недопустимо по условиям безопасности и которые могут привести к выходу изделия из строя. Эти характеристики с указанием их количественных значений рекомендуется излагать в виде таблиц в порядке, соответствующем последовательности этапа использования изделия по назначению.*

*Все ограничения, приведенные в данном разделе, должны обеспечивать возможность их контроля обслуживающим персоналом.*

* 1. подготовка изделия к использованию
     1. меры безопасности при подготовке изделия
     2. объем и последовательности внешнего осмотра изделия
     3. правила и порядок осмотра рабочих мест
     4. правила и порядок осмотра готовности изделия к использованию
     5. описание положений органов управления и настройки после подготовки изделия к работе и перед включением
     6. указания об ориентировании изделия (с приложением схем при необходимости)
     7. особенности подготовки изделия к использованию из различных степеней готовности
     8. при необходимости, указания о взаимосвязи (соединении) данного изделия с другими изделиями
     9. указания по включению и опробованию работы изделия с описанием операций по проверке изделия в работе, в том числе с помощью средств измерения, входящих в состав изделия (приводят значения показаний средств измерений, соответствующие установленным режимам работы, и допустимые отклонения от этих значений)
     10. перечень возможных неисправностей изделия в процессе его подготовки и рекомендации по действиям при их возникновении
  2. использование изделия
     1. порядок действия обслуживающего персонала при выполнении задач применения изделия
     2. порядок контроля работоспособности изделия в целом с описанием методик выполнения измерений, регулирования (настройки), наладки изделия, а также схем соединения изделия со средствами измерений и вспомогательными устройствами, используемыми для измерений
     3. перечень возможных неисправностей в процессе использования изделия по назначению и рекомендации по действиям при их возникновении
     4. перечень режимов работы изделия, а также характеристики основных режимов работы
     5. порядок и правила перевода изделия с одного режима работы на другой с указанием необходимого для этого времени
     6. порядок приведения изделия в исходное положение
     7. порядок выключения изделия, содержание и последовательность осмотра изделия после окончания работы
     8. меры безопасности при использовании изделия по назначению. При этом должны быть отражены требования, обеспечивающие безопасность обслуживающего персонала, техники и экологическую безопасность проводимых работ
  3. действия в экстремальных условиях
     1. случаи отказа изделия в экстремальных условиях и условия, которые могут привести к аварийной ситуации. А также действия:

– при пожаре на изделии на различных этапах использования изделия,

– отказах систем изделия, способных привести к возникновению опасных аварийных ситуаций,

– попадании в аварийные условия эксплуатации,

– экстренной эвакуации обслуживающего персонала.

* 1. особенности использования доработанного изделия
     1. основные конструктивные отличия данного изделия от базового изделия и обусловленные ими изменения в эксплуатационных ограничениях и рекомендациях по эксплуатации,
     2. особенности выполнения операций на всех этапах подготовки и использования по назначению модифицированного изделия,

Допускается приводить эти особенности, не выделяя в отдельный раздел.

1. Техническое обслуживание
   1. техническое обслуживание изделия
      1. общие указания

*– характеристика принятой системы ТО: виды, объемы и периодичность ТО, особенности организации ТО изделия и его составных частей в зависимости от этапов его эксплуатации (использования по назначению, хранения, траспортирования и т.д.) и условий эксплуатации (климатические, временные и т.д.), указания по организации ТО.*

*– требования к составу и квалификации обслуживающего персонала,*

*– требования к изделию, направлянмому на ТО,*

* + 1. меры безопасности
    2. порядок технического обслуживания изделия
    3. проверка работоспособности изделия
    4. техническое освидетельствование
    5. консервация (расконсервация, переконсервация)

*сведения о средствах и методах наружной и внутренней консервации, расконсервации, переконсервации (далее – консервации) изделия в целом, периодичности консервации при хранении, порядок приведения изделия в состояние готовности к использованию по назначению из состояния консервации, перечень используемых инструментов, приспособлений и материалов*

*……….описание отказов и повреждений……………*

*………..описания последствий отказов и повреждений……………*

*…...возможные причины отказов и повреждений……….*

*…….указания по способам обнаружения…………*

*……..указания по способам устранения отказов, повреждений и их последствий…….*

Колонтитулы должны быть зеркальными (зеркальные поля для двусторонней печати)

Колонтитулы доделать (титульный лист и последующие листы)

Драгоценные металлы в ИС ??? Записи сведений о драгоценных материалах в ЭД

Создать Лист утверждения

Создать форму ИУЛа

Применение микросхемы (установка, пайка, защита от воздействия статического электричества и т.д.) следует осуществлять в соответствии с настоящим руководством по применению

Входной контроль способности микросхем к пайке предприятие-потребитель проводит методами, приведенными в разделе …………..

Надежность микросхем в аппаратуре обеспечивается также соблюдением условий эксплуатации; соблюдением электрических режимов работы микросхемы; строгим соблюдением правил монтажа микросхемы в аппаратуре, исключающим тепловые, электрические и механические повреждения микросхем; строгим соблюдением правил и методв измерений электрических параметров; строгим соблюдением всех указаний по применению и эксплуатации микросхемы.

Запрещается превышение предельно допустимых электрических режимов эксплуатации. Применение микросхем в условиях и режимах, не предусмотренными …………………. Для микросхем ……….., допускается только после согласования в установленном порядке ……….

Указать значения гарантийной наработки и срока сохраняемости

Во всех случаях применения микросхем рекомендуется принимать меры, обеспечивающие минимальную температуру корпуса микросхемы (например, улучшение вентиляции, рациональное размещение приборов в блоках, применение теплоотводящих панелей и экранов).

Микросхемы в блоках аппаратуры рекомендуется покрывать лаками, обеспечивающими лучшую работоспособность микросхемы в условиях повышенной влажности, при этом должна предусматриваться герметизация блоков, обеспечивающая защиту микросхемы от воздействия факторов тропического климата, соляного тумана и инея.

При испытаниях, измерениях параметров, при монтаже в регулировке аппаратуры необходима защита микросхемы от воздействия статического электричества.

Расписать режим и условия монтажа микросхемы в аппаратуре. Указать метод пайки микросхемы в аппаратуру. А также указать допустимое число перепаек выводов микросхем при проведении монтажных (сборочных) операций.

Указать (при наличии) характеристики, определяющие зависимость электрических параметров микросхемы от режимов и условий ее эксплуатации

Указать (при наличии) еще какие-либо необходимые - дополнительные указания, связанные с особенностями эксплуатации микросхем

ГАРАНТИИ ИЗГОТОВИТЕЛЯ

Изготовитель гарантирует соответствие микросхем требованиям …ГОСТ, ТУ ….. при соблюдении режимов и условий эксплуатации, правил хранения и транспортирования, установленных …….ГОСТ, ТУ….

Гарантийный срок хранения – …(6, 8, 10)… лет со дня изготовления в соответствии с ….. *гамма-процентный срок сохраняемости микросхем при хранении их в условиях, установленных ГОСТ 21493-76, должен выбираться из ряда: 6; 8; 10 лет при заданной вероятности γ– 95 %. Конкретное значение устанавливают в стандартах или технических условиях на микросхему.*

Гарантийная наработка – не менее *….(25000 ч)… для гибридных микросхем и не менее …(50000 ч)… – для остальных микросхем* со дня ввода в эксплуатацию в соответствии с …..

Гарантийный срок эксплуатации – ………. месяцев …лет…. Со дня отгрузки (получения потребителем)…. в пределах гарантийного срока хранения.

ОСТ….

Совместно с потребителем – анализ отказов микросхем для возможного улучшения технологического процесса, процесса производства на их основе.

Маркировка на потребительской таре

Тара маркируется знаком чувствительности к СЭ…….с допустимым значением потенциала СЭ менее ……

Знак чувствительности должен соответствовать ОСТ 11.01.012

Транспортирование в негерметизированных отсеках самолетов не допускается

% годных микросхем

Хранение микросхем в упаковке предприятия-изготовителя, вмонтированных в аппаратуру в составе объектов или в комплекте ЗИП производится в условиях по ГОСТ 21493

Применение микросхем должно осуществляться в соответствии с настоящим руководством по применению

Запрещается превышение предельных электрических режимов эксплуатации микросхемы

Указания по входному контролю микросхем

– вскрытие влагозащитной или герметичной упаковки изготовителя у потребителя подлежит документированию.

– при входной контроле у потребителя должна соблюдаться следующая последовательность проверок микросхемы ………………..

Должны быть приняты меры, исключающие возможность повреждения микросхем, в том числе статическим электричеством

Должны быть указаны значения параметров и характеристики, определяющие зависимости электрических параметров микросхем от режимов и условий их эксплуатации.

Гарантии изготовителя – раздел 8 ОСТ

Изготовитель гарантирует соответствие микросхемы по внешнему виду и электрическим параметрам нормам, указанным в настоящем руководстве по применению при соблюдении потребителем режимов и условий эксплуатации, правил хранения и траснпортирования, а также по применению, монтажу и эксплуатации.

Режимы и правила должны быть указаны

……Предприятие-изготовитель гарантирует работоспособность микросхемы в составе …..при условии выполнения указаний …… по ………………………….

Гарантийная наработка микросхем в составе …..аппарата/гибридной схемы….. равна наработке ….(столько-то)…., и исчисляется со дня ввода в эксплуатацию в пределах гарантийного срока хранения в составе …….аппарата/гибридной схемы…….

Гарантийный срок хранения микросхем равен сроку сохраняемости………(сколько)……. Гарантийный срок хранения микросхемы в составе …..(чего?) аппарата/гибридной схемы….. исчисляется с даты ее изготовления.

Гарантийный срок хранения микросхемы до герметизации ее в составе….аппарата/гибридной схемы…. Исчисляется с даты отгрузки микросхемы.