

Multiprocesorski sistemi

Domaći zadatak 3

Osluškujući protokoli za održavanje koherencije keš memorije

(5 poena)

Uvod

Cilj zadatka je da studenti korišćenjem simulatora poboljšaju poznavanje osluškujućih (engl. *snoopy*) protokola za održavanje koherencije keš memorije u multiprocesorskim sistemima.

Radno okruženje

Na adresi <http://mups.etf.rs/simulatori/vivioJS/> dostupni su simulatori za nekoliko protokola za koherenciju keš memorije. **Odgovore na zadata pitanja predati u vidu tekst dokumenta pod imenom dz3.txt i predati u okviru SVN repozitorijuma. Domaći zadatak 3 se radi samostalno.**

Zadaci

Zadaci su podeljeni u više celina, zavisno od vrste protokola koju obrađuju. Svaki od zadataka sadrži oznaku protokola na koji se odnosi kao prefiks u uglastim zagrada ispred postavke zadatka i upravo u tom simulatoru treba obaviti simulaciju. Preslikavanje adresa u keš memoriji je direktno u svim simulacijama. Posmatra se sledeća sekvenca operacija:

| | | | | |
|--------------|--------------|--------------|--------------|---------------|
| 1. P0, W, A0 | 3. P1, W, A0 | 5. P1, W, A2 | 7. P1, W, A2 | 9. P2, R, A1 |
| 2. P2, R, A0 | 4. P0, R, A0 | 6. P1, R, A2 | 8. P0, R, A2 | 10. P3, W, A2 |

Poništavajući protokoli

- [WTI] Koliko puta je svaki procesor pristupao memoriji? Koji je hit rate svakog procesora za datu sekvencu?
- [WTI] U koraku 3, da li se prilikom upisa procesora P1 u blok A0 ažurira i memorija?
- [WTI] Šta se dešava u koraku 4? Da li je blok u koji se upisuje već u keš memoriji?
- [WTI] Da li se vrši dohvaćanje bloka A2 prilikom čitanja procesora P1 iz bloka A2 u koraku 5?
- [WTI] Šta treba promeniti u strategiji protokola da bi blok bio dovučen u keš memoriju? Koja osobina ovog protokola utiče na loše performanse (u smislu nepotrebnih pristupa memoriji)? Kako je moguće ublažiti ove nedostatke?
- [MSI] Koja se suštinske razlike ovog protokola u odnosu na WTI uočavaju u koracima 3 i 5 iz zadatog primera (u smislu načina upisa u keš memoriju)?
- [MSI] U kom stanju će biti blok A0 u kešu procesora P1 nakon koraka 3 i zašto?
- [MSI] U kom stanju će biti blok A0 u kešu procesora P0 nakon koraka 4 i zašto?
- [MSI] U kom koraku dolazi do ažuriranja bloka A0 u memoriji i zašto?
- [MESI] U koraku 2, odakle se dostavlja podatak prilikom čitanja podatka A0 od strane procesora P2? U kom stanju će biti učitani podatak A0?
- [MESI] Da li se u koraku 3, prilikom upisa P1 u A0 vrše neke akcije protokola? Zašto?
- [MESI] U kom stanju će biti podatak A2 u koraku 5? Zašto?
- [MESI] Da li se u koraku 6, prilikom čitanja podatka A2 od strane P1 vrše neke akcije protokola? Zašto?
- [MOESI] U kom stanju će biti blok A0 u kešu procesora P1 nakon koraka 3 i zašto? Šta se dešava sa ostalim procesorima?
- [MOESI] U kom stanju će biti blok A0 u kešu procesora P1 nakon koraka 4 i zašto? Šta se dešava sa ostalim procesorima?
- [MOESI] U kom stanju će biti blok A2 u kešu procesora P1 nakon koraka 8 i zašto?
- [MOESI] Da li će u koraku 10 memorija biti ažurirana?

18. [DRAGON] U koje stanje prelazi blok sa podatkom A0 posle koraka 3, u svim procesorima koji imaju taj podatak i koje su vrednosti tog podatka u tim procesorima?
19. [DRAGON] Da li se u koraku 3 ažurira memorija? Koja je suštinska razlika ovog protokola u odnosu na prethodno obrađene vidljiva već u ovom koraku?
20. [DRAGON] Zašto blok nije prešao u stanje Sm u koraku 5? Na osnovu čega se određuje stanje u koje će preći? Koje su bile akcije protokola pri zameni?
21. [DRAGON] U kom stanju će biti blok sa podatkom A2 u procesoru P1 posle čitanja u koraku 6?
22. [FIREFLY] U kom stanju se nalazi podatak A0 u procesorima P0 i P1 posle koraka 3? Šta označava to stanje i koji je ekvivalent tom stanju u DRAGON protokolu?
23. [FIREFLY] Da li se u koraku 5 ažurira memorija? Zašto?
24. [FIREFLY] Koje su akcije protokola u koraku 8? Odakle se dostavlja podatak A2 procesoru P0?
25. [FIREFLY] Da li je memorija ažurna što se tiče podataka A0 i A2 nakon koraka 10? U kojim stanjima se nalazi podatak A2 u svim procesorima koji ga imaju?

Važno: Ukoliko u nekom zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku i da nastavi da izgrađuje svoje rešenje na temeljima uvedene pretpostavke.