

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 张小龙 第 1 组 同组人员 _____
课程名称 计算机组成原理实验 实验名称 静态随机存储器实验 实验日期 2024 年 11 月 14 日

实验目的】

- 掌握静态随机存储器的组成及工作特性
- 掌握存储器数据读写方法

【实验设备】

组成原理实验箱 TD-CMA

【实验原理】

- 静态随机存储器
- 存储程序的概念

存储器是计算机中各种信息存储与交换的中心，是冯·诺依曼体系计算机的基本特征，是计算机能够自动、连续、快速工作的基础。程序指令和操作数都是从存储器（内存）中获取的。

②基本存储位元

基本存储位元是一个可控制的双稳态触发器，可以存储1位二进制信息，通过选择信号、读写控制信号、数据信号控制。

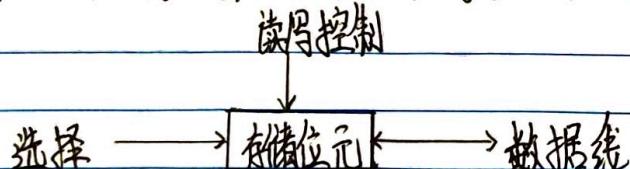


图1 基本存储位元

③静态随机存储器的组成

- 存储体：存储位元集合体
- 控制逻辑：包括选中信号以及读、写电路
- 数据输入、输出电路
- 地址译码：行地址、列地址及译码方式

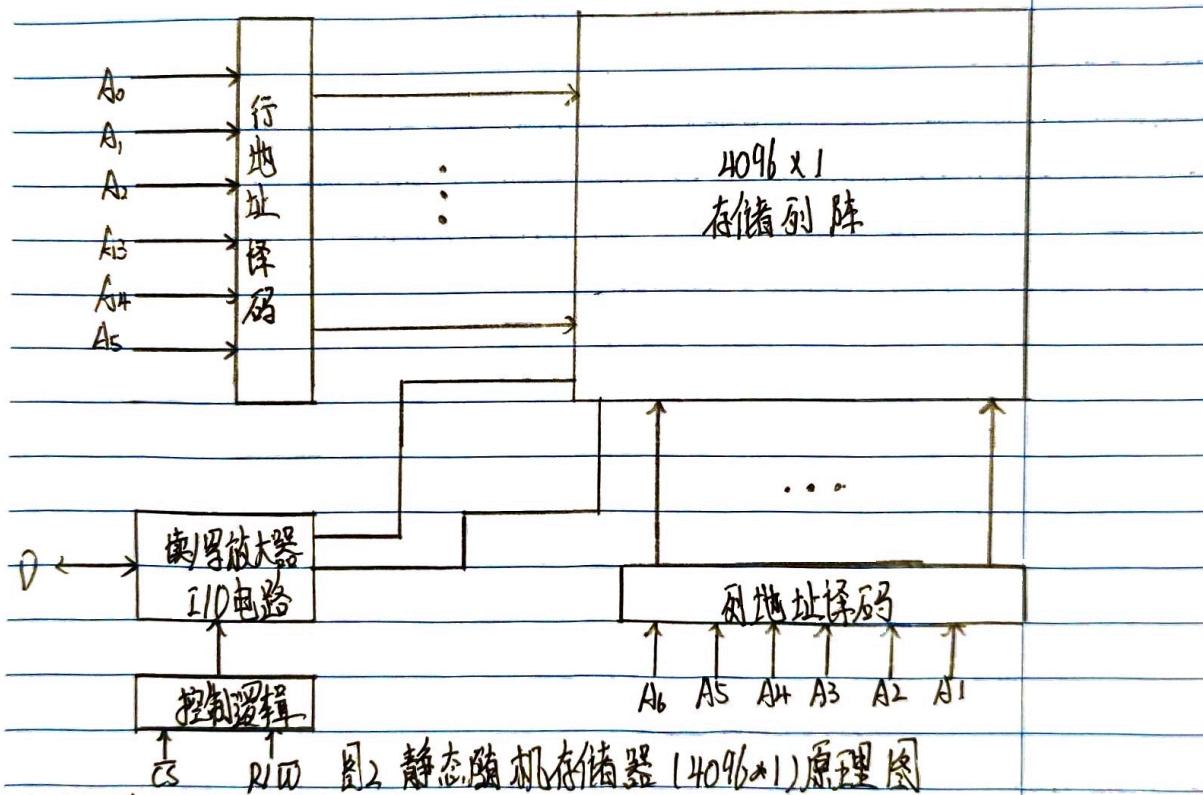
④静态随机存储器 (4096*1) 举例

4096*1 由 64 行 × 64 列的 4096 个单元存储体组成，其地址译码器有两种

同济大学实验报告纸 2353814

姓名 马应 第 组 同组人员
课程名称 微机组成原理实验 实验名称 静态随机存储器实验 实验日期 2024 年 11 月 14 日

译码方式，分别为双译码（行列各需译出的译码方式）与单译码（12进4096出的译码方式。用单数据线，一次输入输出一次。



2. 存储器的位扩展与字扩展

位扩展：地址线、片选线和读写线并联，数据线并行

字扩展 地址线、数据线和读写线并联，片选选择

【实验内容】

静态随机存储器实验

1 实验元件介绍

实验选用的静态存储器由一片 6116 (2K·8bit) 构成，位于 MEM 单元。6116 共有三个控制线，分别为 CS (片选线)，OE (读线)，WE (写线)，均为低电平有效。

实验中CS常接地。

| \bar{CS} | \bar{WE} | \bar{DE} | 功能 |
|------------|------------|------------|----|
| 1 | X | X | 选择 |
| 0 | 1 | 0 | 读 |
| 0 | 0 | 1 | 写 |
| 0 | 0 | 0 | 写 |

表1 静态存储器6116逻辑功能表

2. 读写控制逻辑

实验静态随机存储器的读写逻辑控制通过四个模块 IOM, RD, WR, TS 共同控制完成，其中 IOM 控制选择对 I/O 还是对 MEM 进行操作；RD 与 WR 控制读写状态，RD=1 时为读，WR=1 时为写；TS 为时序单元 TS3 给出的脉冲，保证 MEM 的写脉宽与 TS 保持一致。

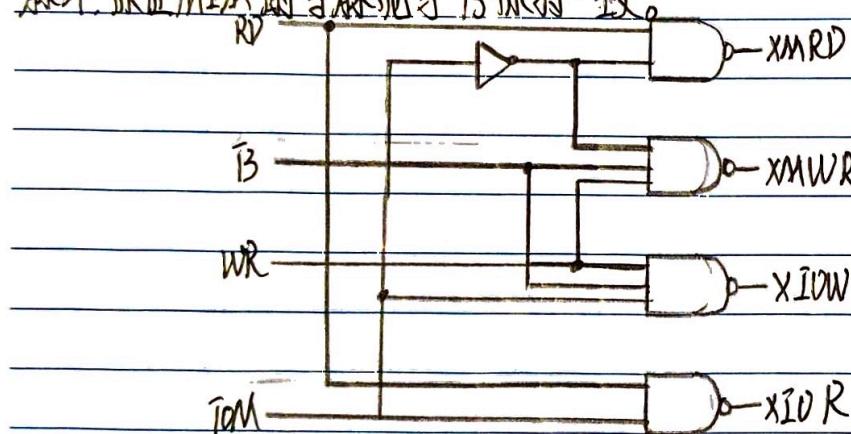


图3 读写控制逻辑

3. 实验原理图

① 数据总线接有 8 个 LED 灯显示 D1~D0 的内容

② 地址总线接有 8 个 LED 灯显示 A7~A0 的内容

③ 地址由地址锁存器 (245 芯片) 给出

④ IN 单元数据开关经译码器 (245 芯片) 分时给出地址和数据

⑤ 地址寄存器为 8 位，接入 6116 的地址 A7~A0 实际容量为 256 字节

同济大学实验报告纸

2353814

软件工程

专业 2021 届

班

姓名 张小松

第

组

同组人员

课程名称 演算机组成原理实验

实验名称 静态随机存储器实验

实验日期

2024 年

11 月

14 日

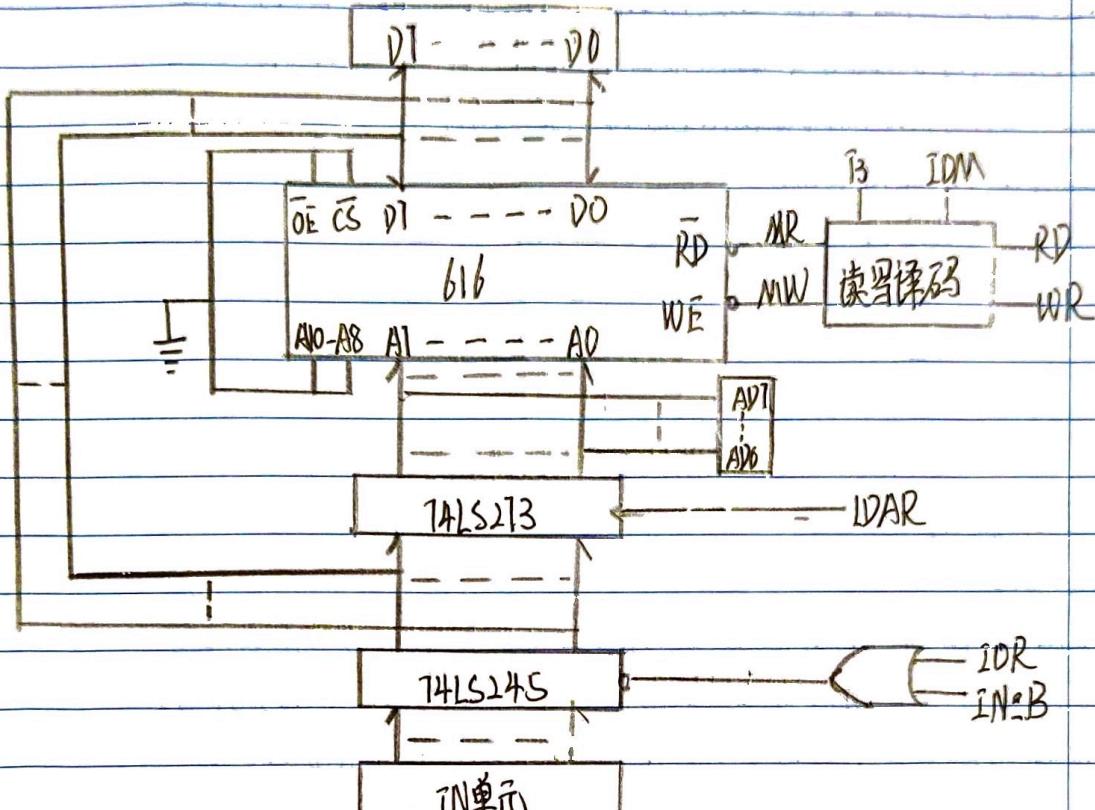


图 4 实验原理图

4 实验步骤

- 1) 关闭实验系统电源，依照实验接线图连接电路并检查无误。
- 2) 将时序与操作台单元的 KK1, KK3 开关置为运行档，KK2 开关置为“单步”档
- 3) 将 CDN 单元的 IOR 开关置为 1，使 IN 单元无输出，打开电源开关，如果听到“滴”报警声，说明总线存在竞争现象，应当立即关闭电源，重新检查接线，排除故障。
- 4) 将 WR, RD 置为 0，关闭 MEM 的读写状态，再将 IOR 也置为 0，然后打开地址寄存器控制信号 (LDAR=1)，在 IN 单元输入地址，按动 SJ 产生 T3 脉冲，将输入的地址打入到存储器中。

5) 将WR, RD, IDAR置为0, 使用输入开关输入需要写入的数据, 将IOR置为1, 然后将WR置为1, IOM置为0, 使存储器处于写状态, 按下ST, 将数据打入MEM中

6) 任选三组地址, 重复4), 5) 操作, 为该地址写入数据

D) 执行4) 操作向存储器中写入地址, 关闭IN单元输出, 即IOR=1, 将RD置为1, WR, IOM置为0, 此时数据总线上的数即为存储器当前地址存储的数据。将其与输入的数据比较, 判断是否相等

8) 记录实验结果(16进制表示)

| 地址码 | 写入数据 | 读出数据 |
|-----|------|------|
| 22 | 45 | 45 |
| AB | 14 | 14 |
| EF | 11 | 11 |

表2 实验结果记录表(16进制)

5. 实验现象及过程分析

1) 实验现象描述

输入地址后再输入数据, 即完成一次存储器写入操作。多次完成写入操作后, 进行读取操作, 输入写入数据的地址并调节控制信号后, 可以观察到写入的数据; 若该地址未进行写入操作, 则显示该地址计算机默认数据。

2) 实验过程分析

① 写入操作: 计算机将输入的地址信息写入到地址总线及地址寄存器上, 再根据该地址, 将数据放入到存储器该地址对应的存储单元, 实现数据的写入。

② 读取操作: 计算机将输入的地址信息写入到地址总线及地址寄存器上, 存储器将该地址对应的存储单元上的数据输出到数据总线上, 这样便可从数据总线读取到数据。

6. 存储器实验中, RD, WR, IOM, IOR(INB), IDAR控制信号的作用

① RD信号: 高电平读选通信号, 当RD为高电平时, 存储器进行读操作

② WR信号: 高电平写选通信号, 当WR为高电平时, 存储器进行写操作

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 张龙 第 1 组 同组人员 _____
课程名称 计算机组成原理实验 实验名称 静态随机存储器实验 实验日期 2024 年 11 月 14 日

③ RD信号：读控制信号，当RD信号为低电平时，CPU与存储器之间进行数据传输，当RD信号为高电平时，CPU与输入输出设备之间进行数据传输。

④ WR信号（IN-B信号）：数据读控制信号。当WR为高电平时，数据被输入输出单元送到数据总线上，方便读取操作进行。

⑤ LDAR信号：地址寄存器门控制信号，当LDAR信号为高电平时，地址被存入地址寄存器 AR 中；当 LDAR 为低电平时，AR 封锁，不写入地址。

实验小结

在本次实验中，我对存储程序、基本存储位元的概念有了基本的掌握，同时强化了自己对于静态随机存储器及其工作特性的理解，了解到存储器位扩展与字扩展的实现方式。

在静态随机存储器实验中，我依据接线图，成功连接实验电路，并自选了三个地址 22, AB, EF，对其实现中对应的存储单元进行写入操作，并通过读取该存储单元的数据，验证自己的实验操作正确性，并取得了成功。总体来说，该实验较为简单，难点在于在此系统上实验操作次数不多，对设备并不是特别熟悉，以及排线容易接反等。

通过上述实验，在对写入与读的操作过程分析的基础上，我深入理解了 RD 信号、WR 信号、RD 信号、WR 信号、LDAR 信号这 5 种控制信号的功能及作用，并对静态存储器写入与读的原理有了深入了解。

本次实验使我对我读写操作过程中的数据流动有了直观化的认知，加速了我对计算机组成原理的理解，同时提高了我的实验操作能力。