

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 张龙 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 计数器实验 实验日期 2024 年 10 月 11 日

实验目的

1. 理解并掌握集成计数器工作原理
2. 掌握任意进制计数器的设计方法

实验设备

1. 数字逻辑实验系统
2. 74LS00 - 2 输入端四与非门
3. 74LS90 - 异步二五六十进制计数器
4. 74LS161 - 同步四位二进制计数器

实验原理

1. 计数器

计数器是实现计数运算的时序逻辑电路。在数字系统中，计数器主要是对电路输入的脉冲个数进行累计，以实现测量、计数和控制功能，同时兼有计时、定时、分频等多种功能。计数器由基本的计数单元和控制门组成，计数单元则由一系列具有储存信息、功能的各类触发器组成，常用JK触发器。

按照脉冲的输入方式，计数器可以分为同步计数器和异步计数器

2. 同步计数器原理

同步计数器的时钟脉冲同时接到所有的触发器 CP 端，各个触发器的翻转同时进行。

3. 异步计数器原理

异步计数器的时钟脉冲不是同时接到所有的触发器 CP 端，触发器的翻转不是同时进行的，一部分触发器 CP 是来自其他触发器的输出。

4. 位清零法

利用芯片的复位端和门电路逻辑，跳过 $M-N$ 个状态，从而获得 N 进制计数器。清零方式分为异步和同步两种。

异步清零的清零信号直接到达清零端；同步清零需等到清零信号和有

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 马小旭 第 组 同组人员
课程名称 计算机组成原理实验 实验名称 计数器实验 实验日期 2024 年 10 月 11 日

有效时钟信号同时具备时才到达清零端。

对于异步清零，要在第 N 次脉冲计数时进行清零操作，对于同步清零，要在第 N-1 次脉冲计数时进行清零操作。

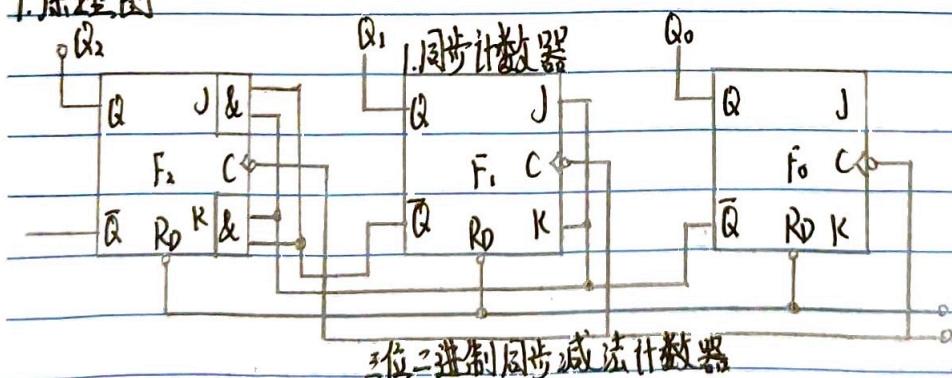
5. 反馈置数法：

在计数的过程中，将其输出的某一个状态通过门电路逻辑处理，产生一个控制信号反馈至预置输入端，在下一个 CP 信号作用之后，计数器把预置数输入端的状态置入输出端。预置数信号消失后，计数器就从被置入的状态开始重新计数。同时，也可以在计数到达 111 状态时产生进位信号，反馈到预置数控制端实现反馈置数。

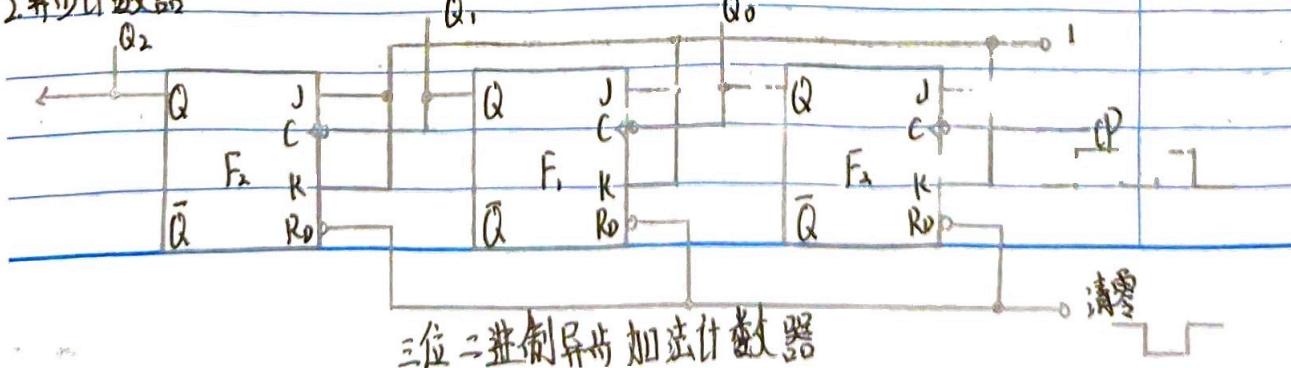
6. 级联法

适用于计数器进制 $M < N$ 欲构成的进制 N ，将多片计数器级联，组成最大计数值 $> N$ 的计数器，然后采用清零或置数的方法实现模 M 计数器。

1. 原理图



2. 异步计数器



实验内容

1. 74LS90计数器功能验证

① 74LS90工作原理

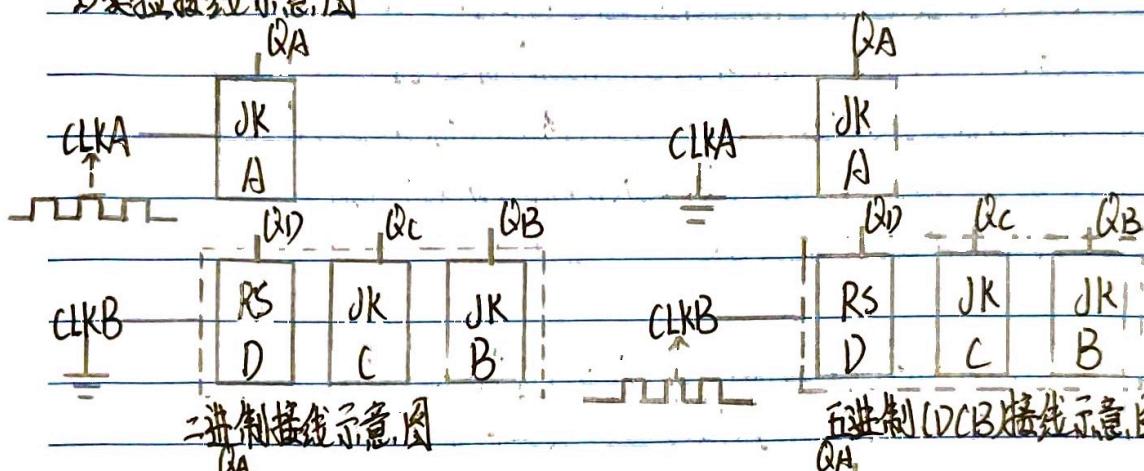
R_{01}, R_{02} 为置0端, S_{91}, S_{92} 为置9端; CLK_A, CLK_B 端为两个计数时钟输入端, Q_D, Q_C, Q_B, Q_A 为输出端, NC表示空脚

清零功能: 当 R_{01}, R_{02} 钮 1, S_{91}, S_{92} 不全为 1, 计数器输出 $Q_D Q_C Q_B Q_A = 0000$

置9功能: 当 S_{91}, S_{92} 钮 1, 且 R_{01}, R_{02} 不全为 1, 计数器输出 $Q_D Q_C Q_B Q_A = 1001$

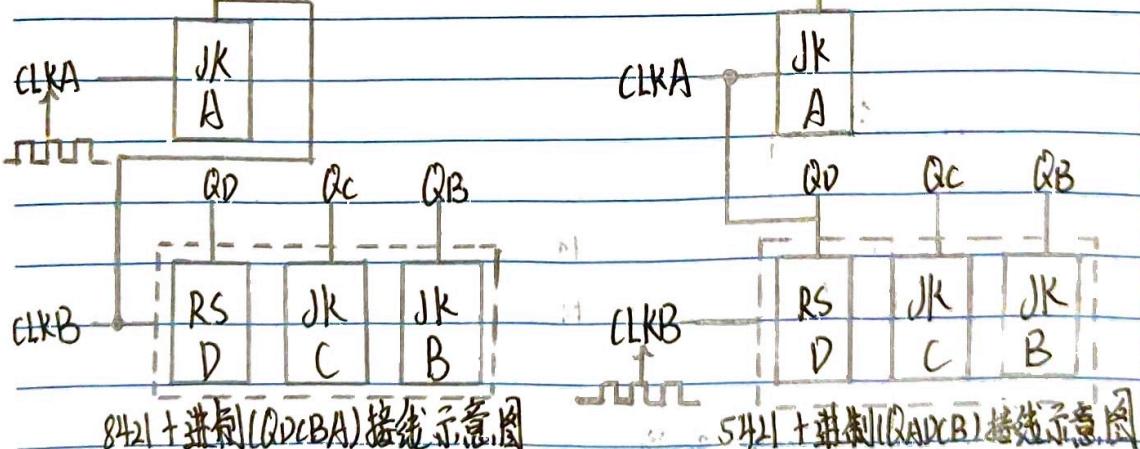
计数功能: 当 S_{91}, S_{92} 不全为 1, R_{01}, R_{02} 不全为 1, 输入脉冲信号时, 计数器开始计数

② 实验接线示意图



二进制接线示意图

五进制 (DCBA) 接线示意图



8421十进制 (QDCBA) 接线示意图

5421十进制 (QADCB) 接线示意图

③ 实验步骤

分别根据四种接线原理图进行接线, 输入多次单次脉冲信号或输入连续脉冲信号, 记录实验结果, 得到逻辑功能表

④ 74LS90逻辑功能表

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 张龙 第 1 组 同组人员 _____
 课程名称 模拟组成原理实验 实验名称 计数器实验 实验日期 2024 年 10 月 17 日

$S_{Q(1)}$	$S_{Q(2)}$	$R_{Q(1)}$	$R_{Q(2)}$	CP_1	CP_2	Q_D	Q_C	Q_B	Q_A	
1	1	0	X	X	X	1	0	0	1	置9
1	1	X	0	X	X	1	0	0	1	
0	X	1	1	X	X	0	0	0	0	清零
X	0	1	1	X	X	0	0	0	0	
$S_{Q(1)} \cdot S_{Q(2)} = 0$		CP	0	二进制 (QA)						
		0	CP	五进制 ($QDCBA$)						
$R_{Q(1)} \cdot R_{Q(2)} = 0$		CP	QA	8421十进制 ($QDCBA$)						
		Q_D	CP	5421十进制 ($QADCB$)						

2.74 LS161计数器功能验证

1) 工作原理

$CR(1)$, $LD(4)$, $EP(1)$, $ET(10)$ 为 4 个控制端

锁位端 $CR=0$ 时, 输出 $QDCBA$ 全为零, 实现异步清零功能(复位功能)

当 $CR=1$ 时, 预制数控制端 $LD=0$, 且 CP 在上升沿时, $QDCBA=DCBA$, 实现同步预置数功能

当 $CR=LD=1$, 且 $EP \cdot ET=0$ 时, 输出 $QDCBA$ 保持不变, 处于保持状态

当 $CR=LD=EP=ET=1$, CP 上升沿实现自然二进制计数功能

2) 实验步骤

根据同步四位二进制计数器引脚图进行连线, 调节逻辑电路开关, 输入脉冲信号, 观察实验现象, 验证逻辑功能表

3) 74 LS161 逻辑功能表

CR	LD	EP	ET	CP	Q_D	Q_C	Q_B	Q_A	
0	X	X	X	X	0	0	0	0	异步清零
1	0	X	X	↑	D	C	B	A	同步预置数
1	1	0	X	X	Q_D	Q_C	Q_B	Q_A	

同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 马小应 第 组 同组人员
 课程名称 计算机组成原理实验 实验名称 计数器实验
 实验日期 2024 年 10 月 17 日

1	1	X	0	X	QD	QC	QB	QA	保持
1	1	1	1	↑		计数			计数

3. 构成任意进制计数器

23种常用的计数器进制构建方法

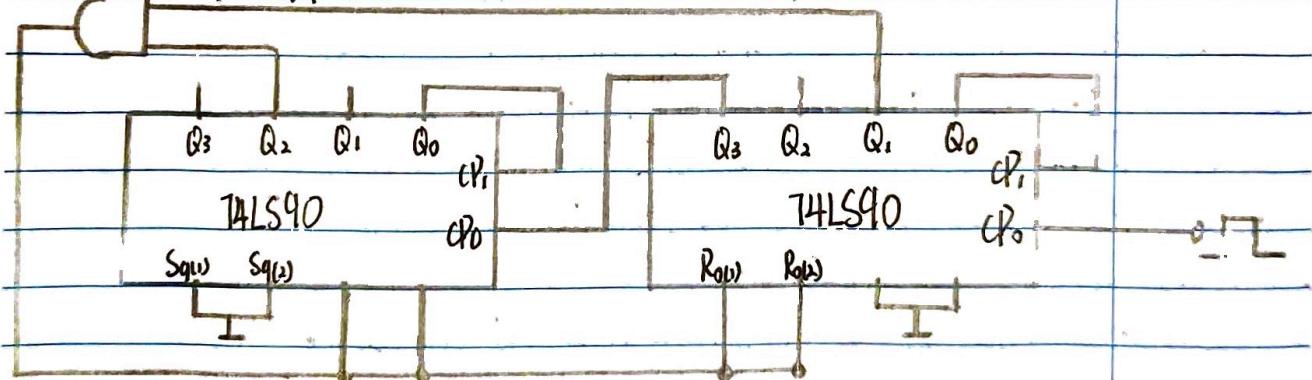
① 反馈清零法

② 外置置数法

③ 级联法

2) 构成42进制计数器

① 使用74LS90芯片

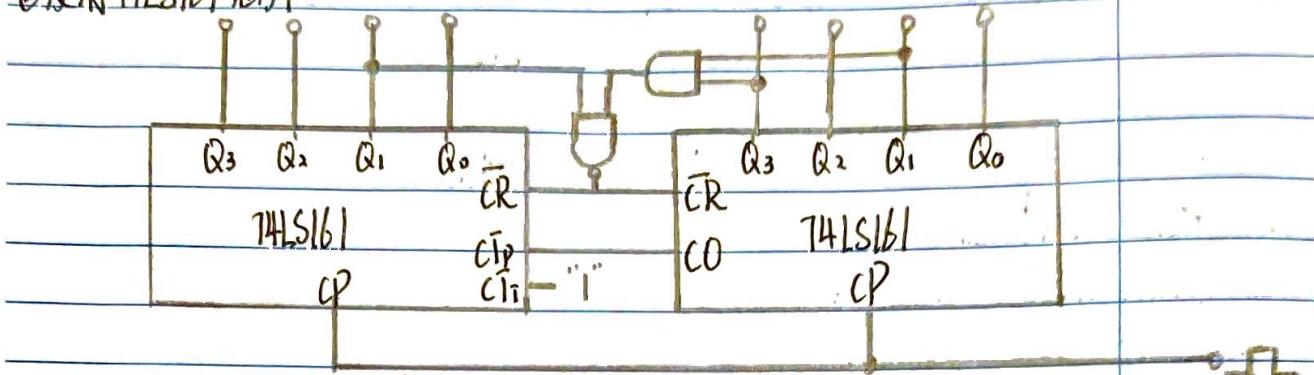


利用74LS90构成42进制计数器电路原理图

原理：使用级联法，利用2个74LS90芯片构成42进制计数器。将Q0与CP相连，将Q0的输出信号作为Q1的输入信号，实际上是由两个8421十进制计数器，将其中一个作为十位，一个作为个位。对于个位来说，最高位Q3的输出由1-0变化时，需要进位，将Q3的输出信号作为十位CP0的输入信号，当Q3状态由1变0再变为1时，输出一个完整的脉冲信号，即产生一个下降沿时，十位计数器计数，实现进位。将个位Q1的结果与十位Q3的结果通过一个与门后生成的信号传递给所有的置1端，当它们同

时为1，即十位为4，个位为2时，与门输出结果为1，清零端输入为1，清零，这样，就保证计数结果最大为41，即实现42进制。

②使用74LS161芯片



74LS161构成42进制计数器工作原理图

原理：使用74LS161芯片构成42进制计数器，可以采用级联法。为实现两个芯片之间的进位而非将两个芯片单独工作，应将较小位的 RIPPLE CARRY OUTPUT 端接入较高位的 EP、ET 控制端中的一个或两个（若为1，则其连接的始终输入高电平），同时，CR、LD 控制端输入高电平，这样，当较低位为1111 时，RIPPLE CARRY OUTPUT 输出1，EP、ET 输入1，高位进入计数状态，当下一次上升沿到达时，低位变为0，高位计数加1，即实现了进位；其余时间高位处于保持状态，这样，就实现了八位二进制计数器。为了使整个计数器进制为42进制，需要在计数器为42，即 00101010 时进行清零，即当高位 Q3、低位 Q3、Q4 的结果通过逻辑门反馈到 CR 端，使当 Q3、Q2、Q1=1 时，输出 Q3、Q2、Q1=0 时，输出1；可以使用一个与门和一个非门实现，将其中两个输出信号输入与门，将与门的输出信号与另外一个输出信号输入到非门，将输出结果作为 2 个 CR 端的输入信号，即可构成42进制计数器。
【实验小结】

在本次实验中，我了解了计数器的概念以及同步计数器和异步计数器的原理以及逻辑结构。通过对两个计数器的功能验证，我清楚了解了计数器的作用，认识到其逻辑功能以及 74LS90 在不同接线下的不同进制，加深了我对计数器的理解，同时也巩固了自己对于水触发器的认知以及对其翻转功能的理解。

在构成任意进制计数器的实验中，我掌握了3种基本的构建不同

进制计数器的方法，通过对案例的分析，以及对于构建方法的使用，借助不同的逻辑门，我成功用74LS90芯片以及74LS161芯片构建成了4进制计数器；借助这次构建的经历，我对这些方法的熟练度逐渐加深。

在本次实验中，我并未遇到困难，通过对于知识的运用，我很快完成了实验。总的来说，在本次实验中，我加深了对于计数器的理解，学会了如何设计、调试和优化复杂电路。通过实际操作，我对于数字电路中的时序敏感性、信号传输的精确度有了更深的认识。这些技能和经验对于以后设计更复杂的数字电路系统将起到重要作用。