

# 同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 引小龙 第 1 组 同组人员 \_\_\_\_\_

课程名称 计算机组成原理 实验名称 译码器和选择器实验 实验日期 2024 年 9 月 19 日  
实验

## 【实验目的】

1. 掌握译码器的逻辑功能
2. 掌握数据选择器的逻辑功能

## 【实验设备】

1. 数字逻辑实验系统
2. 74LS138 3线-8线译码器
3. 74LS153 双四选一数据选择器

## 【实验原理】

### 1. 组合逻辑电路

组合逻辑电路是一种基本的数字电路，它由一些逻辑门电路组成。其输出信号完全由当前的输入信号决定，输出的变化是对输入信号的瞬时响应，而不涉及之前状态的信息或时序关系。与时序逻辑电路不同，组合逻辑电路不具备记忆功能，它没有时钟信号，也没有寄存器或触发器。

组合逻辑电路输出信号和输入信号存在特定关系。对于一个特定的逻辑问题，其对应的真值表是唯一的，但实现它的逻辑电路可以是多种多样的。常见组合逻辑电路有：编码器、译码器、选择器、分配器、比较器、加法器等。

设计组合电路就是用电路形式来实现逻辑表达式，电路设计原则是简单经济可靠，可以用门电路搭建，也可以采用各种集成器件。

### 2. 译码器

译码器是一种组合逻辑电路，其功能是将输入的二进制编码信号转换为唯一的输出信号。一般情况下，译码器输入一组编码序列信号，则输出信号对应的一条特定的译码信号。译码器的输入通常是  $n$  位二进制数，而输出则是  $2^n$  个互斥信号。译码器常用于地址解码、存储器选择、数据传输等场合。

# 同济大学实验报告纸 2353814

软件工程 专业 2021 届 1 班 姓名 张龙 第 1 组 同组人员 \_\_\_\_\_  
课程名称 计算机组成原理 实验名称 译码器和选择器实验 实验日期 2024 年 9 月 19 日  
实验

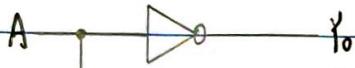
## ① 工作原理

当编码进入输入端时，相应的译码线输出低电平，其余译码线输出高电平

## ② 常见示例：

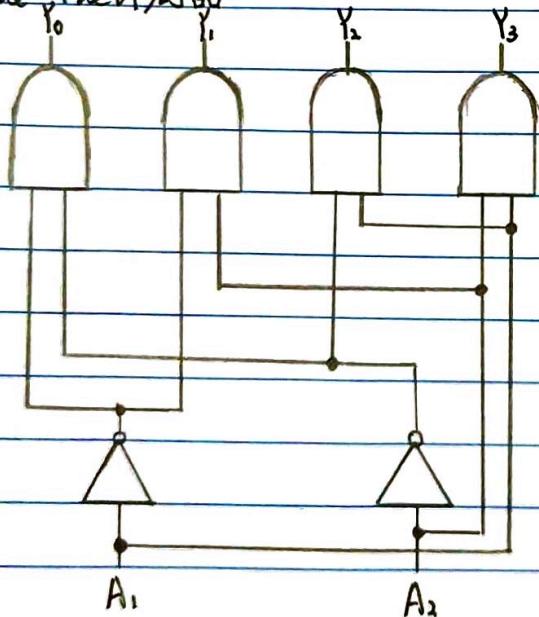
### ① 1 线 - 2 线译码器

用一个非门实现



$$\text{表达式: } Y_0 = \bar{A}, Y_1 = A$$

### ② 2 线 - 4 线译码器



表达式:

$$Y_0 = \bar{A}_1 \bar{A}_2$$

$$Y_1 = \bar{A}_1 A_2$$

$$Y_2 = A_1 \bar{A}_2$$

$$Y_3 = A_1 A_2$$

### ③ 3 线 - 8 线译码器

$$\text{逻辑表达式: } Y_0 = \bar{A}_2 \bar{A}_1 \bar{A}_0 \quad Y_1 = \bar{A}_2 \bar{A}_1 A_0 \quad Y_2 = \bar{A}_2 A_1 \bar{A}_0$$

$$Y_3 = \bar{A}_2 A_1 A_0 \quad Y_4 = A_2 \bar{A}_1 \bar{A}_0 \quad Y_5 = A_2 \bar{A}_1 A_0$$

$$Y_6 = A_2 A_1 \bar{A}_0 \quad Y_7 = A_2 A_1 A_0$$

# 同济大学实验报告纸

2353814

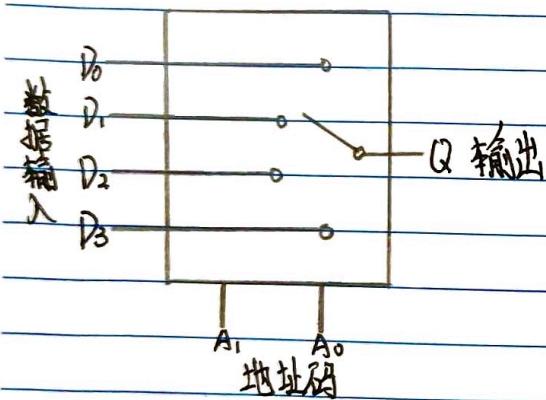
软件工程 专业 2021 届 1 班 姓名 马小龙 第 1 组 同组人员 \_\_\_\_\_  
课程名称 逻辑组成原理实验 实验名称 编码器和译码器实验 实验日期 2024 年 9 月 19 日

关于控制信号：集成电路通常含有控制端，以实现使能、多能、控制等操作。

## 3. 数据选择器

数据选择器是一种常见组合电路，其功能是从多个输入信号中选择一个，并将该信号输出。选择信号为一组编码序列，又称地址编码信号。利用其多输入、单输出的特点，可以实现数据的多路分时传送。

### ① 数据选择器原理图：



通常，一个数据选择器包含：

1. n个地址选择端
2. 2^n个数据输入端
3. 一个数据输出端
4. 选通功能端（控制端）

### ② 四选一数据选择器逻辑表达式：

$$Y = (\bar{A}_1 \bar{A}_0) D_0 + (\bar{A}_1 A_0) D_1 + (A_1 \bar{A}_0) D_2 + (A_1 A_0) D_3$$

## 【实验内容】

### 1. 74LS138(3线-8线译码器)功能验证

#### ① 实验步骤

- ① 将芯片的 VCC 端，即 16 号接口接 +5V 电压，GND 端，即 8 号接壳接地；
- ② 将芯片 1 ~ 6 号接口接到逻辑电平开关，1 号及 9 号 ~ 15 号接口接到 8 号显示灯；

- ③ 打开电源开关，调节 1 ~ 6 号接口所接的电平开关，来观察逻辑电平显示灯的亮灭情况，得到逻辑功能表，验证 74LS138 芯片的功能。

# 同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 张小龙 第 1 组 同组人员 \_\_\_\_\_  
 课程名称 计算机组成原理实验 实验名称 编码器和选择器实验 实验日期 2024 年 9 月 19 日

2) 74LS138 芯片逻辑表达式:

$$Y_0 = \overline{A_2} \overline{A_1} \overline{A_0} \quad Y_1 = \overline{\overline{A}_2} \overline{A_1} \overline{A_0}$$

$$Y_2 = \overline{A}_2 \overline{A}_1 \overline{A}_0 \quad Y_3 = \overline{A}_2 \overline{A}_1 A_0$$

$$Y_4 = \overline{A}_2 \overline{A}_1 \overline{A}_0 \quad Y_5 = \overline{A}_2 \overline{A}_1 A_0$$

$$Y_6 = \overline{A}_2 A_1 \overline{A}_0 \quad Y_7 = \overline{A}_2 A_1 A_0$$

3) 74LS138 逻辑功能表

输入			输出							
$S_1$	$\overline{S}_2 + \overline{S}_3$	$A_2, A_1, A_0$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$
0	X	X X X	1	1	1	1	1	1	1	1
X	1	X X X	1	1	1	1	1	1	1	1
1	0	0 0 0	0	1	1	1	1	1	1	1
1	0	0 0 1	1	0	1	1	1	1	1	1
1	0	0 1 0	1	1	0	1	1	1	1	1
1	0	0 1 1	1	1	1	0	1	1	1	1
1	0	1 0 0	1	1	1	1	0	1	1	1
1	0	1 0 1	1	1	1	1	1	0	1	1
1	0	1 1 0	1	1	1	1	1	1	0	1
1	0	1 1 1	1	1	1	1	1	1	1	0

注: 编码序列的下标应保持高位在左边

"X" 表示无论取何值, 即其取值对最终结果无影响

2. 74LS153 (四选一数据选择器) 功能验证

1) 实验步骤:

① 将芯片的 VCC 端, 即 16 号接口接地, GND 端, 即 8 号接口接地;

② 将芯片的 9 号接口和 1 号接口接逻辑电平显示灯, 其余接口接逻辑电平开关, 方便观察, 请根据接口序号有序接线)

# 同济大学实验报告纸

2353814

软件工程 专业 2021 届 1 班 姓名 孙龙 第 组 同组人员  
 课程名称 计算机组成原理实验 实验名称 译码器和选择器实验 实验日期 2024 年 9 月 19 日

③ 打开电源开关，调节逻辑电平开关，观察逻辑电平显示灯亮灭情况，得到逻辑功能表，验证 74LS153 芯片的功能

2) 74LS153 逻辑表达式

$$Y_1 = (\bar{A}_1 \bar{A}_0) 1D_0 + (\bar{A}_1 A_0) 1D_1 + (A_1 \bar{A}_0) 1D_2 + (A_1 A_0) 1D_3$$

$$Y_2 = (\bar{A}_1 \bar{A}_0) 2D_0 + (\bar{A}_1 A_0) 2D_1 + (A_1 \bar{A}_0) 2D_2 + (A_1 A_0) 2D_3$$

3) 74LS153 逻辑功能表

选通端 地址端 输出端

$\bar{S}_1 (S_2)$	$A_1$	$A_0$	$Y_1 (Y_2)$
1	X	X	0
0	0	0	$D_0$
0	0	1	$D_1$
0	1	0	$D_2$
0	1	1	$D_3$

[实验思考]

1. 能否用两个三变量译码器(1138芯片)构成一个四变量译码器？试画出接线原理图并在实验箱接线进行验证。

$A_0 A_1 A_2$



$A_0$

$A_1$

$A_2$

$S_1$

$\bar{S}_2$

$\bar{S}_3$

I

II

$\bar{Y}_0$

$\bar{Y}_1$

$\bar{Y}_2$

$\bar{Y}_3$

$\bar{Y}_4$

$\bar{Y}_5$

$\bar{Y}_6$

$\bar{Y}_7$

$\bar{Y}_8$

$\bar{Y}_9$

$\bar{Y}_{10}$

$\bar{Y}_{11}$

$\bar{Y}_{12}$

$\bar{Y}_{13}$

$\bar{Y}_{14}$

$\bar{Y}_{15}$

入

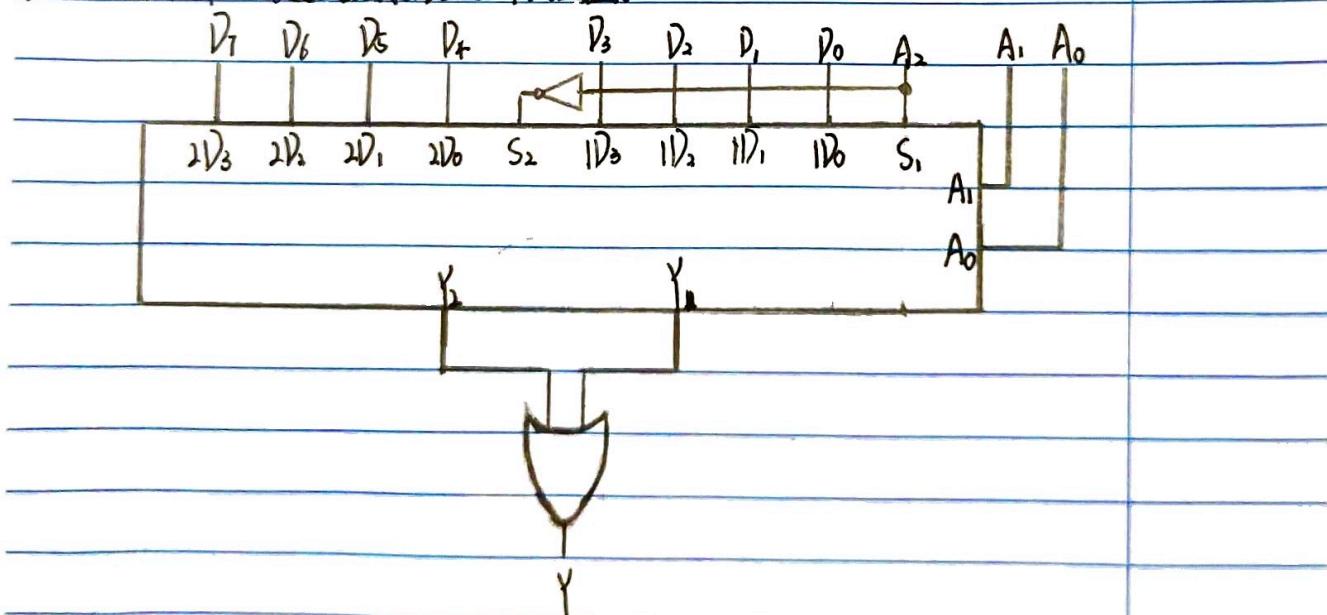
# 同济大学实验报告纸 2353814

软件工程 专业 2021 届 1 班 姓名 张伟 第 1 组 同组人员 \_\_\_\_\_  
课程名称 计算机组成原理实验 实验名称 译码器和选择器实验 实验日期 2024 年 9 月 19 日

分别将两个译码器对应的信号输入端相连（即  $A_0$  连  $A_0$ ,  $A_1$  连  $A_1$ ,  $A_2$  连  $A_2$ ）形成新的三个信号输入端；将第一个译码器的低电平控制端（一个）与第二个译码器高电平控制端相连，其作用是确定哪个芯片需进行工作。输入“0”时第一个被启用，第二个被禁用，输入“1”时则相反，这样可以确保始终只有一个输出端输出低电平。最后，为了确保使能端工作符合逻辑，需要给第一个译码器高电平控制端始终输入高电平，并将两个译码器其余三个低电平控制端相连，形成新的控制端。

在该方案下，四变量译码器只有一个控制端。

2. 用两个四选一数据选择器能否构成一个八选一选择器？试画出接线原理图并在实验箱接线进行验证。



保留原数据选择器地址选择端，将  $S_1$ 、 $S_2$  用非门连接形成新地址选择端  $A_2$ 、 $A_1$ ，实际作用是选择哪一个四选一选择器进行工作；两个输出端通过或门连接形成一个输出端。需要注意，或门的方向， $A_3$  的取点决定了数据输入端的次序。

以上是将一个 74LS153 的两个四选一数据选择器进行改造，如果要求

# 同济大学实验报告纸 2353814

软件工程 专业 2021 届 1 班 姓名 张龙 第 1 组 同组人员 \_\_\_\_\_  
课程名称 计算机组成原理实验 实验名称 译码器和选择器实验 实验日期 2024 年 9 月 19 日

用两个连接大体一致，只需将对应的地址选择端相连，形成新的地址选择端  $A_1, A_2$ 。

## 【实验小结】

通过本次实验，我对译码器和选择器的工作原理有了一定了解，并得到了以下相关结论：

1. 芯片 74LS138 有 3 个控制端  $S_1, S_2, S_3$ 。当且仅当  $S_1 = 1, S_2 + S_3 = 0$  时，译码器处于工作状态，否则不工作，此时所有的输出端均输出高电平。当芯片的输出只有一个低电平，其余为高电平时，芯片处于工作状态，此时输出低电平的输出端编号与输入端形成的二进制码（下标从高到低）对应。

2. 芯片 74LS153 控制端  $S$  低电平有效，当  $S=0$  时数据选择器处于工作状态。地址选择端决定由哪个输入端决定输出，形成的二进制码与输出端编号对应。

在了解了译码器和选择器工作原理的基础上，我对实验相关的思考题进行了分析，通过反复探究实验验证，我成功将两个三变量译码器改装为一个四变量译码器，将两个四选一选择器改装成一个八选一选择器。这也是我认为本次实验的难点所在。通过克服这一难题，我加深了对译码器、选择器的认识，同时对其设计控制端（使能端）的原因有了初步了解。

通过本次实验，我巩固了自己对组合电路的认知，同时提升了自己的实验能力、实验素养。