齐鲁工业大学 2021/2022 学年第二学期《计算机组成原理》

期末考试试卷(A卷)

(本试卷共 6 页)

(适用班级: 物联网(3+2)21-1、物联网(3+2)21-2班)

题 号	_	=	Ξ	四	五	六	七	八	九	+	总分
得											
分											

得分 阅卷人

-、主观题 $(10\, f)$ [第 2 章 数据的机器层次表示]

某浮点数字长 16 位, 其中阶码部分 6 位(含 1 位阶符), 移码表

示,以2为底;尾数部分10位(含1位数符,位于尾数最高位),补码表示,规格化。分别写出下列各题的二进制代码与十进制真值。

(1) 非零最小正数; (2) 最大正数; (3) 最小负数; (4) 最大负数。

得分 阅卷人

二、主观题(10分)[第7章 总线]

某总线时钟频率为 66MHz, 在一个 64 位总线中, 总线数据传

输的周期是7个时钟周期传输6个字的数据块。

- (1) 总线的数据传输率是多少?
- (2) 如果不改变数据块的大小,而是将时钟频率减半,总线的数据传输率是多少?

得分	
闷 类 \	

三、主观题(10 分) [第 5 章 存储系统和结构]

卷人 现有如下储存芯片 2K×1 的 ROM、4K×1 的 RAM、8K×1 的

ROM。若用它们组成容量为 16KB 的存储器,前 4KB 为 ROM,后 12KB 为 RAM, CPU 的地址总线 16 位。

- (1) 各种存储芯片分别用多少片(2分)
- (2) 正确选用译码器及门电路,并画出相应的逻辑结构图。(6分)
- (3) 指出有无地址重叠现象。(2分)

得分	
阅卷人	

四、主观题(10分) [第 4 章 数值的机器运算] X=-7.25, Y=28.5625。

- (1) 将 X、Y 转换成二进制浮点数(阶码 4 位, 尾数 10 位, 各包含符号位 1 位)
- (2) 用变形补码求 X-Y

得分	
阅卷人	

五、主观题(10分)[第8章外部设备]

某磁盘存储器的转速位 3000 r/min, 共有 4 个盘面, 5 道/mm,

每道记录信息 12288B,最小磁道直径为 230mm,共有 275 道。试问:

- (1) 该磁盘存储器的存储容量是多少?
- (2) 最高位密度和最低为密度是多少?
- (3) 磁盘的数据传送率是多少?
- (4) 平均等待时间是多少?

得分 阅卷人

六、主观题(10分) **[第9章输入输出系统**]

设某机有 5 级中断: L₀、L₁、L₂、L₃、L₄, 其中断相应优先次序

为: L_0 最高, L_1 次之,……, L_4 最低。现在要求将中断处理次序改为 $L_1 \rightarrow L_3 \rightarrow L_0$ $\rightarrow L_4 \rightarrow L_2$,试问:

- (1) 各级中断服务程序中的各中断屏蔽码应如何设置(设每级对应一位,当该位为"0",表示中断允许,当改位为"1",表示中断屏蔽)?
- (2) 若这5级中断同时都发出中断请求,试画出进入各级中断处理过程示意图。

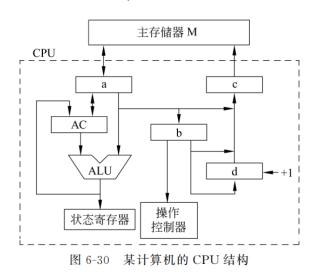
得分	
阅卷人	

七、主观题(10分)[第6章中央处理器]

CPU 结构如下图所示,其中包括一个累加寄存器 AC,一个状

态寄存器和其它 4 个寄存器(a、b、c、d),各部分之间的连线表示数据通路,箭头表示信息传递方向。

- (1) a、b、c、d 这四个寄存器的名称是什么?
- (2) 简述取指令的数据通路。
- (3) 简述完成指令 LDA X 的数据通路(X 为主存地址,LDA 的功能为(X)→AC)。
- (4) 简述完成指令 ADD Y 的数据通路(Y 为主存地址, ADD 的功能为(AC)+(Y)→ AC)。
- (5)简述完成指令 STA Z 的数据通路(Z 为主存地址, STA 的功能为(AC)→Z)。



得分 阅卷人

八、主观题(10分) [第 3 章 指令系统]

机器字长 16 位,直接寻址空间 128 字,变址位移量-64~+63,

16个通用寄存器可做变址寄存器。设计指令系统,要求:

- (1) 直接寻址的二地址指令3条
- (2) 变址寻址的一地址指令6条
- (3) 寄存器寻址的二地址指令 8 条
- (4) 直接寻址的一地址指令 12条
- (5) 零地址指令 32 条

得分

阅卷人

九、主观题(10分)[第 1 章 概论]

冯诺依曼计算机的基本思想是什么?硬件系统由哪些部分组

成?它们的作用是什么?

得分	
阅卷人	

十、主观题(10分)

本门课你觉得最难理解的部分和你学的最好的部分分别是那里?简述下理解困难原因和学的最好的那部分内容。

齐鲁工业大学 2021/2022 学年第二学期《计算机组成原理》 期末考试试卷(A 卷) 参考答案与评分标准

一、

- **解**: (1) 非零最小正数: $000000,0,100000000;2^{-1}\times2^{-25}=2^{-33}$ 。
- (2) 最大正数: $1111111,0,11111111111;(1-2^{-9})\times 2^{2^{5-1}}=(1-2^{-9})\times 2^{31}$ 。
- (3) 绝对值最小的负数: $000000,1,0111111111;-(2^{-1}+2^{-9})\times 2^{-25}$ 。
- (4) 绝对值最大的负数: $1111111,1,0000000000;-1\times2^{2^{5-1}}=-2^{31}$ 。

_,

- (1) $8B \times 6 \times 66MHz \div 7 = 452.6MB/s_{\circ}$
- (2) $8B \times 6 \times 33MHz \div 7 = 226.3MB/s_{\circ}$

三、

- (1) 需要用 $2K \times 1$ 的 ROM 芯片 16 片, $4K \times 1$ 的 RAM 芯片 24 片。 不能使用 $8K \times 1$ 的 ROM 芯片,因为它大于 ROM 应有的空间。
- (2) 各存储芯片的地址分配如下:

A_{15}	A_{14}	A_{13}	A_{12}	A_{11}	$A_{10} \sim A_{\scriptscriptstyle 0}$	
\times	\times	0	0	0	_	2KB ROM
\times	\times	0	0	1		2KB ROM
\times	\times	0	1			4KB RAM
\times	\times	1	0			4KB RAM
\times	\times	1	1	_	_	4KB RAM

相应的逻辑结构图如图 5-26 所示。

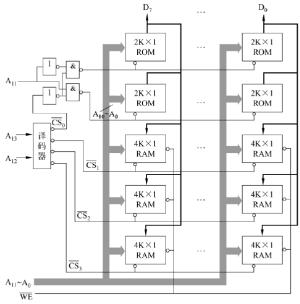


图 5-26 存储器的逻辑结构图

(3) 有地址重叠现象。因为地址线 A_{15} 、 A_{14} 没有参加译码。

四、

(1) $X = -7.25 = -111.01B = -0.11101 \times 2^3$, $Y = 28.5625 = 11100.1001B = 0.111001001 \times 2^5$

设浮点数的阶码和尾数均采用补码,则有

$$[X]_{\text{F}} = 0011; 1.000110000$$

 $[Y]_{\text{F}} = 0101; 0.111001001$

(2) M_X 右移 2位, E_X+2 ,有

$$[X]'_{\vec{n}} = 0101; 1.110001100$$

 $[M_X]_{\vec{n}} - [M_Y]_{\vec{n}} = [M_X]_{\vec{n}} + [-M_Y]_{\vec{n}},$

有

$$\begin{array}{r} 11.110001100 \\ + 11.000110111 \\ \hline 10.111000011 \end{array}$$

结果需右规处理,阶码加1。

因为

$$[X - Y]_{\text{F}} = 0110; 1.011100001$$

所以

$$X - Y = -0.1000111111 \times 2^6 = -100011.1111 = -35.875$$

五、

- (1) 磁盘存储器的容量= $4 \times 275 \times 12~288B = 13~516~800B$ 。
- (2) 最高位密度 = 每道信息量÷ 内圈圆周长 = $12~288\div(\pi \times$ 最小磁道直径) \approx 17B/mm。

最低位密度=每道信息量÷外圈圆周长=12 288÷(π×最大磁道直径)≈11.5B/mm。

其中最大磁道直径=最小磁道直径+
$$\frac{$$
磁道数}{道密度} \times 2 = 230 + $\frac{275}{5} \times 2 = 230 + 110 = 340 \text{mm}$

- (3) 磁盘数据传输率=50×12 288=614 400B/s。
- (4) 平均等待时间= $\frac{1}{2r}$ = $\frac{1}{2\times50}$ =10ms。

解:(1)各级中断服务程序中的各中断屏蔽码设置见表 9-3。

表 9-3 中断屏蔽码

程序级别	屏 蔽 码						
性 伊 级 别	0 级	1级	2 级	3 级	4 级		
第 0 级	1	0	1	0	1		
第1级	1	1	1	1	1		
第2级	0	0	1	0	0		
第3级	1	0	1	1	1		
第 4 级	0	0	1	0	1		

(2) 5级中断同时发出中断请求,各级中断处理过程如图 9-19 所示。

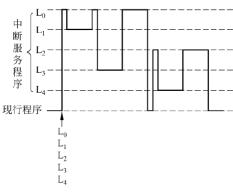


图 9-19 中断处理过程

七、

- (1) 这 4 个寄存器中,a 为存储器数据寄存器(MDR),b 为指令寄存器(IR),c 为存储器 地址寄存器(MAR),d 为程序计数器(PC)。
 - (2) 取指令的数据通路如下:

$$PC \rightarrow MAR \rightarrow MM \rightarrow MDR \rightarrow IR$$

(3) 数据从主存中取出的数据通路如下(设数据地址为 X):

 $X \rightarrow MAR \rightarrow MM \rightarrow MDR \rightarrow ALU \rightarrow AC$

数据存入主存中的数据通路如下(设数据地址为 Y):

Y→MAR,AC→MDR→MM

本题考查的是指令格式的设计。由于题中给出了多种寻址方式,为了简化指令设计,可选用扩展操作码方式来设计。因为所要求的指令数从①到⑤递增,所以按从①到⑤的顺序来设计。

- (1) 因为直接寻址空间 128 字, 所以直接地址为 2×7 位, 操作码部分应该为 2 位, 则操作码可以定义成 00, 01, 10。
- (2) 因为变址时的位移量是-64~+63, 所以位移量需用 7 位来表示; 因为 16 个通用寄存器都可以作为变址寄存器, 所以变址寄存器需用 4 位进行编码。这样一地址变址寻址指令的操作码应该为 16-7-4=5 位, 从 11000 开始, 顺序递增到 11101 为止。
- (3) 因为有 16 个通用寄存器,所以寄存器需用 4 位进行编码,二地址寄存器寻址指令的操作码位数=16-4-4=8 位,从 11111000 开始,顺序递增到 11110111 为止。
- (4) 因为直接寻址空间为 128 字,所以直接寻址的一地址为 7 位,操作码部分应该为 16-7=9 位,从 111110000 开始,顺序递增到 111111011 为止。
- (5) 零地址指令的操作码为 16 位,从 11111111000000000 开始,递增到111111111000001111。

所以此题的指令编码格式如图 4.2 所示。

	2bit/s	7bit/s	7bit/s			
(1)	OP	地址码1	地址码 2	操作码	01 10	总共3条
	5bit/s	4bit/s	7bit/s		11000	
(2)	OP	寄存器索引	操作数	操作码	11101	总共6条
	8bit/s	4bit/s	4bit/s		11110000	
(3)	OP	寄存器索引1	寄存器索引2	操作码	11110111	总共8条
		9bit/s	7bit/s		111110000	
(4)	OP		OP 地址码		111111011	总共 12 条
		16bit/s			1111111000000000	
(5)		OP		操作码	••••	总共 32 条
					111111110000111111	

图 4.2 指令编码格式

九、

- 1-2 冯·诺依曼计算机的特点是什么? 其中最主要的一点是什么?
- 解: 冯•诺依曼计算机的特点如下:
- (1) 计算机(指硬件)应由运算器、存储器、控制器、输入设备和输出设备五大基本部件组成。
 - (2) 计算机内部采用二进制表示指令和数据。
 - (3) 将编好的程序和原始数据事先存入存储器中,然后再启动计算机工作。 其中第(3)点最重要。
 - 1-3 计算机的硬件由哪些部件组成?它们各有哪些功能?

- 解: 计算机的硬件应由运算器、存储器、控制器、输入设备和输出设备五大基本部件组成。它们各自的功能如下。
- (1)输入设备:把人们编好的程序和原始数据送到计算机中,并且将它们转换成计算机内部能识别和接受的信息方式。
 - (2)输出设备:将计算机的处理结果以人或其他设备所能接受的形式送出计算机。
 - (3) 存储器: 用来存放程序和数据。
 - (4) 运算器: 对信息进行处理和运算。
- (5) 控制器:按照人们预先确定的操作步骤,控制整个计算机的各部件有条不紊地自动工作。