

Os valores das tabelas valem para circuitos realizadas fisicamente e testados (-testar) [remotamente](#).

Simulação de Systemverilog não vale centavos, mas é recomendado para acelerar o desenvolvimento da implementação física.

Simulação Falstad vale um quinto ($1/5$) dos valores das tabelas, se realizado com flip-flops (tipo D, claro) e oscilador em anel. Contador pronto vale um terço disso ($1/5 * 1/3$) e contador com oscilador sem ser aquele em anel vale metade disso ($1/5 * 1/2$) ou $1/5 * 1/3 * 1/2$ respetivamente.

| descrição | centavos |
|--|----------|
| Registrador de deslocamento 4 bit com entrada serial SWI[1] | 45 |
| entrada serial e reset – SWI[0] + SWI[1] | .+5 |
| carregamento paralelo – SWI[2] aciona carregamento de SWI[7:4] | .+5 |
| entrada serial, reset e carregamento paralelo – SWI[0] + SWI[1] + SWI[2] | .+5 |

- só pode ser usado flip-flop tipo D -tipo_D
- o circuito tem que ser síncrono -assíncrono