



UNIVERSIDADE FEDERAL DO CARIRI
CENTRO DE CIÊNCIAS E TECNOLOGIAS
CURSO DE GRADUAÇÃO EM CIÊNCIA DA COMPUTAÇÃO

ALAN GABRIEL SILVA OLIVEIRA - 2022002589
PEDRO DA SILVA VIANA - 2022000270

Relatório do processador com pipeline
Arquitetura de Computadores

Pc: O PC recebe um fio de 8 bits. Se a Unidade de Controle (UC) não emitir nenhum sinal de jump (salto) ou Jc (salto condicional), o valor aumenta de 4 em 4. No caso de um jump, ele pula para a região solicitada em 3 pulsos. Se houver um Jc, ele soma o valor atual com o valor solicitado no Jc, e esse valor é enviado para uma memória RAM que contém o código.

If/id: Ela é formada por um conjunto de registradores que armazenam as informações do comando enviado pela RAM e as coordenadas do comando seguinte.

Uc: Ela recebe os 4 últimos dígitos do código e, dependendo do número solicitado, envia instruções na forma de bits específicos para o processador. Nesse processo, são processados os seguintes bits: ula_op, ula_r, write_reg, li, j, branch, MemRead, MemRead e datarazard, os quais serão explicados em sequência.

Banco de registradores: Ele recebe os bits 16 a 23 da RAM, o bit do write_reg, 4 bits e 32 bits do wb. Dispõe de 16 registradores, dos quais dois são selecionados pelos bits de 16 a 23. A informação armazenada dentro desses registradores é a saída do banco de registradores. A saída 1 pode ser modificada com a utilização de alguns comandos para ser substituída pelo resultado da ULA. Ele também armazena a informação recebida pelos 32 bits do mem/wb no marcador equivalente dos 4 bits do mem/wb, se o comando utilizado ativar o bit do write_reg.

Id/ex: Ele guarda todos os resultados da UC e do banco de registradores, além da coordenada do comando seguinte do PC e os 32 bits da RAM.

Ula: A ULA recebe o valor de dois registradores e os bits ula_op e ula_r da UC. Ela é responsável por efetuar as operações de comparação, soma, subtração e multiplicação. A saída dela é o resultado de uma das três operações e o resultado da comparação.

Mine1: É uma porta lógica ou que fornece o resultado do jump (j) ou do jump condicional (jc).

Auxiliar: Ele recebe as instruções de salto (jump e jump condicional) e determina para onde o processador deve pular, caso a condição de salto seja atendida.

Ex/mem: Ela guarda as informações do resultado da ULA, os 32 bits da RAM, o resultado do auxiliar, o valor dos dois registradores do banco de registradores, o resultado do mine1 e os bits ainda não utilizados da UC.

Mine2: É uma porta lógica ou que fornece o resultado de MemRead ou MemWrite.

Data memory: Ele recebe o registrador 1 e 2 do banco de registradores caso o resultado do mine2 for 0 e, caso contrário, ele recebe o resultado da ULA e o registrador 2. Além disso, em ambos os casos, ele recebe o resultado dos bits do MemRead e MemWrite. Ele armazena um valor na memória presente no registrador 2 na posição do registrador 1, se o MemWrite for igual a 1. E, caso o MemRead seja igual a 1, ele recupera o valor presente na posição de memória do registrador 1 e o repassa como saída.

Mem/wb: Ele guarda o resultado do Data Memory, os 32 bits da RAM e os bits LI e Write_Reg.

Wb: Essa parte do processador é responsável por executar a operação LI e retornar a informação do Write_Reg à posição e o valor que deve ser guardado no marcador para o banco de registradores.