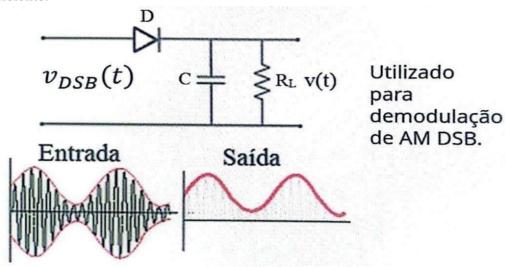
Grupo: Felipe Kenzo Araki – 2022005633 Glauber da Silva Moura – 2022000299 Isabelle Francine Guedes Romão – 2021029710 Kauan Barbosa da Silva - 2022010132 Pedro Andrade Gomes - 2022006926

Relatório V

Circuito detector de envelope para demodular o sinal BASK

Nesta etapa, foi pedido a implementação de um circuito detector de envelope, devido às suas características adequadas para a faixa de frequência operacional do sistema. Este circuito foi projetado para recuperar o sinal modulado em BASK (Binary Amplitude Shift Keying) de forma eficiente.

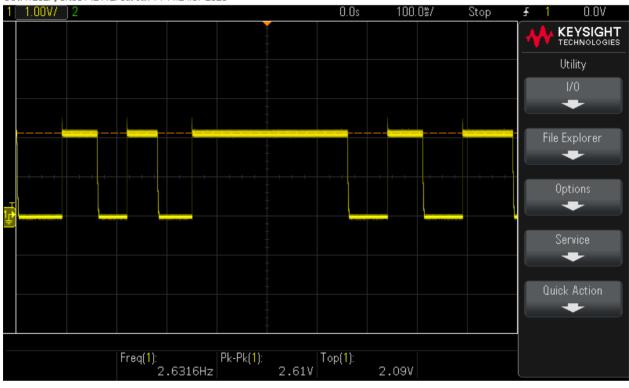


O cálculo dos componentes foi fundamentado para que estabelecem a relação entre a constante de tempo do circuito (τ = RC) e a taxa de símbolos do sinal BASK.

- Resultado da Equação: Obteve-se um valor aproximado de 50 μs para a constante de tempo τ.
- Escolha dos Componentes:
 - o Resistor (R): Selecionado arbitrariamente como 10 k Ω (valor comercial comum e adequado para a aplicação).
 - ο Capacitor (C): Calculado para manter $\tau \approx 50$ μs: $C=\tau R=50\times 10-610\times 103=5$ nFC= $R\tau=10\times 10350\times 10-6=5$ nF
 - \circ Produto RC Resultante: 10 kΩ \times 5 nF = 50 μ s, atendendo ao requisito teórico.

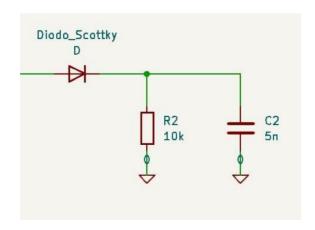
$$\frac{1}{f_c} \ll R_L C < \frac{2\pi}{W}$$





O circuito tem como função recuperar o sinal BASK extraindo o envelope do sinal modulado, reconstruindo a forma de onda original. E a integração com a FPGA onde a FPGA recebe os bits demodulados em uma de suas entradas e, realiza o processamento digital retransmitindo os dados para a próxima etapa.

Os bits demodulados na saída do detector devem corresponder exatamente à sequência original aplicada na modulação BASK. A correta operação do circuito será confirmada pela comparação entre os bits transmitidos e os bits recuperados.



O detector de envelope projetado com $R=10~k\Omega$ e C=5~nF apresenta constante de tempo adequada (50 µs) para a demodulação eficiente do sinal BASK. Sua integração com a FPGA permite a recuperação fiel da informação digital original, assegurando que a sequência de bits de saída corresponda à entrada do sistema. A escolha dos valores comerciais para os componentes garantiu viabilidade de implementação sem comprometer o desempenho teórico esperado.