

Aluno(s): \_\_\_\_\_

**Leia o arquivo com as instruções para o relatório disponível na página do curso.**

**Cada grupo deverá entregar o relatório e a pasta do projeto completo compactada contendo todos os arquivos.**

- **Atenção!! É necessário todos os arquivos inclusive os dados usados para gerar os sinais de entradas (ou estímulos) salvo com a extensão .do**

## 1ª Prática: Indicador de farol ligado desnecessariamente

**Objetivo:** Implementar, usando descrição por fluxo de dados em Verilog HDL, um circuito digital que sinalize quando o motorista esquecer o farol do carro ligado:

### Regras:

Considere como entradas do circuito as variáveis:

**inputs: (F, P, C) Farol, Porta, Chave,;**

E como saída:

**output: S – sinalizador;**

Sendo os níveis lógicos 1 (5 Volts) e 0 (0 Volts), definidos como:

### **Entradas:**

porta aberta = 0;	porta fechada = 1;
chave fora da ignição = 0;	chave na ignição = 1;
Farol desligado = 0;	Farol ligado = 1;

### **Saída:**

sinalizador desligado = 0;    sinalizador ligado = 1;

Este circuito digital aciona um sinalizador **(pode ser um buzzer, led)** sempre que o Farol do carro estiver aceso desnecessariamente, quando:

- 1) a Porta estiver aberta e/ou;
- 2) a chave não estiver na ignição.

Farol	Porta	Chave	Saída/sinalizador
0	0	0	0

### Parte Prática (Quartus e ModelSim):

1º) Monte a tabela verdade que descreve o comportamento do circuito:

2º) Extraia a expressão booleana da saída;

3º) Implemente o circuito usando a **descrição por fluxo de dados** em Verilog HDL:

3.1) Compile o projeto;

3.2) Mostre a Figura do circuito (esquemático) obtida na aba: **Tools→Netlist Viewer → RTL**

3.3) Simule o Circuito no ModelSim.

- Gere os sinais de entradas (sinais de estímulo);
- simule no ModelSim e observe o comportamento da saída;
- Mostre o gráfico com a simulação – insira comentários e descrição das variáveis.

4º) Elabore o relatório.