

Aluno: _____

5ª Prática: Circuito Somador Completo

1ª Questão: Projete um circuito **SOMADOR COMPLETO** para 2 números (A e B) de 1 bit usando VERILOG HDL. Implemente o circuito usando expressões booleanas (**descrição em fluxo de dados**). Considere T_e = transporte de entrada (carry in) e T_s = transporte de saída (carry out):

- a) Monte a tabela-verdade
- b) Encontre as expressões booleanas
- c) Apresente o esquemático do circuito.
- d) Defina a pinagem para que o usuário tenha acesso as chaves para as entradas dos valores A e B e veja o resultado da soma em um display de 7-segmentos
- e) Escreva qual a pinagem usada.
- f) Embarque o projeto na FPGA e apresente o resultado a professora

Entradas			Saídas	
A	B	T_e	S	T_s
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		