

Aluno: _____

3ª Prática: Circuito digital comparador de Magnitude

Este projeto será apresentado na próxima AULA por 2 grupos

Objetivo: Implementar, usando Verilog HDL, um circuito digital que faça a comparação da magnitude **de dois números de 4 bits** usando **ESTRUTURA HIERÁRQUICA**. O circuito deve apenas sinalizar (com níveis lógicos) se o número A é maior ou menor ou igual a B, e não o resultado bit-a-bit da comparação.

Não pode ser usado operadores RELACIONAIS

✓ Crie uma **nova PASTA** para este novo projeto: Comparador de números de 4 bits

- 1) Implemente o circuito **comparador de magnitude de 2 números de 4 bits** ($A_3 A_2 A_1 A_0$) e ($B_3 B_2 B_1 B_0$) em Verilog HDL a partir do **module comparador de 1 bit** usando **estrutura hierárquica em Verilog HDL**:
 - a. Copie o arquivo *.v (**module em verilog**) do seu comparador de 1 bit da aula passada.
 - **Faça as alterações necessárias no seu module de comparador de 1 bit para utilizá-lo neste novo projeto.**
 - **Explique as alterações usadas.**
 - b. Faça um novo projeto para o comparador de 4 bits.
 - c. Faça um novo arquivo em Verilog HDL para descrever o **módulo (module)** principal (MAIN) do comparador de 4 bits usando o módulo já testado do comparador de 1 bit com **ESTRUTURA HIERÁRQUICA**.
 - d. Mostre a Figura do circuito (esquemático) obtida na aba: Tools→Netlist Viewer → RTL
 - e. Defina a pinagem
 - para as entradas:
 $A_3 = \text{SW17}$ $A_2 = \text{SW16}$ $A_1 = \text{SW15}$ $A_0 = \text{SW14}$ e
 $B_3 = \text{SW3}$ $B_2 = \text{SW2}$ $B_1 = \text{SW1}$ $B_0 = \text{SW0}$
 - Para as saídas:
Maior – LED R10
Igual = LEDG R5
Menor = LED R1

Parte Teórica:

Leia o arquivo sobre **síntaxe de Verilog HDL – ESTRUTURA HIERÁRQUICA** – disponível na página do curso.

Exemplo:

ENTRADAS:

A ($A_3 A_2 A_1 A_0$) e **B** ($B_3 B_2 B_1 B_0$)

SAÍDAS:

- A maior que B = *greater than* = **AgtB**
- A menor que B = *less than* = **AltB**
- A igual a B = A equal B = **AeqB**

Comparador de Magnitude de Dados de 4 bits

- **Sinais de entrada:** Dados A e B de 4 bits
- **Sinais de saída:** AltB, AeqB, AgtB
- **Usando 4 comparadores de 1 bit**

