

## BRAM- pipeline-off

Modules & Loops	Issue Type	Violation Type	Distance	Slack	Latency(cycles)	Latency(ns)	Iteration Latency	Interval	Trip Count	Pipelined	BRAM	DSP	FF	LUT	URAM
matrix_mult_3x3			-		160	1.600E3	-	161	-	no	0	1	82	235	0
linha_loop			-		159	1.590E3	53	-	3	no	-	-	-	-	-
coluna_loop			-		51	510.000	17	-	3	no	-	-	-	-	-
produto loop			-		15	150.000	5	-	3	no	-	-	-	-	-

## BRAM- #pragma HLS PIPELINE II=1

**Justificativa:** "Apesar de aplicarmos Pipeline para acelerar, o desempenho foi limitado pela arquitetura de memória (Dual-Port BRAM), que não permite ler todos os operandos necessários simultaneamente para o vetor 3x3, gerando violações de II."

Modules & Loops	Issue Type	Violation Type	Distance	Slack	Latency(cycles)	Latency(ns)	Iteration Latency	Interval	Trip Count	Pipelined	BRAM	DSP	FF	LUT	URAM
matrix_mult_3x3	#pragma HLS PIPELINE II=1 Violation		-		10	100.000	-	5	-	yes	0	18	228	715	0

## FF

Modules & Loops	Issue Type	Violation Type	Distance	Slack	Latency(cycles)	Latency(ns)	Iteration Latency	Interval	Trip Count	Pipelined	BRAM	DSP	FF	LUT	URAM
matrix_mult_3x3			-		14	140.000	-	15	-	no	0	2	293	315	0
linha loop coluna loop			-		12	120.000	5	1	9	yes	-	-	-	-	-