

UNIDADE DE EXTENSÃO DE SINAIS

A unidade de extensão de sinais garante a correta interpretação e manipulação de valores imediatos durante a execução da instrução. No myRISCVv1, como no ISA do RV32I, as instruções podem variar no formato (como R-Type, I-Type, S-Type, U-Type e B-Type.), e cada formato tem campos específicos que precisam ser extraídos e processados. A unidade de extensão de sinais desempenha um papel crucial na reorganização de bits e na extensão de valores imediatos com base no tipo de opcode.

Quando uma instrução é obtida, a unidade de extensão de sinais determina o formato da instrução e extrai o valor necessário dos campos relevantes para calcular o novo valor imediato. Por exemplo, em uma instrução S-Type, o valor imediato é derivado dos bits localizados nos intervalos de endereço 31-26 e 11-7. Em seguida, a unidade determina o tamanho do valor imediato (12 bits ou 22 bits) e estende-o para a largura de dados (32 bits). A Figura 8 abaixo descreve como interpretar o valor imediato com base no tipo de instrução.

Figura 8: Tipos de Instruções

31	25	24	20	19	15	14	12	11	7	6	0	
funct7		rs2		rs1		funct3		rd		opcode		R-type
imme[11:0]				rs1		funct3		rd		opcode		I-type
imme[11:5]		rs2		rs1		funct3		imme[4:0]		opcode		S-type
imme[12 10:5]		rs2		rs1		funct3		imme[4:1 11]		opcode		B-type
imme[31:12]								rd		opcode		U-type
imme[20 10:1 11 19:12]								rd		opcode		J-type

Cada opcode pode ser atribuído a um tipo. O valor imediato deve ser calculado dependendo do tipo. O Quadro 1 mostra todos os opcodes e seus tipos.

Tabela 1: Tipos de Instruções

Instrução	Opcode	Tipo
LUI	7'b0110111	U-Type
AUIPC	7'b0010111	U-Type
JAL	7'b1101111	J-Type
BRANCH	7'b1100011	B-Type
SW	7'b0100011	S-Type
ARITMÉTICAS E LÓGICAS	7'b0110011	R-Type
JALR	7'b1100111	I-Type
LW	7'b0000011	I-Type
A	7'b0010011	I-Type

A unidade de extensão de sinais processa 25 bits (31-7) da instrução e um código de controle de 2 bits (ImmSrc) para gerar um valor imediato estendido (32 bits). A unidade identifica o tipo de instrução com base no código de controle para calcular o valor imediato. A saída (immExt) é um resultado de 32 bits que reflete o valor imediato estendido por sinal, garantindo que é corretamente interpretado para execução. A Figura 9 mostra o diagrama de blocos da unidade de extensão de sinais e a Figura 10 mostra a descrição da entidade da unidade de extensão em VHDL.

Figura 9: Diagrama de blocos da Unidade de Extensão de Sinais

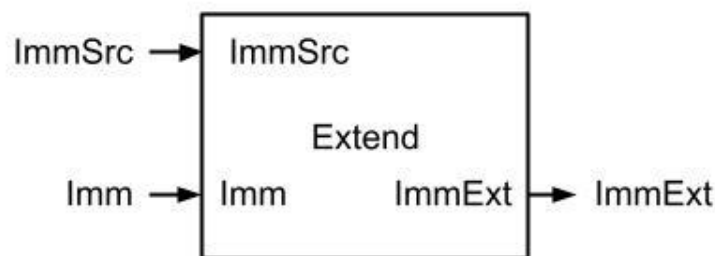


Figura 10: Descrição da Unidade de Extensão de Sinais

```
-- Extend unit
-- myRISCVv1
--
-- Prof. Max Santana (2025)
-- CECOMP/Univasf
--

library ieee;
use ieee.std_logic_1164.all;

entity extend is
    port(
        imm      : in std_logic_vector(24 downto 0); -- imm
        immSrc    : in std_logic_vector(1 downto 0); -- control signal (immSrcs)
        immExt    : out std_logic_vector(31 downto 0); -- Immediate extend
    );
end extend;

architecture behavior of extend is
begin
    process(imm, immSrc) begin
        case immSrc is
            --I-type
            when "00" =>
                immExt <= (31 downto 12 => imm(24)) & imm(24 downto 13);
            --S-types (stores)
            when "01" =>
                immExt <= (31 downto 12 => imm(24)) & imm(24 downto 18) & imm(4 downto 0);
            --B-type (branches)
            when "10" =>
                immExt <= (31 downto 12 => imm(24)) & imm(0) & imm(23 downto 18) & imm(4 downto 1) & '0';
            --J-type (jal)
            when "11" =>
                immExt <= (31 downto 20 => imm(24)) & imm(12 downto 5) & imm(13) & imm(23 downto 14) & '0';
            when others =>
                immExt <= (31 downto 0 => '-');
            end case;
        end process;
    end;
end;
```