

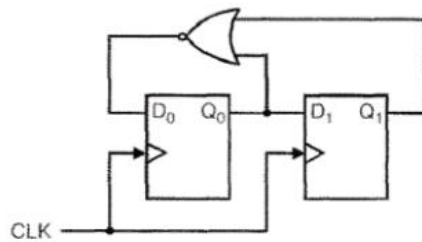
## LISTÃO DE QUESTÕES DE CIRCUITOS DIGITAIS

Prof. Luciano

Questões que já caíram na P2

**1.**

Assinale a alternativa que representa a sequência de estados gerada pelo contador síncrono dado abaixo:



- (a) 00, 01, 10, 11, 00 ...
- (b) 00, 01, 10, 00, 01 ...
- (c) 00, 01, 11, 00, 01 ...
- (d) 00, 10, 11, 00, 10 ...

**2.**

Projete um contador síncrono com flip-flops tipo D que realize a sequência de estados dada abaixo:

0 0 - 0 1 - 1 1 - 1 0 - 0 0 ...

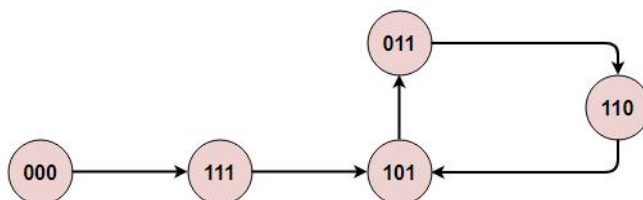
**3.**

Projete um contador síncrono com flip-flops tipo JK que realize a sequência de estados dada abaixo:

0 0 - 0 1 - 1 1 - 1 0 - 0 0 ...

**4.**

Projete um contador síncrono com flip-flops tipo D que apresente o diagrama de estados abaixo. Mostre todos os cálculos e desenhe o circuito final. Utilize o menor número de portas lógicas possível.



**6.**

Repita o exercício 4 usando flip-flops JK

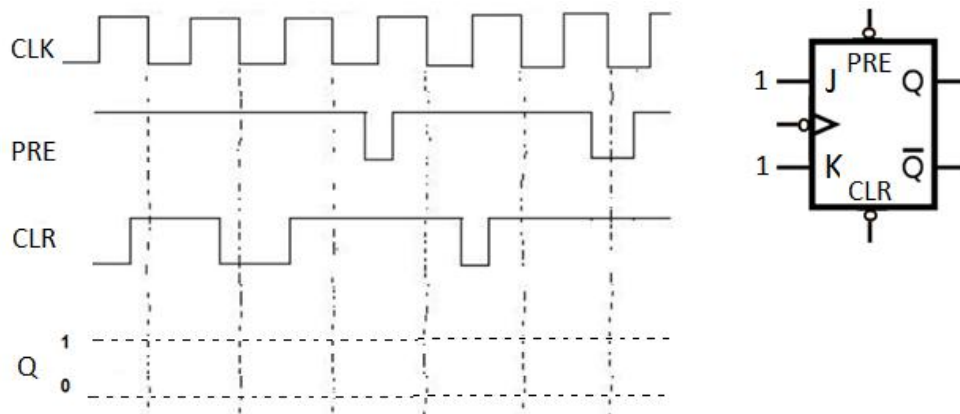
**7.**

Projete um contador síncrono com flip-flops JK que apresente a sequência de estados dada abaixo. Observe que não se trata da sequência do contador Johnson, pois falta o estado 1111. Os estados ausentes não são importantes, portanto use “don’t cares”. O circuito deve ser o mais simples possível. Os pinos CLEAR e PRESET não devem ser usados. Apresente todos os mapas de Karnaugh e expressões booleanas resultantes. Desenhe o circuito.

0000  
0001  
0011  
0111  
1110  
1100  
1000  
0000

**8.**

Determine a forma de onda para a saída Q do flip-flop JK dado, de acordo com os sinais representados. Responda nesta folha, no espaço com linhas tracejadas.



**9.**

- Desenhe um contador módulo 6 **assíncrono**.
- Desenhe um contador módulo 7 **assíncrono**.
- Desenhe um contador módulo 8 **assíncrono**.
- Desenhe um contador módulo 9 **assíncrono**.

**10.**

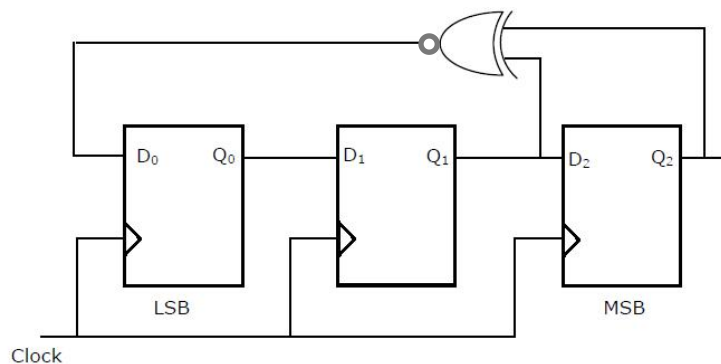
Projete um circuito de dois flip-flops que siga a seguinte sequência de estados: 01->10->01->10... Os outros estados 00 e 11 ambos devem levar ao estado 01. (a) usando flip-flops tipo D, e (b) usando flip-flops tipo JK. Desenhe os circuitos.

**11.**

Qual dos contadores da questão 9 é um contador BCD? Por que?

**12.**

Descubra qual sequência de estados o circuito abaixo gera. LSB é o bit menos significativo e MSB o mais significativo.



**13.**

Projete um circuito sequencial de 3 saídas que apresente a seguinte sequência de estados: 000, 001, 011, 111, 110, 100, 000, ...

**14.**

Mostre como um flip-flop tipo D pode trabalhar no modo *toggle*

**15.**

Desenhe um contador BCD **assíncrono** utilizando flip-flops tipo D.

**16.**

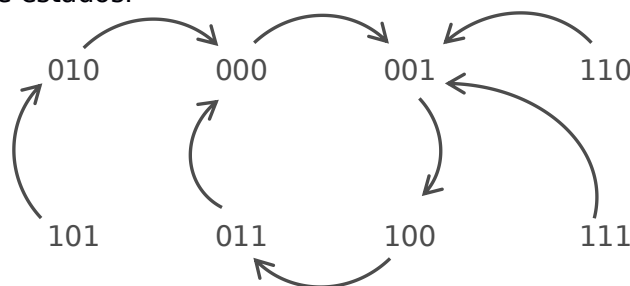
Projete um contador que siga a seguinte sequência de estados: 3-1-4-7-2-3 (a) usando flip-flops tipo D, e (b) usando flip-flops tipo JK. Desenhe os circuitos.

**17.**

Desenhe o circuito de um contador assíncrono módulo 5. Se o bit mais significativo desse contador for usado como clock de outro circuito idêntico, qual será o módulo do circuito resultante?

**18.**

Projete um contador síncrono com flip-flops tipo D que implemente o seguinte diagrama de estados:

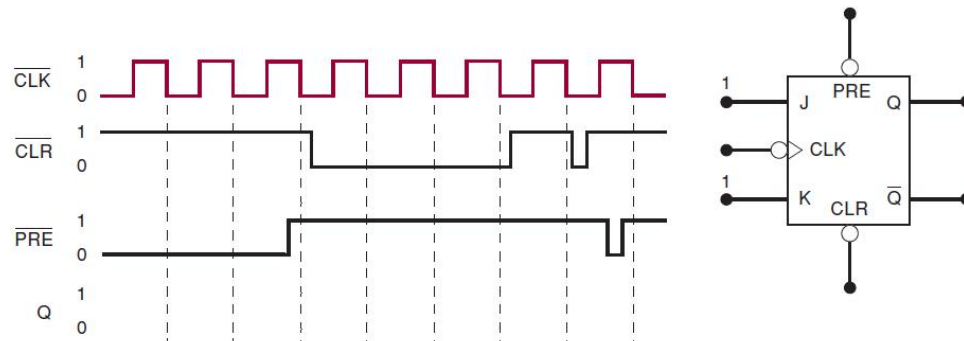


**19.**

Projete um contador ASSÍNCRONO com apenas DOIS flip-flops tipo JK que gere a seguinte sequência de estados (saídas): 0010, 0101, 1110, 1011.

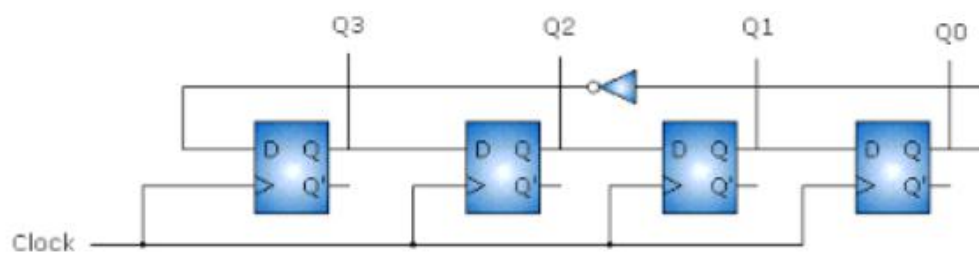
**20.**

Determine a forma de onda da saída Q do flip-flop da figura abaixo.



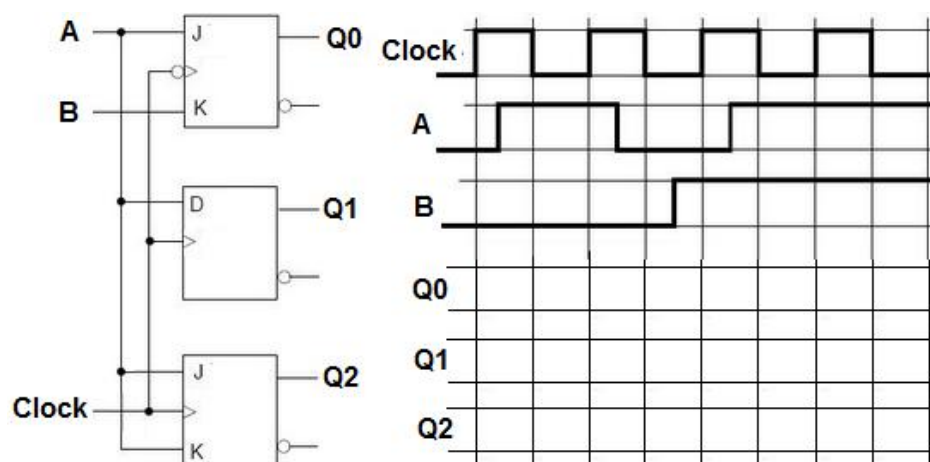
**21.**

Desenhe a forma de onda das saídas Q0, Q1, Q2 e Q3 para o circuito abaixo para os primeiros 8 pulsos de clock. Considere que todos os flip-flops estão zerados no início



**22.**

Desenhe as formas de onda Q0, Q1 e Q2 resultantes para o circuito abaixo de acordo com as entradas A, B e Clock dadas. Considere todos os flip-flops zerados no início.

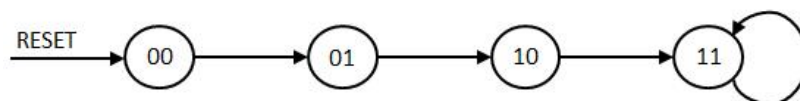


**23.**

- (a) Explique em palavras como um flip-flop D pode funcionar em modo *toggle*, ou seja, a cada pulso de clock o flip-flop muda de estado.
- (b) Desenhe o circuito,

**24.**

Projete um contador síncrono com dois flip-flops J-K que gere a seguinte sequência de estados: 00, 01, 10, 11. Porém, depois do estado 11 vem o mesmo estado 11, ou seja, o contador conta até 11 e para. Não é um contador cíclico. O contador só voltará ao estado inicial após um RESET. Mostre a tabela estado atual/próximo estado e outros desenvolvimentos do projeto. O contador deve responder de acordo com o diagrama de estados abaixo. Desenhe também no seu circuito os sinais de RESET e CLOCK conectados aos flip-flops.



**25.** Repita a questão 24, porém utilizando flip-flops tipo D.

**26.**

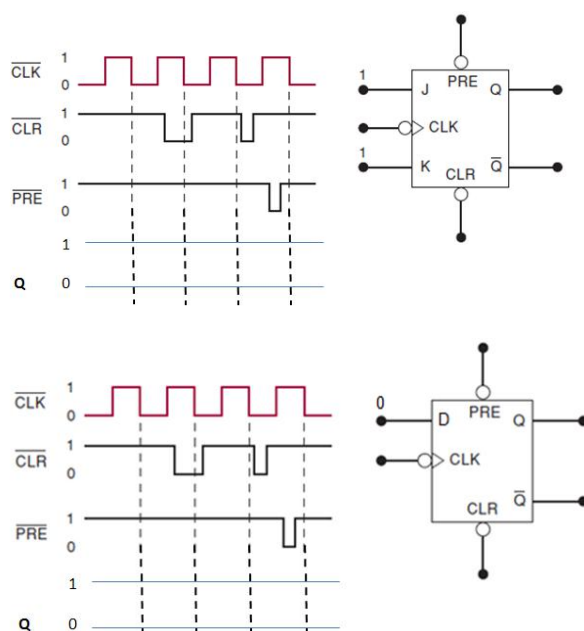
- (a) Desenhe o circuito de um contador ASSÍNCRONO módulo 5.
- (b) Se esse contador começar em zero, qual será o seu estado após 23897422 pulsos de clock?

**27.**

Desenhe um contador ASSÍNCRONO Módulo 16 usando Flip-Flops tipo D.

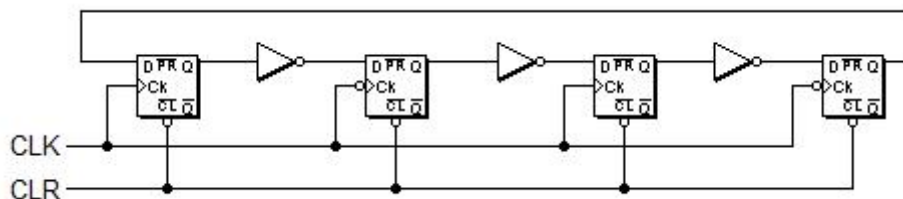
**28.**

Determine a forma de onda da saída Q nos dois casos abaixo. Assuma inicialmente Q=0 nos dois casos.



**29.**

Considerando que o sinal CLR foi ativado momentaneamente e em seguida mantido em nível alto, analise cuidadosamente o circuito abaixo e responda: (a) Qual a sequência de estados pela qual vão passar os 4 flip flops? (b) Quantos pulsos de clock completos, com o sinal de clock começando em zero, serão necessários para percorrer todos os estados?



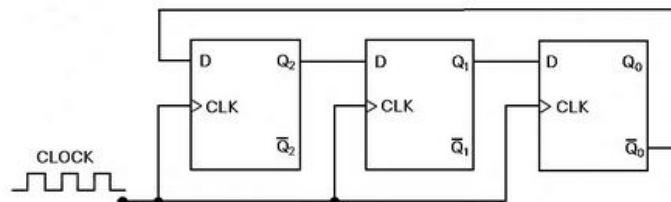
**30.**

Projete um circuito sequencial que passe pela seguinte sequência de estados após cada transição de clock:

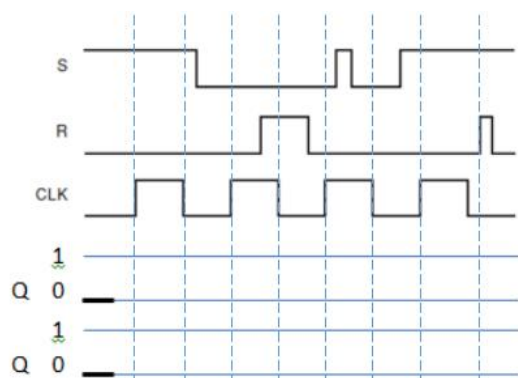
00, 01, 00, 10, 00, 01, 00, 10, ... Qualquer solução que funcione será aceita.

**31.**

Qual a sequência de estados gerada pelo circuito abaixo?

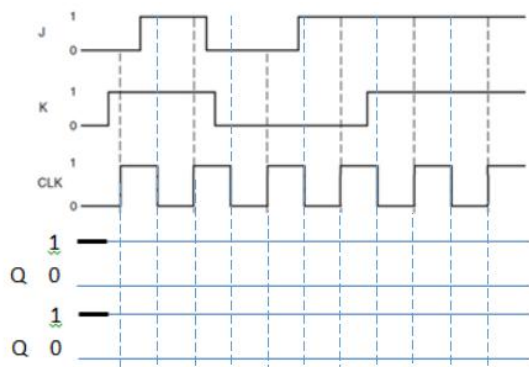


**32.** Aplique as formas de onda da figura abaixo em um flip-flop S-R disparado por transição positiva de clock e desenhe a forma de onda da saída Q. Repita para o flip-flop S-R disparado por transição negativa de clock. Assuma  $Q=0$  inicialmente.



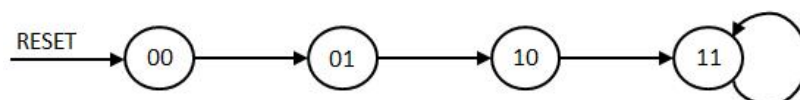
**33.**

Aplique as formas de onda da Figura 2 abaixo em um flip-flop J-K disparado por transição positiva de clock e desenhe a forma de onda da saída Q. Repita para um flip-flop J-K disparado por transição negativa de clock. Assuma  $Q=1$  inicialmente.



**34.**

Projete um contador síncrono com dois flip-flops J-K que gere a seguinte sequência de estados: 00, 01, 10, 11, porém, depois do estado 11 vem o mesmo estado 11, ou seja, o contador conta até 11 e para. Não é um contador cíclico. O contador só voltará ao estado inicial após um RESET. Mostre a tabela estado atual/próximo estado e outros desenvolvimentos do projeto. O contador deve responder de acordo com o diagrama de estados abaixo. Desenhe também no seu circuito os sinais de RESET e CLOCK conectados aos flip-flops.



**35.**

Análise o circuito abaixo e responda: (a) Qual é a sequência de estados dada pelas saídas A e B a cada ciclo de clock, após o circuito receber um pulso de nível 0 na entrada RESET e depois permanecer em nível 1? (b) Desenhe o diagrama de estados para esse circuito. (c) Qual é o módulo desse contador? (d) Se o clock de entrada for 30KHz, qual será a frequência do sinal em cada saída A e B? (e) E qual será o ciclo de trabalho do sinal nas saídas A e B? Para facilitar a solução dos itens (d) e (e), desenhe um diagrama de tempo.

