

Diseño Lógico

III Proyecto Grupal

Asignación:

Propuesta de plan de trabajo

Estudiantes:

Pedro Medinila Robles 2020114657

Tiler Ureña Vargas 2020061036

Randall Mariño Oviedo 202036177

ORGANIZACIÓN DEL TRABAJO EN EQUIPO

Reglas de trabajo iniciales

Se establecieron distintas reglas para realizar de manera satisfactoria la primera entrega del proyecto. Las reglas que se muestran a continuación fueron consultadas y aceptadas entre todos los participantes:

- Nos comunicaremos mediante Whatsapp.
- Buscar información únicamente de fuentes confiables.
- Comunicar al grupo algún problema durante la realización del proyecto.
- Respetar las fechas límites de entrega de los avances, así como la de las reuniones.
- Revisar las partes enviadas por cada uno, es de suma importancia que todos repasen la teoría y entendamos el código.

Asignación de roles

Antes de asignar los distintos roles se decidió que cada integrante del grupo analizara sus habilidades y dificultades en el tema, esto con el fin de que todos los participantes aportaran de manera óptima al proyecto con distintos comentarios acerca del tema.

Estudiante	Responsabilidades
<p>Tiler Ureña Vargas- Encargado del punto 4.1.4, 4.4 y aplicación de la FPGA</p>	<p>En conjunto con Pedro, se encargará de declarar un push button que deberá ser presionado y sostenido por 500ms con el fin de iniciar la multiplicación, este punto debe probarse también en la FPGA.</p> <p>Realizará el subsistema de despliegue en display de 7 segmentos, debe tomar los resultados del punto 4.3 y hará el display en la pantalla de forma decimal y con signo.</p> <p>Se encargará de probar todos los puntos y hacer varias pruebas en la FPGA con el fin de cerciorar que el código funciona correctamente de acuerdo con el dispositivo a utilizar.</p>

<p>Pedro Medinila Robles – Encargado del punto 4.1 y 4.2</p>	<p>Tendrá que realizar el subsistema de lectura, el cual básicamente adquiere los operandos A y B de 8 bits cada uno para realizar la operación de multiplicación del siguiente punto, deberá cumplir los requisitos establecido. Finalmente se desplegará en un LED próximo al switch para indicar como fue leído cada bit obtenido.</p> <p>Para el segundo punto tendrá que crear el subsistema de cálculo de multiplicación el cual recibe los mismos operandos del punto anterior, deberá asegurarse que la operación de multiplicación se inicie cuando el subsistema de lectura le indique a este subsistema que los operandos son válidos por medio de una bandera valid, este cálculo con signo se realizará mediante el Algoritmos de Booth, es importante que se comprenda dicho algoritmo con el fin de entender cómo y qué hacer.</p> <p>Con esto se indicará al siguiente bloque consecutivo cuando el resultado de la multiplicación está estable para ser muestreado mediante una señal done.</p>
<p>Randall Mariño Oviedo– Encargado del punto 4.3 y documentación del proyecto</p>	<p>Deberá crear el subsistema de conversión de binario a representación BCD, primero registrará el resultado del bloque anterior (16 bits con signo) y lo convertirá en un formato BCD, es necesario que genere al menos 5 dígitos en BCD y uno de signo para el siguiente bloque, finalmente indicará al siguiente bloque por medio de una bandera de done cuando está lista la conversión para registrar.</p> <p>Además de esto se encargará de armar el informe final del proyecto, para esto tendrá que ordenar adecuadamente el informe según lo indicado y revisará que el avance vaya de acuerdo con el cronograma.</p>

Cronograma

A continuación, se muestra el cronograma realizado por todos los integrantes del grupo:

Octubre-Noviembre											
Actividad	20/10	20/10	22/10	24/10	27/10	3/11	4/11	5/11	8/11	9/11	10/11
Organización del equipo											
Búsqueda de información y avance programación											
Pruebas y revisión del código											
Pruebas en FPGA											
Entrega 1											
Revisión de errores											
Reporte											
Exposición Final											



Realización del trabajo



Reunión en Zoom



Entrega final

Instalación Vivado

