

Característica	x86	ARM	MIPS	PowerPC	SPARC	RISC-V
Palabras clave	Intel, AMD	ARM, Thumb	MIPS	PowerPC	SPARC	RISC-V
Conjunto de instrucciones exclusivas	MMX, SSE, AVX	NEON	DSP	AltiVec	VIS	FPU, SIMD
Modos de direccionamiento	Registro, inmediato, indirecto, relativo	Registro, inmediato, indirecto, de base más desplazamiento	Registro, inmediato, indirecto, de base más desplazamiento	Registro, inmediato, indirecto, de base más desplazamiento	Registro, inmediato, indirecto, de ventana	Registro, inmediato, indirecto
Registros y su uso	16 registros de propósito general, 8 registros de segmento, 8 registros de punto flotante	32 registros de propósito general, 16 registros de punto flotante	32 registros de propósito general, 32 registros de punto flotante	32 registros de propósito general, 32 registros de punto flotante	32 registros de propósito general, 32 registros de punto flotante	32 registros de propósito general, 16 registros de punto flotante
Convenciones de llamadas	Cdecl, stdcall, fastcall	AAPCS	ABI O32, ABI N32	EABI	ABI V8	ABI C
Tamaño y alineación de datos	8 bits, 16 bits, 32 bits, 64 bits	8 bits, 16 bits, 32 bits	8 bits, 16 bits, 32 bits, 64 bits	8 bits, 16 bits, 32 bits, 64 bits	8 bits, 16 bits, 32 bits, 64 bits	8 bits, 16 bits, 32 bits
Extensiones y características específicas	SSE2, SSE3, SSSE3, SSE4, AVX2, AVX-512	Thumb-2, Jazelle	MIPS-3D, MIPS64	AltiVec SIMD, Power ISA	VIS3	C extensiones, Zstandard
Dispositivos donde se utiliza	PC, servidores, laptops	Smartphones, tablets, dispositivos embebidos	Routers, switches, dispositivos embebidos	Servidores, workstations, supercomputadoras	Estaciones de trabajo, servidores, supercomputadoras	Microcontroladores, dispositivos embebidos, IoT