

第7章 可编程定时器/计数器

1

三、定时的方法

1. 软件定时方法

利用CPU循环执行一段程序产生延时，配合简单输出接口送出定时控制信号。

增加CPU的时间开销，浪费CPU的资源。

2. 硬件定时方法

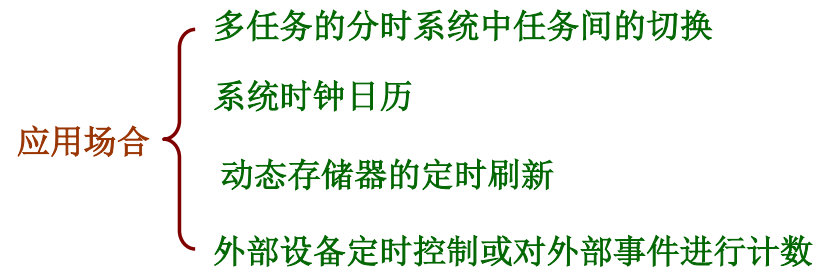
利用专用硬件获得定时控制信号。

使用灵活、定时时间长，不再占用CPU的资源。

3

§ 7.1 定时/技术的基本概念

一、定时技术应用广泛



二、定时的本质是计数

定时必须有稳定准确的时间基准。把若干小片的时间单元累加起来，就获得精确的时间控制。

2

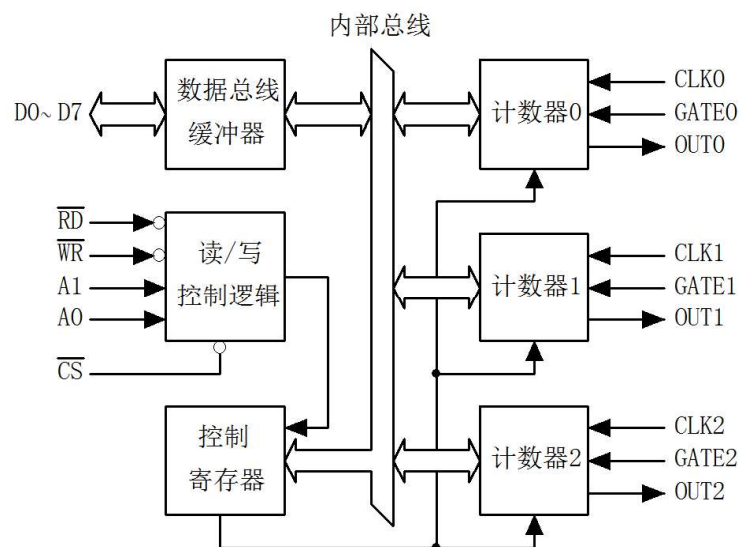
§ 7.2 可编程定时/计数器Intel 8253

■技术特点：

1. 片内有3个独立的16位计数器，每个计数器都可以按照二进制或BCD码进行计数。
2. 可编程，每个计数器有6种工作方式。
3. Intel 8253计数速率为2MHz；8254为10MHz。
4. 适用场合广泛，如方波发生器、分频器、实时时钟、事件计数等方面。

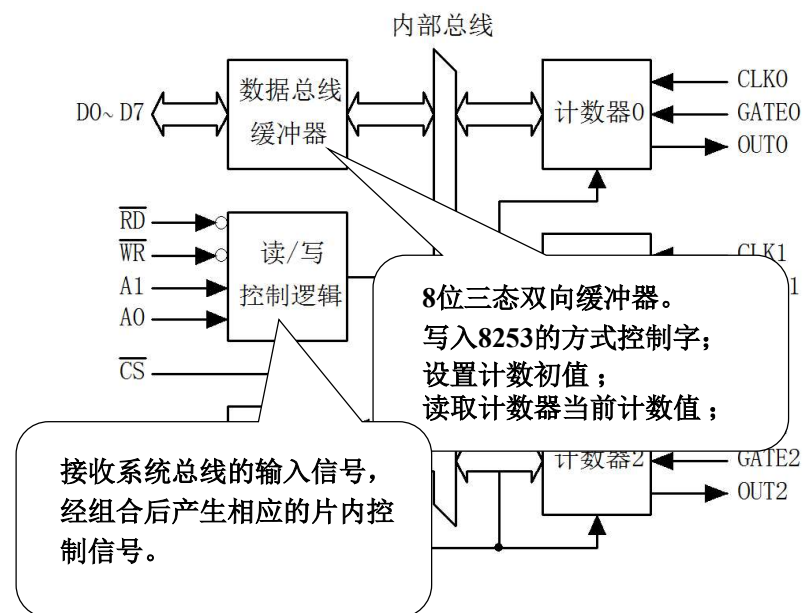
4

一、8253的内部结构



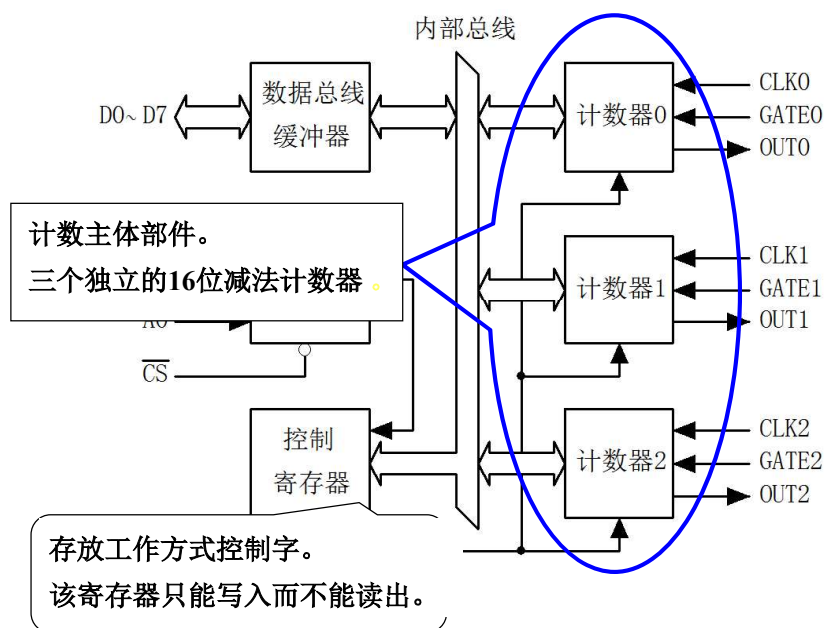
5

一、8253的内部结构



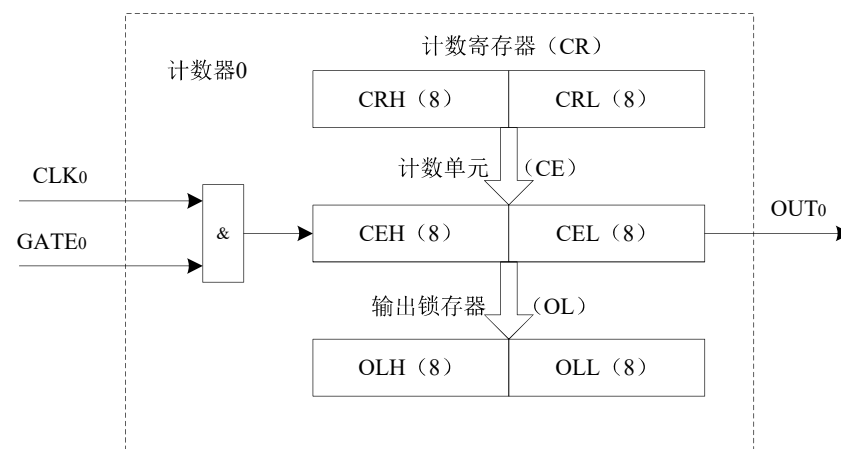
6

一、8253的内部结构



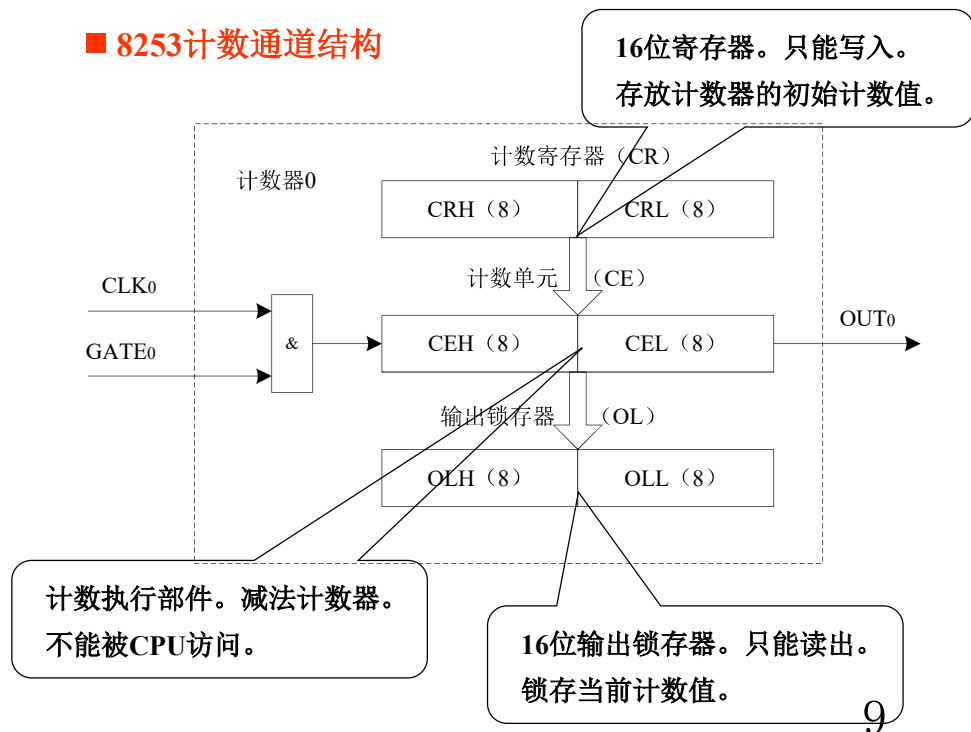
7

■ 8253计数通道结构

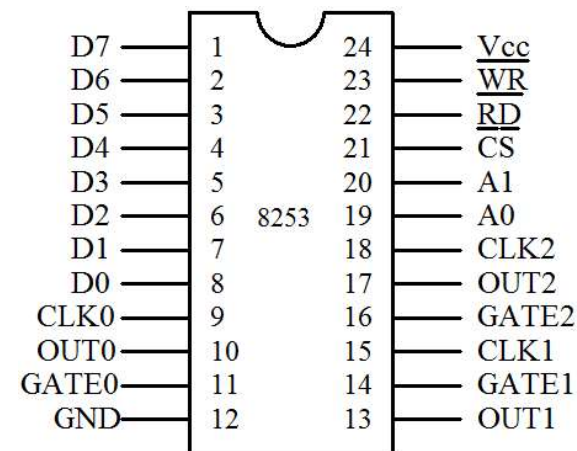


8

■ 8253计数通道结构

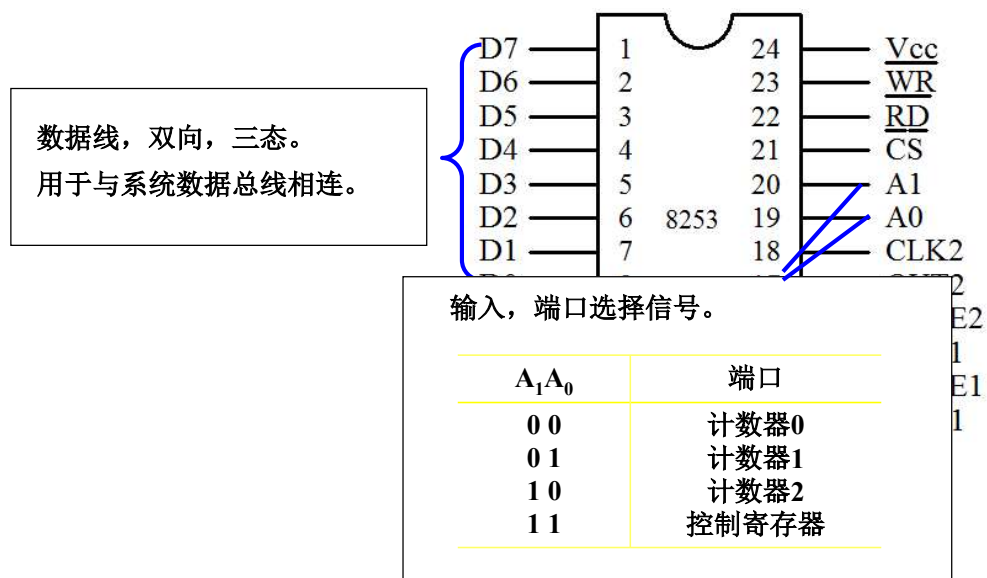


二、8253的引脚功能

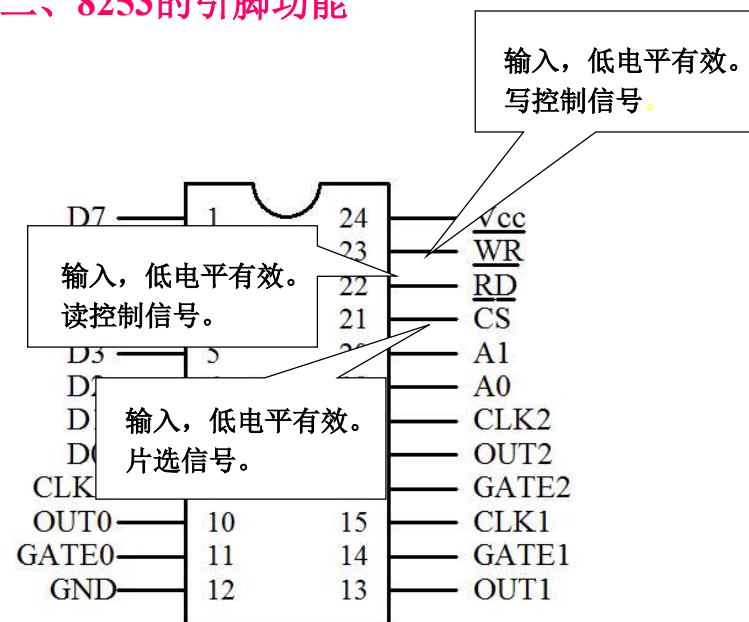


10

二、8253的引脚功能

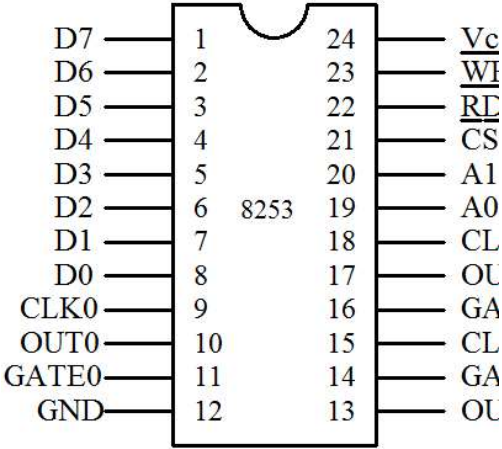


二、8253的引脚功能



12

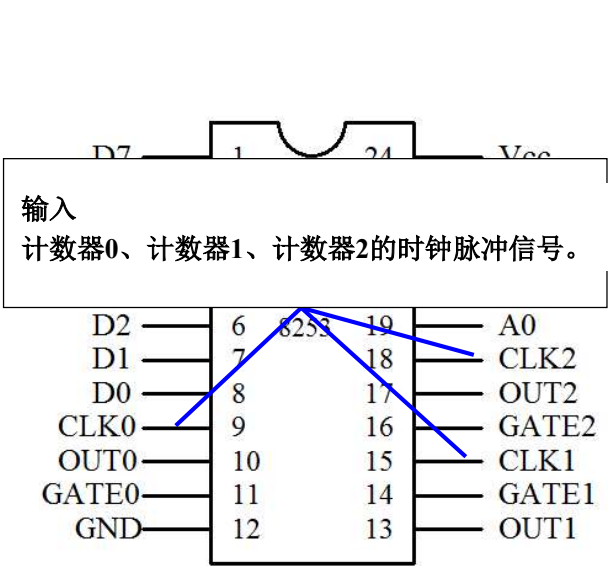
二、8253的引脚功能



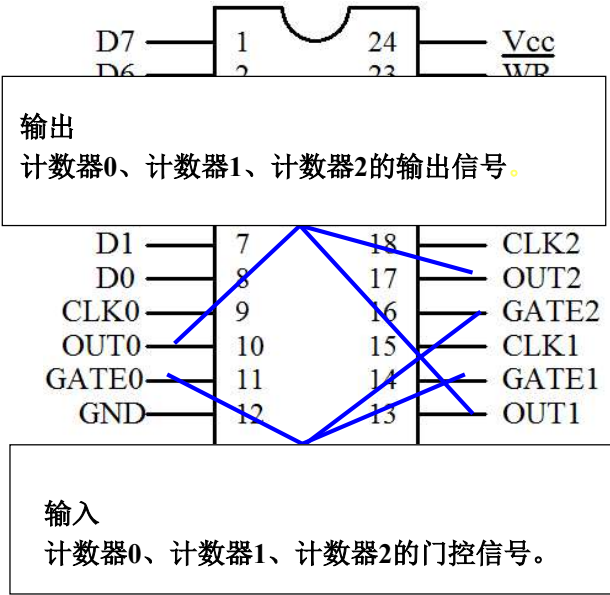
二、8253的引脚功能

控制信号与端口操作对照表					
CS	RD	WR	A ₁	A ₀	
0	0	1	0	0	读0计数器
0	0	1	0	1	读1计数器
0	0	1	1	0	读2计数器
0	1	0	0	0	写0计数器
0	1	0	0	1	写1计数器
0	1	0	1	0	写2计数器
0	1	0	1	1	写控制口
0	0	1	1	1	8253无操作
1	×	×	×	×	未选中
					数据传送方式
					计数器0 的OL → 数据总线
					计数器1的OL → 数据总线
					计数器2 的OL → 数据总线
					数据总线数据 → 0计数器CR
					数据总线数据 → 1计数器CR
					数据总线数据 → 2计数器CR
					数据总线数据 → 控制口
					数据总线高阻状态
					数据总线高阻状态

二、8253的引脚功能

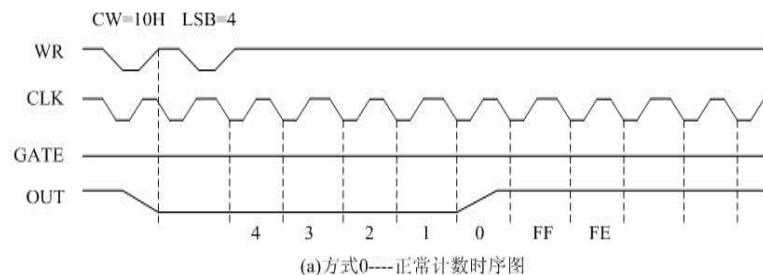


二、8253的引脚功能



三、8253的工作方式

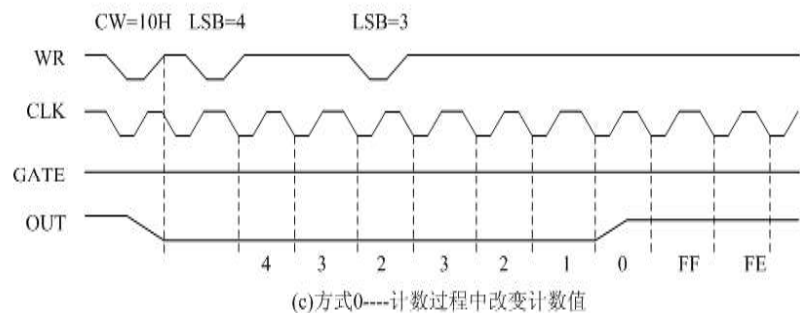
1. 方式0：计数结束产生中断



■说明：

- (1) 控制字写入8253控制字寄存器后，计数器输出端OUT即为低电平。
- (2) 若GATE为高电平，则写入计数初值后，再经过一个时钟脉冲的下降沿，计数初值被送入CE单元，开始计数。
- (3) 计数结束，OUT变为高电平。即当计数初值N写入后，再经过N+1个时钟脉冲，OUT输出变为高电平。
- (4) 方式0计数结束时，输出信号OUT的上升沿可作为中断请求信号。

17

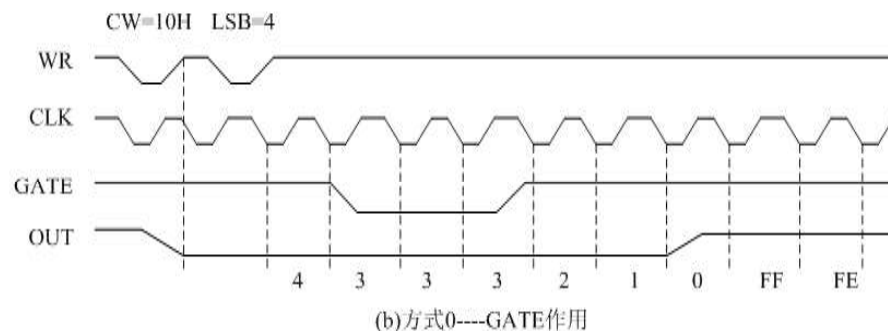


■说明：

方式0允许在计数过程中改变计数初值。

- (1) 当新值写入时，原计数过程终止，但输出OUT仍维持低电平。
- (2) 新值写入后再经过一个时钟脉冲，CE单元按照新的初值开始计数，直至计数为0，OUT输出高电平。

19



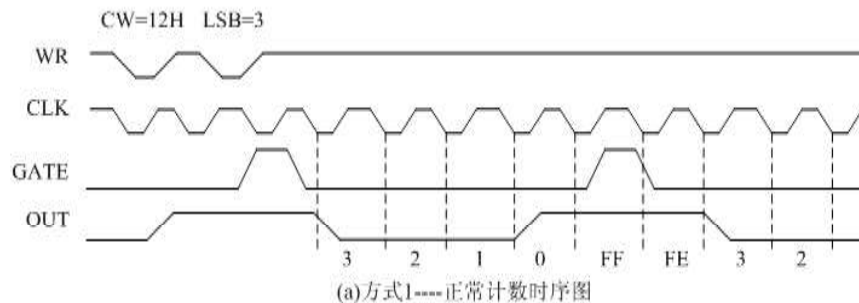
■说明：

门控信号GATE可以用来控制计数过程：

- (1) GATE为高电平，允许计数；
- (2) GATE为低电平，暂停计数；
- (3) 当GATE重新为高电平时又恢复计数。

18

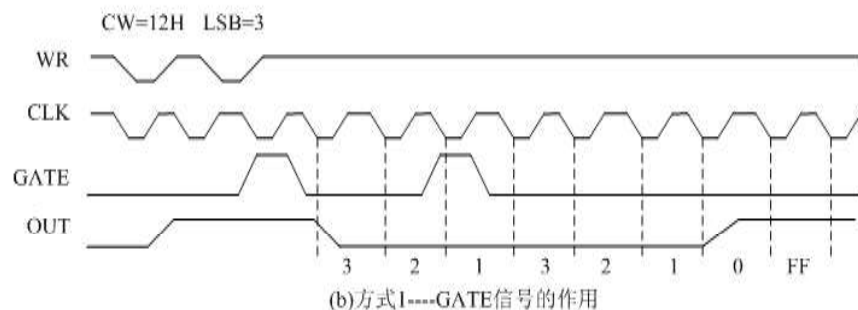
2. 方式1：可编程单稳态触发器



■说明：

- (1) 写入方式控制字后，OUT端输出为高电平。
- (2) 计数初值写入后，并不开始计数，等到GATE上升沿后的下一个CLK输入脉冲的下降沿，OUT输出变低，计数才开始。
- (3) 当计数器回零时，OUT变为高电平。若计数初值为N，OUT端输出的单稳脉冲宽度为N个CLK脉冲间隔。
- (4) 若GATE再次以一个脉冲的上升沿触发启动，计数器可再输出一个同样宽度的单稳脉冲，而不需重新写入计数初值。

20

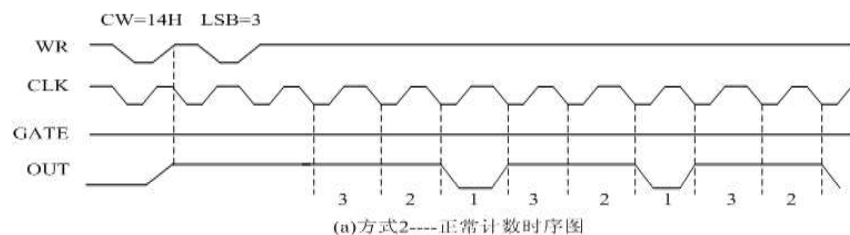


■说明:

计数值尚未回零而GATE端又出现一个上升沿,则在下一个CLK脉冲下降沿后,计数器重新开始计数,这期间OUT输出一直为低电平,直至计数回零,OUT输出为高电平,这样就使单稳脉冲的宽度比原来增加了。

21

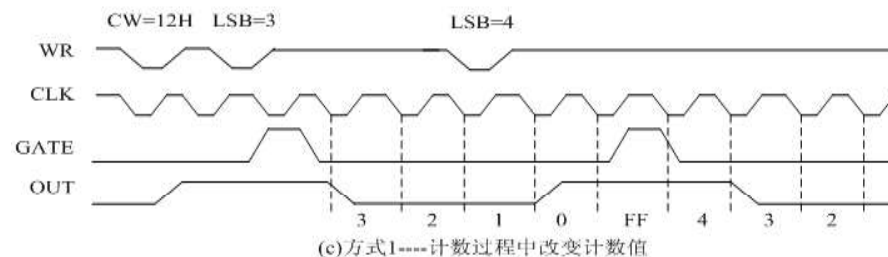
3. 方式2: 频率发生器



■说明:

- (1) 写入控制字后的时钟上升沿,输出端OUT变成高电平。若GATE为高电平,写入计数初值后的第一个时钟下降沿开始减1计数。
- (2) 减到1时,输出端OUT变为低电平;减到0时,输出OUT又变成高电平。
- (3) 能够自动重装初值开始新的计数过程,输出固定频率的脉冲。
- (4) 若计数初值为N,则OUT引脚上每隔N个时钟脉冲就输出一个负脉冲,其频率为输入时钟脉冲频率的 $1/N$

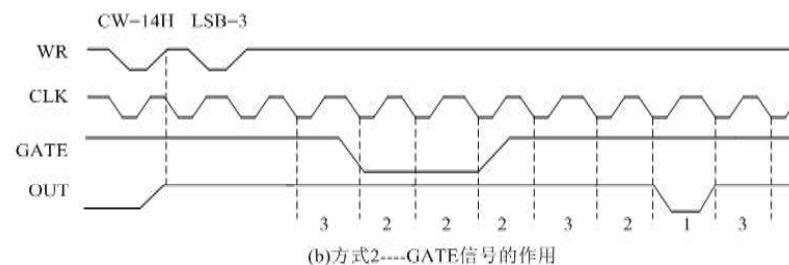
23



■说明:

方式1允许在计数过程中由CPU写入新的计数初值,但此值并不立即生效,原计数过程不会受到影响。直到门控脉冲GATE再次产生一个上升沿触发启动后,计数器才按新的初值进行计数。

22

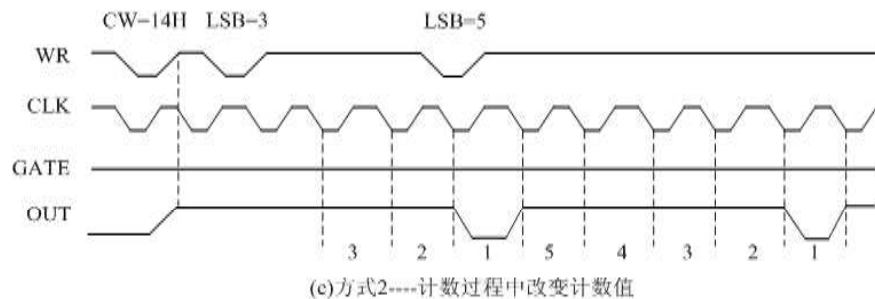


■说明:

在方式2中,GATE信号为低电平终止计数,而由低电平恢复为高电平后的第一个时钟下降沿重新从初值开始计数。

由此可见,GATE一直维持高电平时,计数器方能作为一个N分频器。

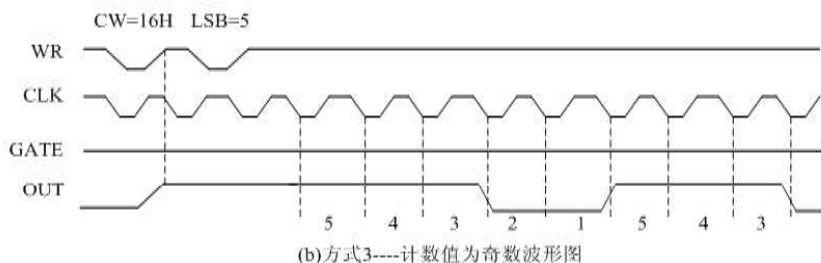
24



■说明:

如果在计数过程中写入新的初值，且GATE信号一直维持高电平，则新的初值不会立即影响当前的计数过程，但在计数结束后的下一个计数周期将按新的初值计数，即新的初值下次有效。

25

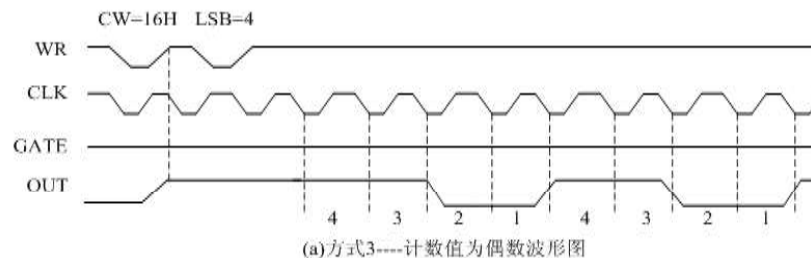


■说明:

- (1) 写入控制字后的时钟上升沿，输出端OUT变成高电平。
- (2) 若GATE=1，写入计数初值后的第一个时钟下降沿开始减1计数。
- (3) 减到 $(N+1)/2$ 以后，输出端OUT变为低电平；减到0时，输出端OUT又变成高电平，并重新从初值开始新的计数过程。
- (4) 输出波形的高电平持续的时间为 $(N+1)/2$ 个时钟周期，低电平持续的时间为 $(N-1)/2$ 个时钟周期。

27

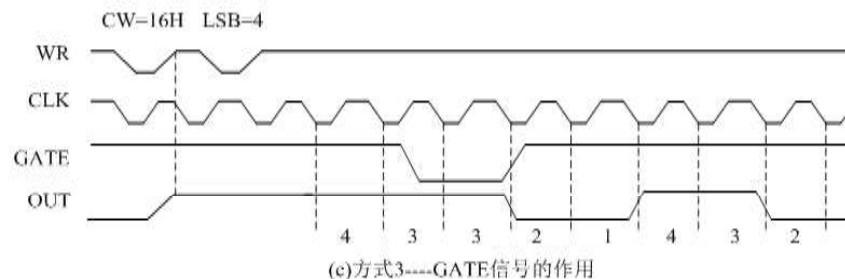
4. 方式3: 方波发生器



■说明:

- (1) 写入控制字后的时钟上升沿，输出端OUT变成高电平。
- (2) 若GATE=1，写入计数初值后的第一个时钟下降沿开始减1计数。
- (3) 减到 $N/2$ 时，输出端OUT变为低电平；减到0时，输出端OUT又变成高电平，并重新从初值开始新的计数过程。
- (4) 输出端OUT的波形是连续的完全对称的方波，故称方波发生器。

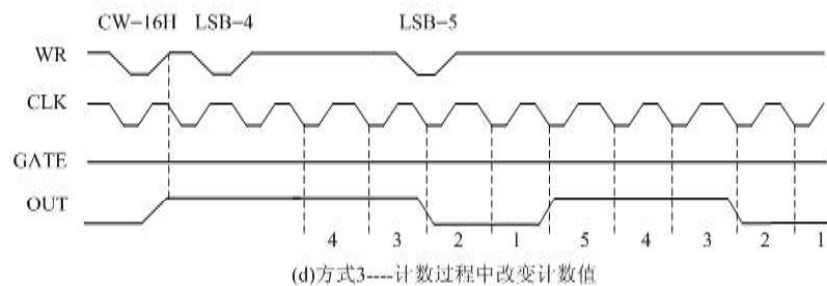
26



■说明:

- (1) 在方式3下，若GATE为高电平，计数器正常工作；
- (2) 若GATE为低电平，计数器停止工作，OUT输出立即变为高电平；
- (3) GATE恢复为高电平后，下一个时钟周期的下降沿处，计数器重新将计数初值赋给减1计数单元，计数器重新开始工作。

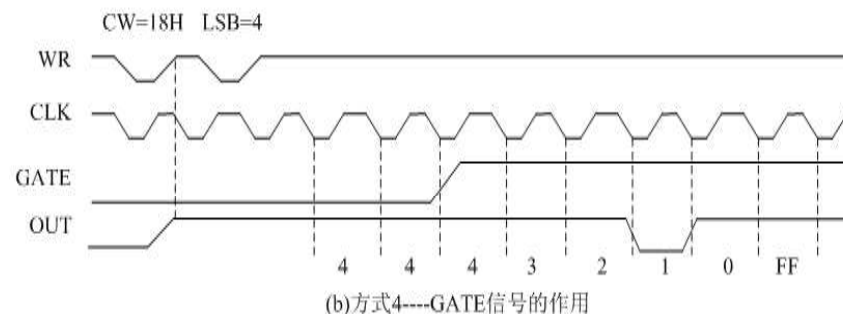
28



■说明:

- (1) 计数器正在计数时，若写入新的计数值，则当前的输出周期不会立即受到影响。
- (2) 只有当GATE出现一个上升沿后，计数器将在下一个时钟周期的下降沿触发减1计数单元接收新值，从而使计数器按新值开始重新计数。

29

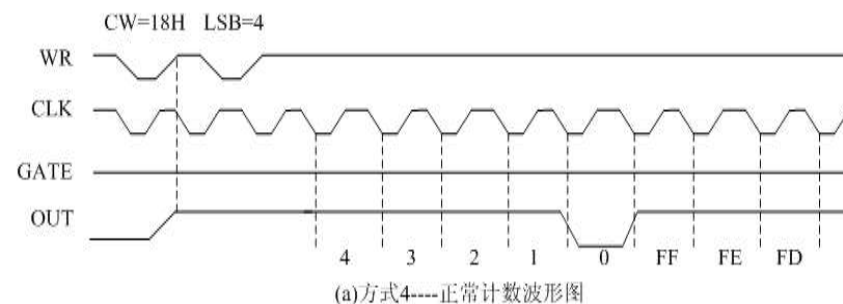


■说明:

- (1) GATE为高电平时，计数正常进行；
- (2) GATE为低电平时，计数停止，但输出仍维持高电平，只有当计数为零时，输出端才会出现负脉冲。

31

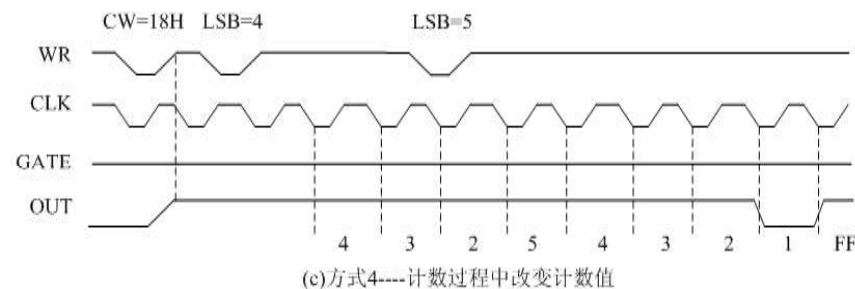
5. 方式4：软件触发选通



■说明:

- (1) 写入控制字后，计数器输出端OUT变为高电平。
- (2) 写入计数初值后，再经过一个时钟周期，计数器开始计数。
- (3) 当计数器回零时输出OUT变为低电平，该低电平持续一个时钟周期后，自动变为高电平。
- (4) 若初值为N，计数器在写入计数初值后经过N+1个时钟脉冲后输出一个负脉冲，该负脉冲信号常作为选通信号使用。

30

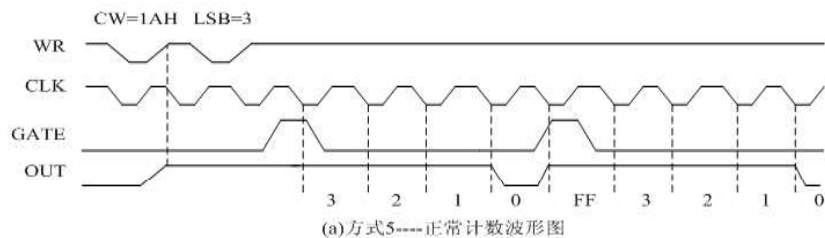


■说明:

方式4下，在计数过程中改变计数值，则在写入新值后的下一个时钟下降沿计数器将新的初值计数，即新值是立即有效的。

32

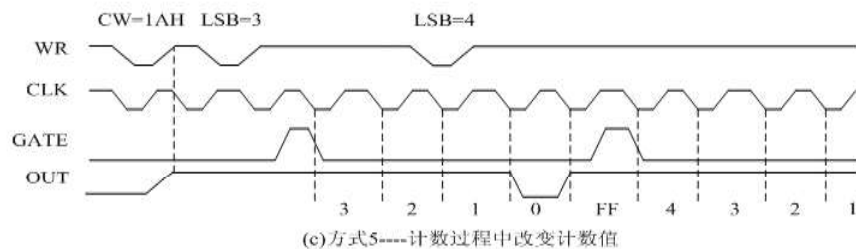
6. 方式5：硬件触发选通



■说明：

- (1) 写入控制字后，输出OUT即为高电平。
- (2) 写入计数初值后，计数器并不立即开始计数，而是由门控脉冲的上升沿触发。
- (3) 计数结束（计数器减到0）时输出一个时钟周期的负脉冲，然后输出恢复为高电平。
- (4) GATE信号的上升沿再次触发。

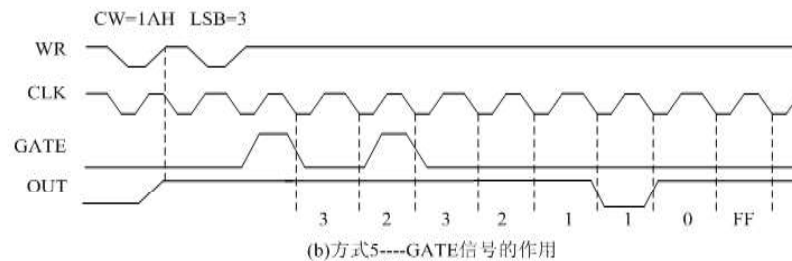
33



■说明：

如果在计数过程中写入新的初值，不会立即影响当前的计数过程，只有到下一个门控信号上升沿到来后，才从新的初值开始减1计数。即新的计数初值在下一个门控信号上升沿触发后有效。

35



■说明：

- (1) 在计数过程中，又有一个门控信号的上升沿，则立即终止当前的计数，在下一个时钟下降沿，从初值开始计数。
- (2) 门控信号上升沿任何时候到来都会立即触发一个计数过程。

34

四、8253的控制字

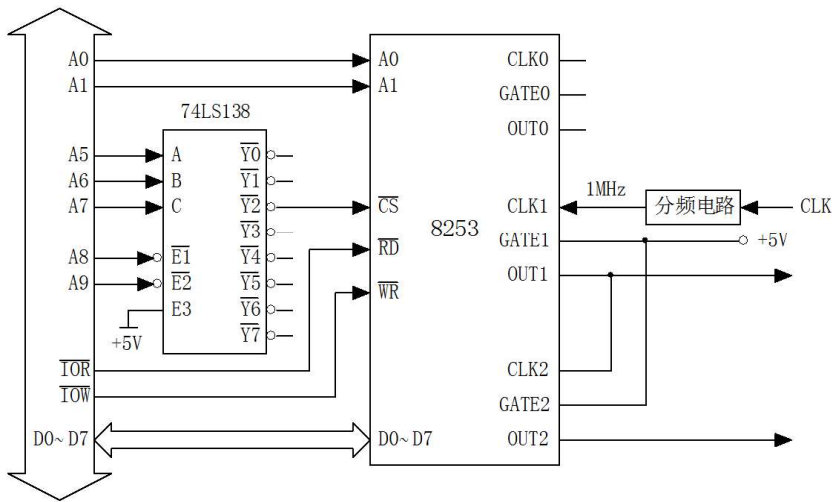
D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	RL1	RL0	M2	M1	M0	BCD

(计数器选择)	(读/写格式)	(工作方式选择)	(计数方式)
00: 0号计数器	00: 计数器锁存命令	000: 方式0	0: 二进制计数
01: 1号计数器	01: 读/写低8位	001: 方式1	1: BCD码计数
10: 2号计数器	10: 读/写高8位	X10: 方式2	
11: 非法选择	11: 先低8位后高8位	X11: 方式3	
		100: 方式4	
		101: 方式5	

36

五、应用举例

■例1：波形发生器



37

2. 功能要求

系统时钟经分频后产生1MHz信号作为计数器1的时钟信号，计数器1的输出OUT1作为计数器2的时钟信号。利用该电路从OUT1输出一个周期为1ms的方波信号；从OUT2输出一个周期为10ms，占空比为90%的矩形波信号。

■主要工作：

- (1) 确定计数器工作方式；
- (2) 计算计数器的计数初值；

39

1. 确定8253的端口地址

A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	端口地址
								0	0	40H（计数器0）
								0	1	41H（计数器1）
0	0	0	1	0	X	X	X	1	0	42H（计数器2）
								1	1	43H（控制口）

38

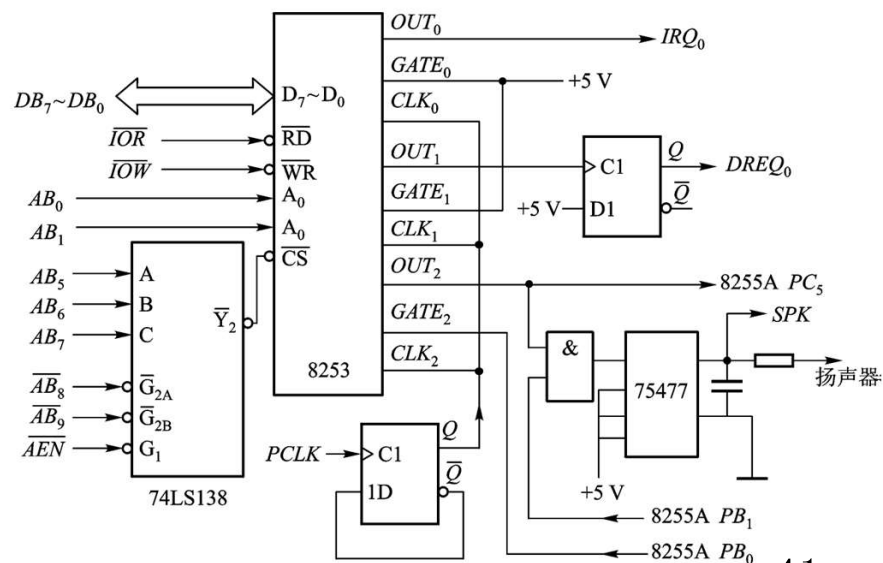
3. 具体程序

```
MOV AL, 76H
OUT 43H, AL    ; 设置计数器1工作在方式3，二进制计数
MOV AL, 0E8H
OUT 41H, AL    ; 设置计数器1计数初值的低8位
MOV AL, 03H
OUT 41H, AL    ; 设置计数器1计数初值的高8位
MOV AL, 0B4H
OUT 43H, AL    ; 设置计数器2工作在方式2，二进制计数
MOV AL, 0AH
OUT 42H, AL    ; 设置计数器2计数初值的低8位
MOV AL, 0
OUT 42H, AL    ; 设置计数器2计数初值的高8位
```

40

五、应用举例

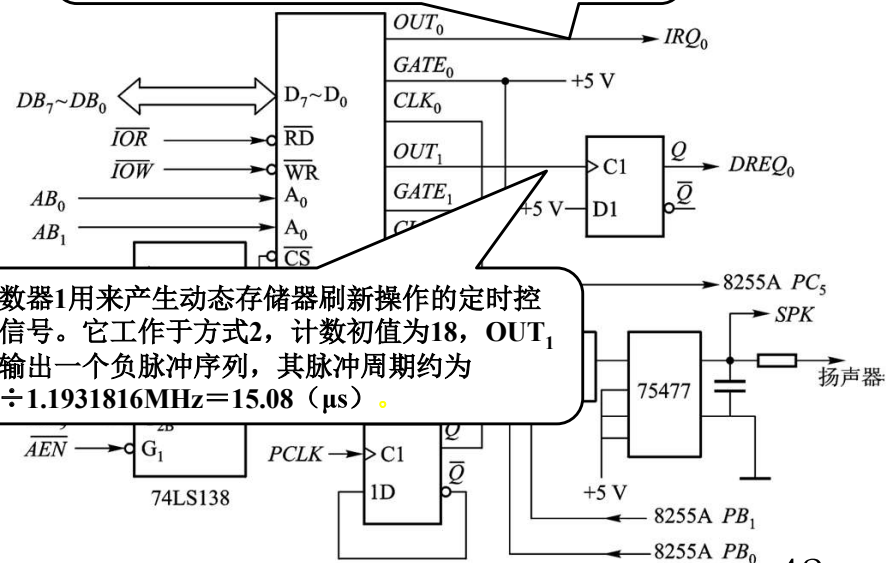
■例2：8253在IBM-PC中的应用



41

五

计数器0用来产生实时时钟信号，工作于方式3，计数初值为0，采用二进制计数方式，输出端 OUT_0 作为中断请求信号 IRQ_0 。

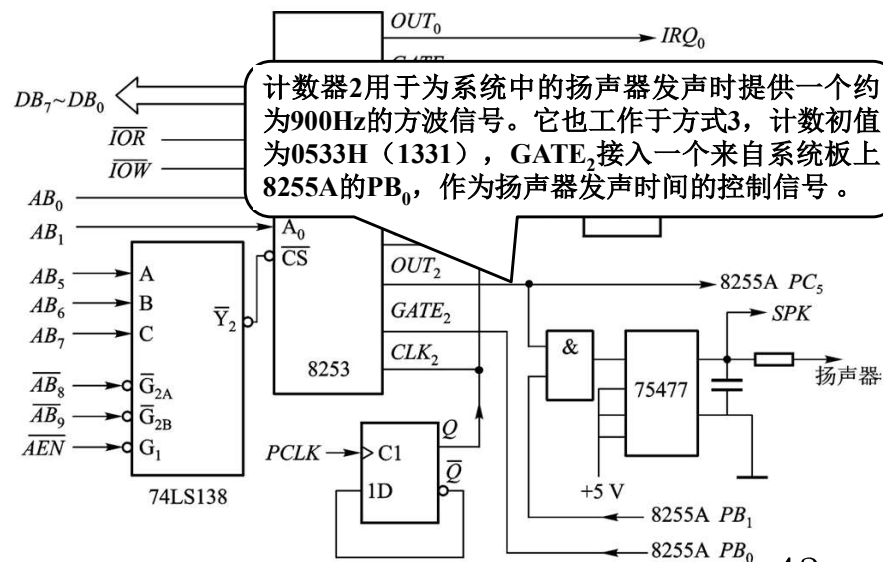


计数器1用来产生动态存储器刷新操作的定时控制信号。它工作于方式2，计数初值为18， OUT_1 端输出一个负脉冲序列，其脉冲周期约为 $18 \div 1.1931816\text{MHz} = 15.08 (\mu\text{s})$ 。

42

五、应用举例

■例2：8253在IBM-PC中的应用



计数器2用于为系统中的扬声器发声时提供一个约为900Hz的方波信号。它也工作于方式3，计数初值为0533H (1331)， $GATE_2$ 接入一个来自系统板上8255A的 PB_0 ，作为扬声器发声时间的控制信号。

43