

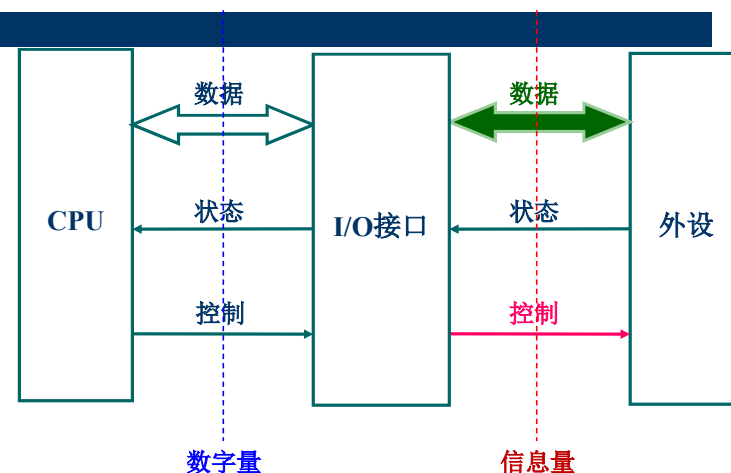
汇编与接口技术

第5章 输入/输出基本技术

1

§ 5.1 输入/输出接口的基本结构与功能

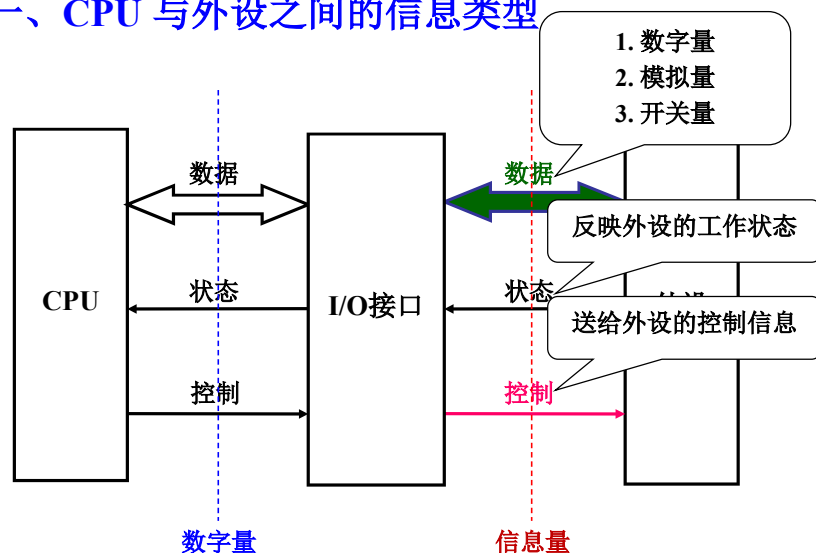
一、CPU 与外设之间的信息类型



2

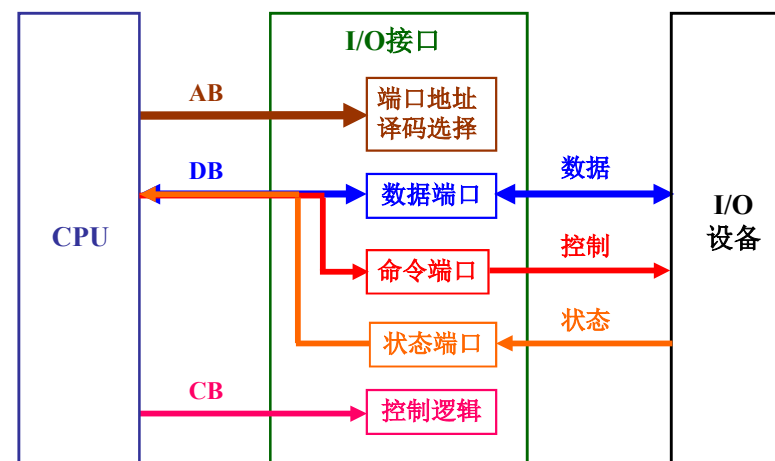
§ 5.1 输入/输出接口的基本结构与功能

一、CPU 与外设之间的信息类型



3

二、I/O接口的基本组成



端口就是接口部件中的寄存器

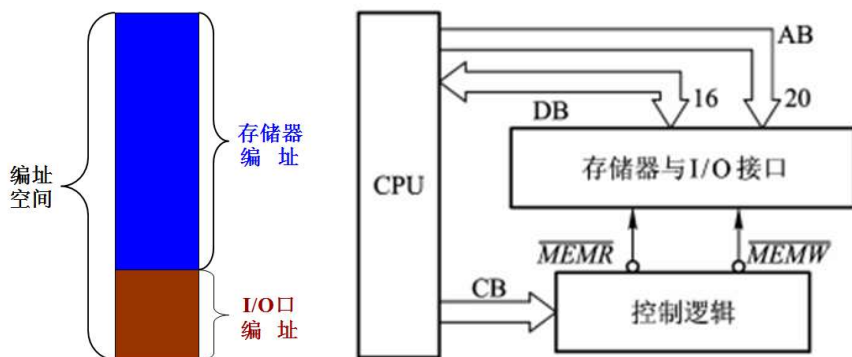
4

三、I/O接口的基本功能

- (1) 寻址功能
- (2) 输入与输出功能
- (3) 数据缓冲功能
- (4) 信息格式转换功能
- (5) 联络功能
- (6) 中断管理功能
- (7) 提供时序的功能
- (8) 可编程功能
- (9) 电气特征的匹配功能
- (10) 错误检测功能

5

1. 统一编址



■特点:

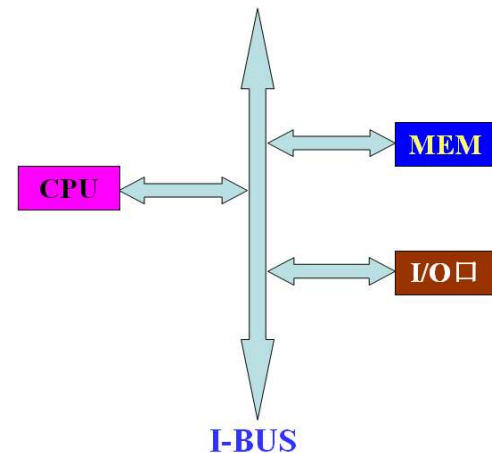
- ① I/O口编址占用内存编址空间。
- ② 可利用访存指令访问I/O口，控制灵活。
- ③ 由于I/O设备速度慢，影响指令执行速度。

7

§ 5.2 I/O端口的编址方式与端口译码

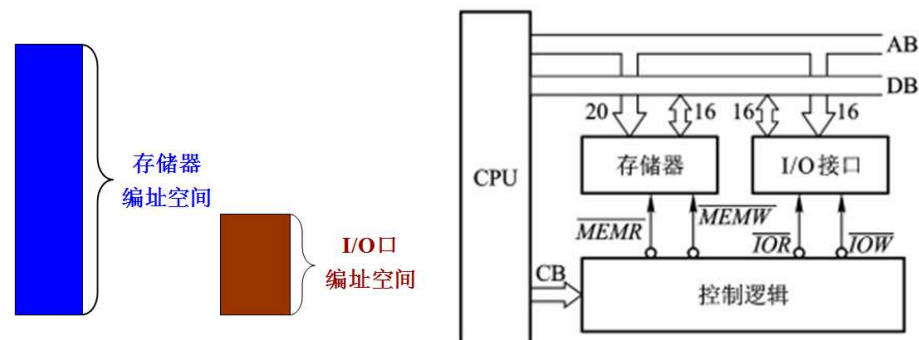
一、I/O口的编址方法

CPU 通过总线访问存储器和I/O口，访问操作基本一致，都需要执行总线周期。



6

2. 独立编址



■特点:

- ① 不占用内存编址空间。
- ② 需要专门的输入/输出指令，控制不灵活。

8

二、8086系统I/O口的管理

1. 主要特点

- (1) 8086系统中最多允许有64K个8位I / O端口，通过16条地址线进行寻址。
- (2) 两个地址相邻的8位端口可组成一个16位端口。
- (3) 8086有专门的输入/输出指令（IN、OUT），可对8位I / O端口和16位I / O端口进行访问。
- (4) 执行输入/输出指令时，硬件上使 M/\overline{IO} 为低电平。

8086系统I/O口的管理采用独立编址方式。

9

(2) 间接寻址

端口地址范围大于FFH，利用DX间接寻址。

指令格式：

```
IN AL, DX ;
IN AX, DX ;
OUT DX, AL ;
OUT DX, AX ;
```

注：DX中存放端口地址。

若 PORTA=180H

```
MOV DX, PORTA
IN AL, DX ;    端口输入
MOV DX, PORTA
OUT DX, AL ;   端口输出
```

11

2. 8086的输入/输出指令

(1) 直接寻址

端口地址范围为00H~FFH，8位地址。

■输入指令

IN A, PORT (B/W)

➤ 功能：

AL ← (PORT)

AX ← (PORT+1) _ (PORT)

●例：

IN AL, 80H ;

IN AX, 40H ;

■输出指令

OUT PORT, A (B/W)

➤ 功能：

AL → (PORT)

AX → (PORT+1) _ (PORT)

●例：

OUT 80H, AL ;

OUT 40H, AX ;

注：式中A为累加器，只可以是AL或AX，PORT为端口地址。

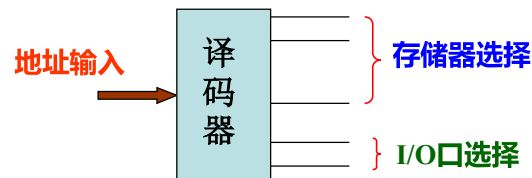
10

三、I/O口的译码方式与实现

1. 译码方式

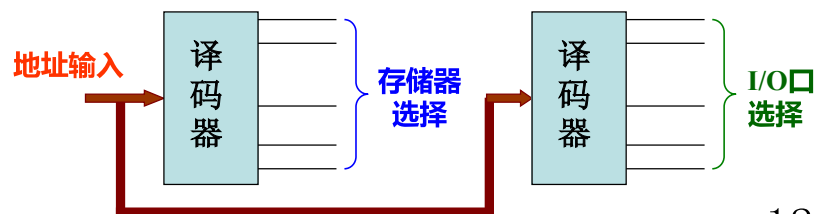
(1) 全局译码

适用于统一编址的系统。



(2) 独立译码

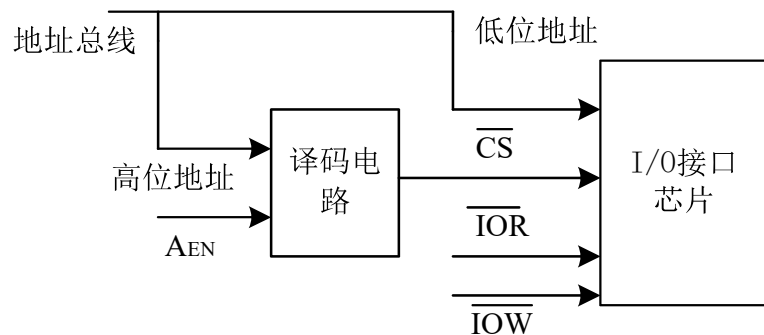
适用于独立编址的系统。



12

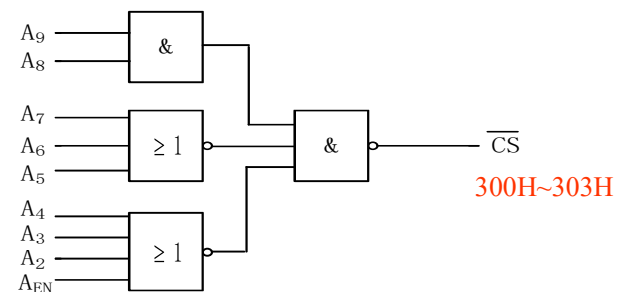
2. 译码实现

■ I/O端口译码的基本形式



13

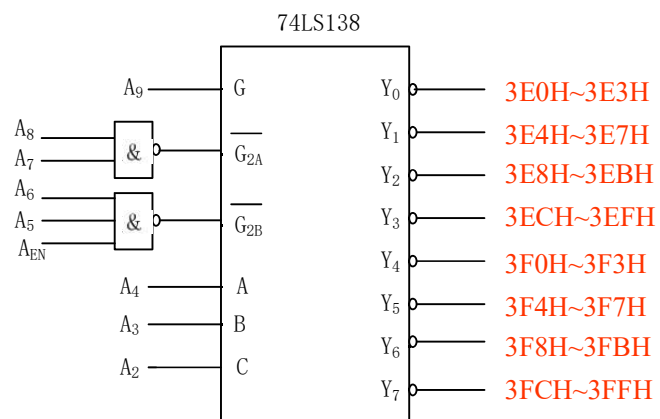
(1) 采用基本逻辑电路译码



$$\overline{CS} = \overline{A_9 \cdot A_8 \cdot A_7 + A_6 + A_5 \cdot A_4 + A_3 + A_2 + A_{EN}}$$

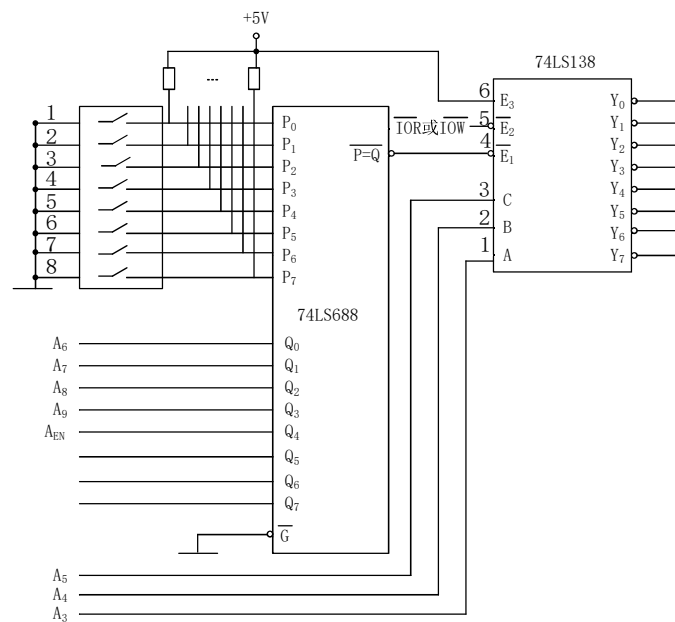
14

(2) 采用集成译码器译码



15

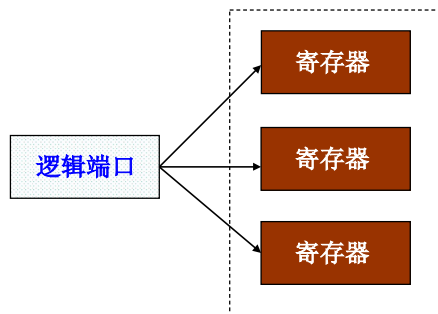
(3) 采用开关式地址译码



16

四、端口地址复用与处理方法

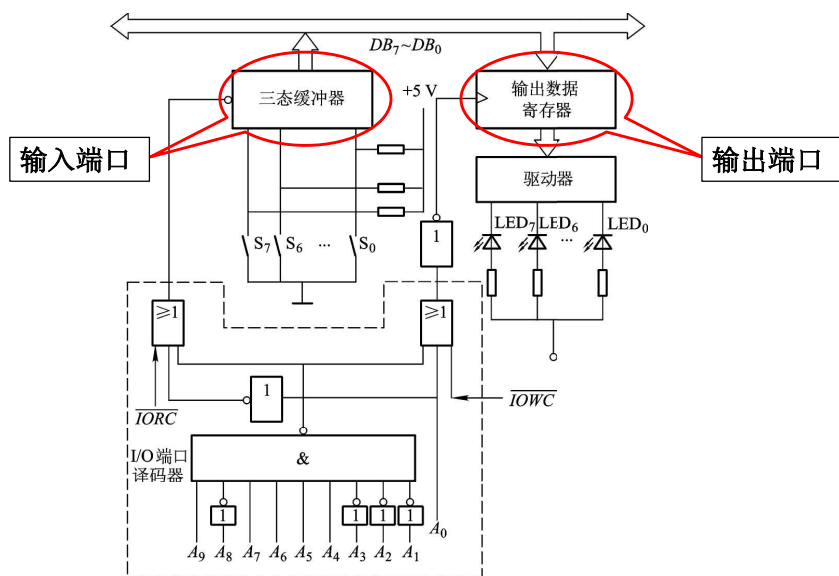
多个物理寄存器对应一个逻辑端口地址。



1. 读/写操作区分。
2. 特征位法。
3. 特定秩序法。

17

■ 无条件传送方式的接口电路



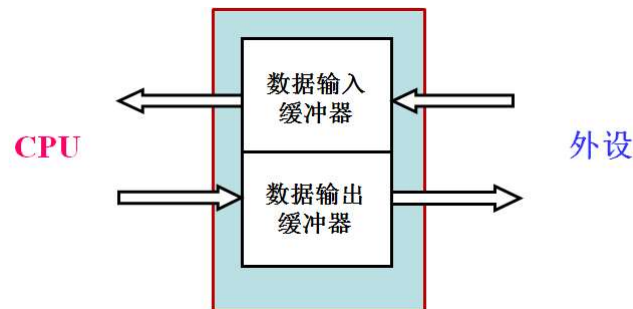
19

§ 5.3 CPU与外设之间的数据传送形式

一、无条件传送方式

■ 主要特点:

- 外设是一直准备好的, 随时都能被读/写访问。
- 对接口的要求比较简单, 只有数据口即可。

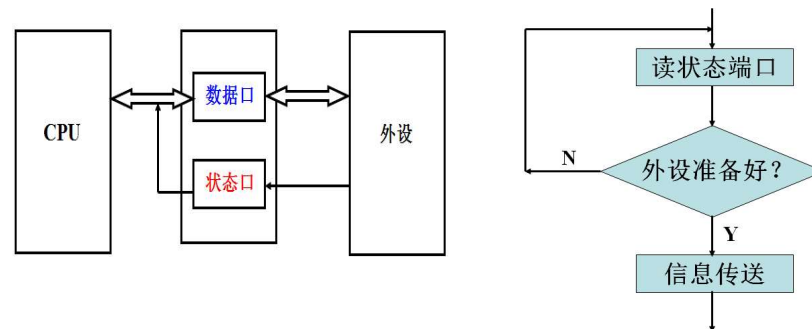


18

二、查询传送方式

■ 主要特点:

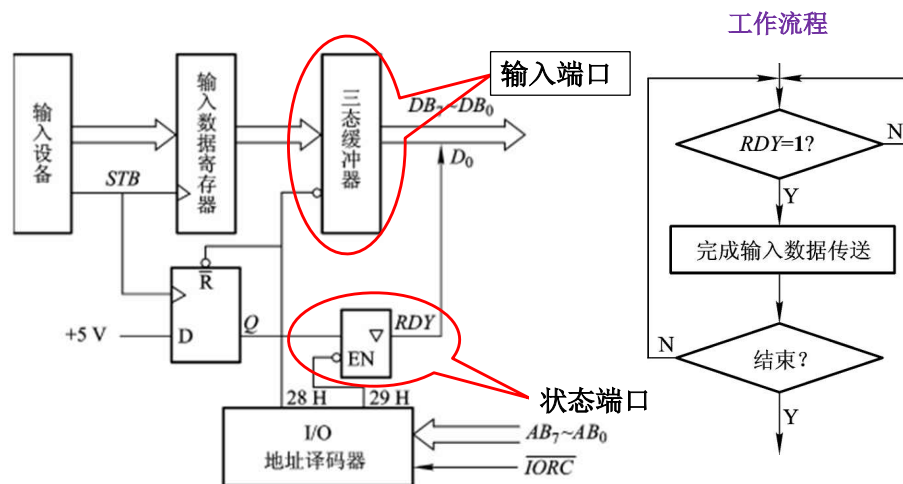
- CPU在传送数据之前, 首先检测外设的状态。
- 对接口的要求, 除数据口外, 还要有状态口。



实质上是程序循环等待方式, CPU工作效率低。

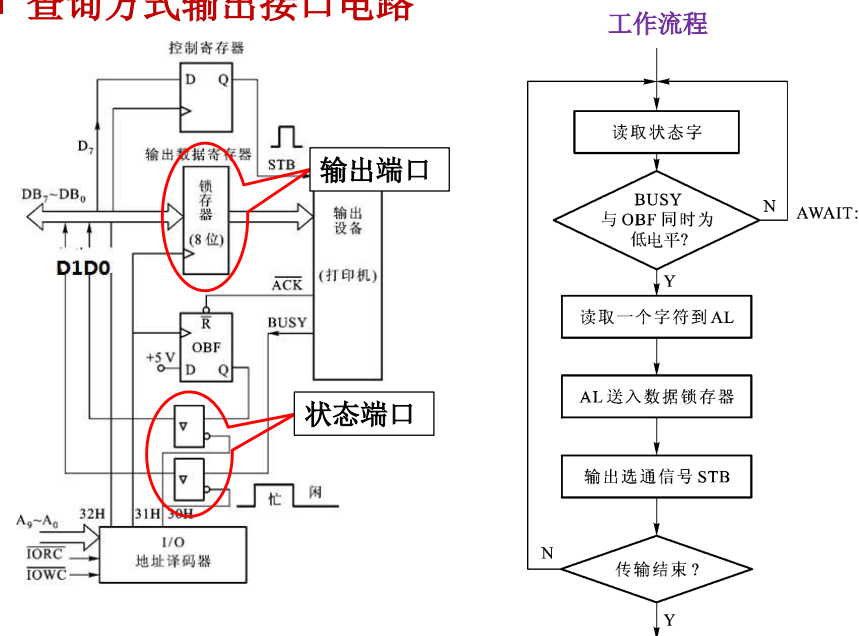
20

■ 查询方式输入接口电路



21

■ 查询方式输出接口电路

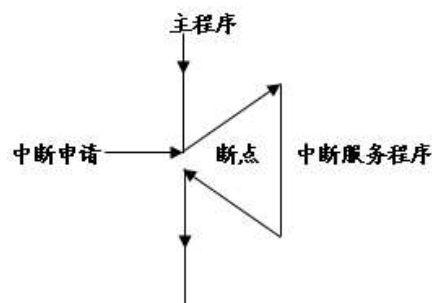


22

三、中断传送方式

■ 主要特点:

- 外设准备就绪后，便向CPU发出申请。外设具有申请CPU服务的主动权。



- 要求接口能够接收外设的中断请求，对多个请求进行管理，然后向CPU发出中断申请。
- 实时性高，但不适合数据传送频繁的场所。

23

■ 中断系统的基本概念

1. 中断源及其分类

引起CPU中断的来源——**中断源**

分类 { 外部中断（硬件中断）
内部中断（软件中断）

2. 中断系统的功能与实现

软、硬件配合实现中断功能。

(1) 中断请求标记

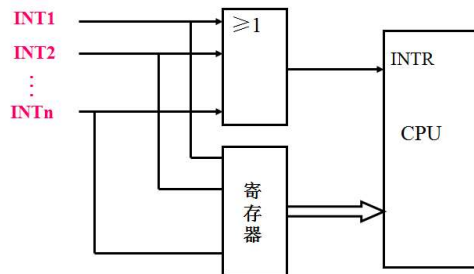
设置中断请求触发器（寄存器）标记哪个中断源有中断请求，该触发器可集中设在CPU内，也可分散在各个中断源中。

24

(2) 中断优先级的管理（中断判优）

①软件查询方式

通过简单硬件电路将中断申请信号引入CPU。



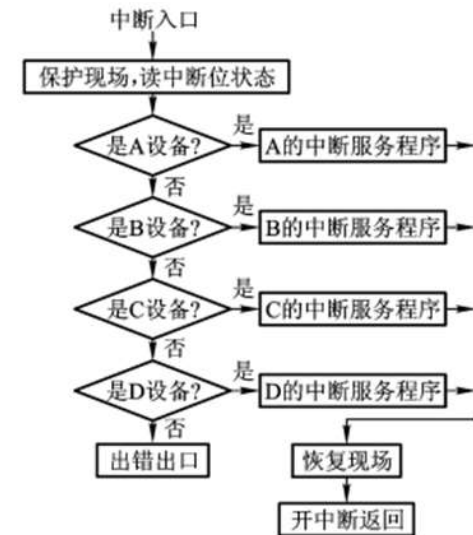
◆特点：

- CPU响应中断后，用软件查询的方法判断中断请求来源，并转到响应的中断服务程序。
- 利用查询的先后顺序，来安排中断优先级。
- 硬件电路简单，不需要硬件中断优先级排队。
- 多中断源情况，软件查询时间较长。

25

(2) 中断优先级的管理（中断判优）

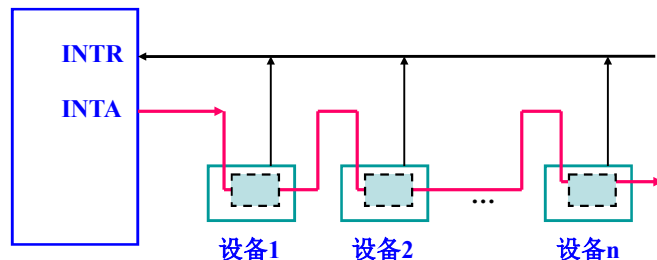
①软件查询方式



26

(2) 中断优先级的管理（中断判优）

②简单硬件方式（菊花链式）



◆特点：

- 硬件查询方式。
- 中断响应信号INTA逐级传送，公平性差。
- 中断源较多的场合硬件电路复杂。

27

(3) 中断响应

①响应中断的条件

CPU内部设置中断允许触发器，EINT $\begin{cases} 1—开中断 \\ 0—关中断 \end{cases}$

②执行中断响应周期，完成一些特定的操作。

③特定操作——CPU自动完成

◆保护断点

将程序计数器（如PC、IP）的内容推入堆栈。

◆获取中断服务程序的入口地址

方法 $\begin{cases} \text{硬件向量法} \begin{cases} \text{硬件直接给出中断向量} \\ \text{硬件给出中断类型码} \end{cases} \\ \text{软件查询法} \end{cases}$ ——入口地址在查询程序中预先设定

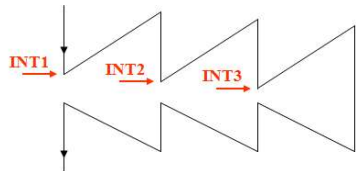
28

(4) 保护现场与恢复现场

- ◆在中断服务程序中通过堆栈操作实现。
- ◆保护现场与保护断点是两个不同的概念。

(5) 中断嵌套

高级中断源中断低级中断源的中断处理。



①中断嵌套的条件

在中断程序中使CPU开中断，即 $EINT = 1$ 。

②屏蔽技术

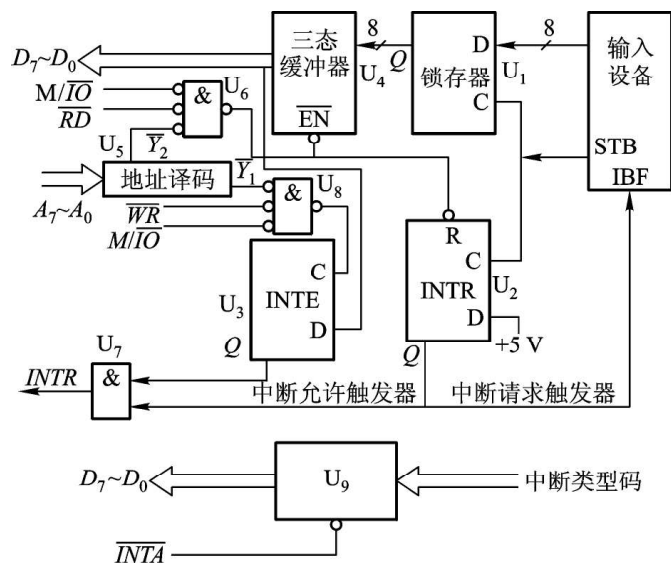
设置中断屏蔽触发器，对中断请求进行屏蔽控制。
可动态改变中断源的优先级。

③多个断点保护

存入后进先出的堆栈中。

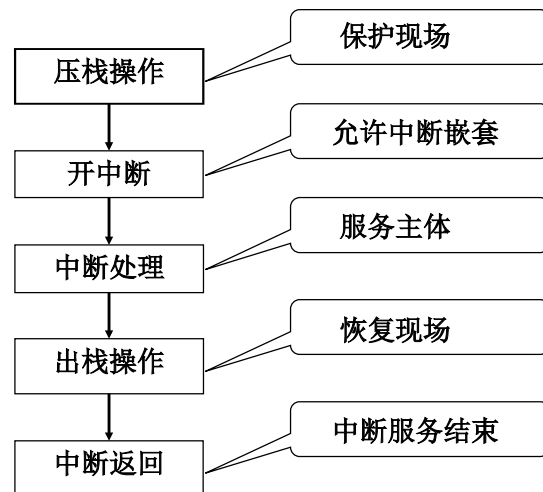
29

■中断传送方式的接口电路



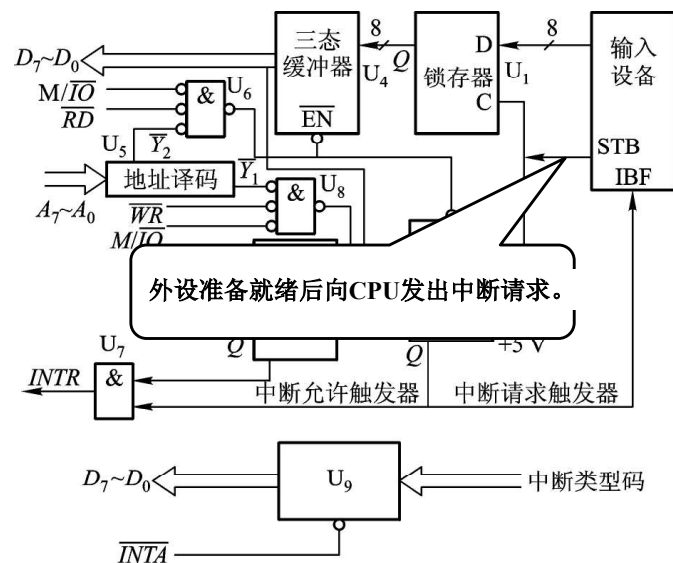
31

(6) 中断服务程序的基本结构



30

■中断传送方式的接口电路

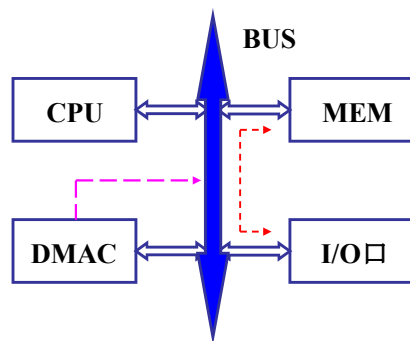


32

四、直接存储器存取方式（DMA方式）

■ 主要特点：

- 外设通过专用接口电路直接与存储器进行高速数据传送，不受CPU干预。
- 要求接口具有控制总线的能力，此种专用接口称为DMA控制器。



33

■ DMA方式的应用场合

- 1) 硬盘和软盘的I/O接口；
- 2) 通信信道的I/O接口；
- 3) 多处理机和多任务系统；
- 4) CRT扫描操作；
- 5) 快速数据采集；

数据高速传送的场合

34

■ DMA控制器的功能要求

1. 具备总线控制功能

- 1) 能向CPU发出总线请求；
- 2) CPU响应后，能够控制总线，并发出DMA控制信号；
- 3) DMA传送结束后，能够释放总线控制权；

2. 能够提供交换数据的地址

包括源、目的地址，并具有地址自动修改的能力；结构上应具有地址计数器。

3. 能够控制数据块传送的长度

结构上应具有字节数计数器。

35

■ DMA的传送形式

1. 块传送方式

DMA接口将一批数据传送结束后，才释放总线。

➤特点：

- ①DMA传送期间，CPU不能访存，影响程序的执行。
- ②适用于高速I/O设备的场合。

2. 单字传送方式（周期挪用）

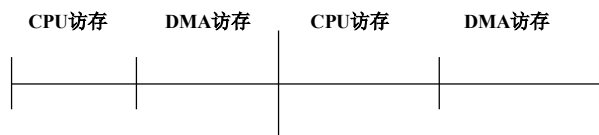
每进行一次DMA传送，释放总线，然后重新申请。

➤特点：

- ①可提高CPU对主存的利用率。
- ②适用于低速I/O设备的场合。

36

3. DMA与CPU交替访存



特点:

DMA接口无需建立申请和归还。传送效率高，但控制逻辑复杂。

■ DMA的工作过程

1. 预处理（初始化）

- (1) 设置传输类型，输入/输出。
- (2) 设置主存地址初值。
- (3) 设置数据块长度。
- (4) 设置设备地址。
- (5) 设置传输模式。

3. 后处理

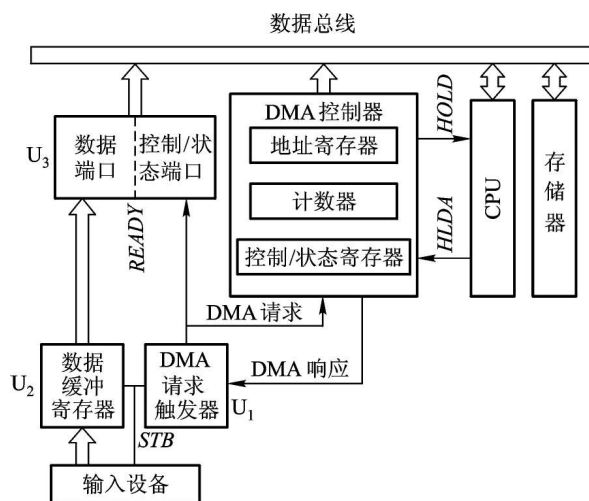
- (1) 数据校验。
- (2) 故障诊断。
- (3) 重新初始化。

由中断服务程序完成。

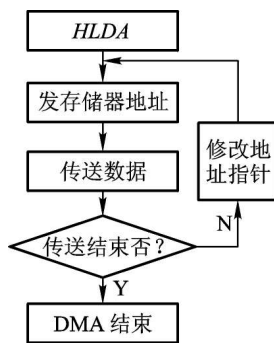
2. 数据传送

37

■ DMAC的基本结构与工作流程



工作流程

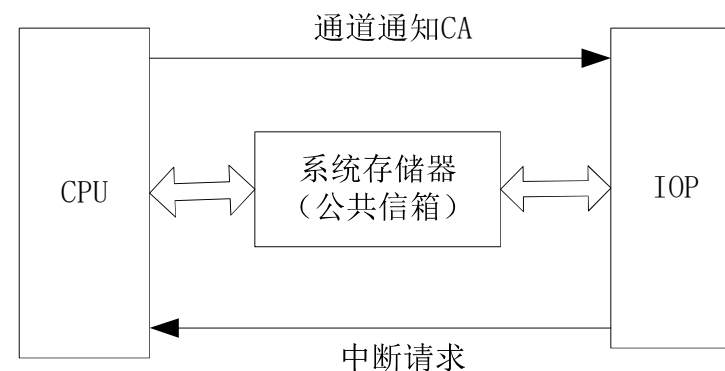


39

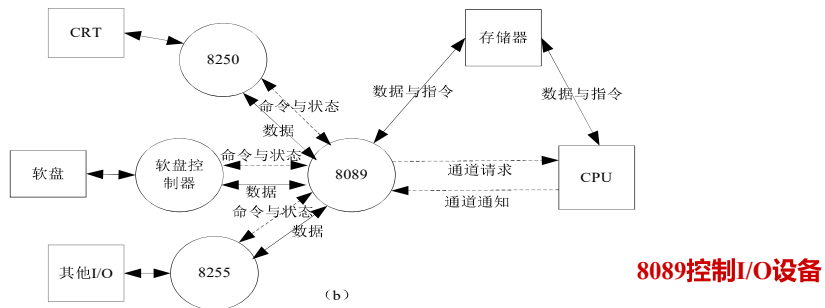
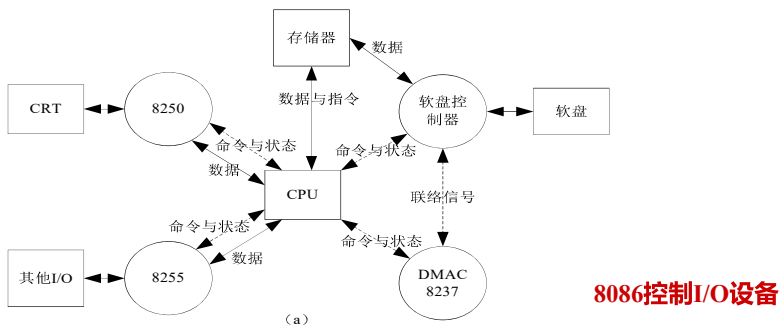
38

五、I/O处理机方式

I/O处理器有自己指令系统，能独立地执行程序。能对外部设备进行控制，对输入/输出过程进行管理。



40



41

二、中断向量和中断向量表

1) **中断向量**: 中断服务程序的入口地址, 以逻辑地址形式给出。

2) **中断向量表**: 存放中断向量的一段内存空间。

* 每个中断向量的都占用4个字节 (CS和IP)。

* 256个中断类型需占用1KB存储空间
0000: 0000H~0000: 03FFH。

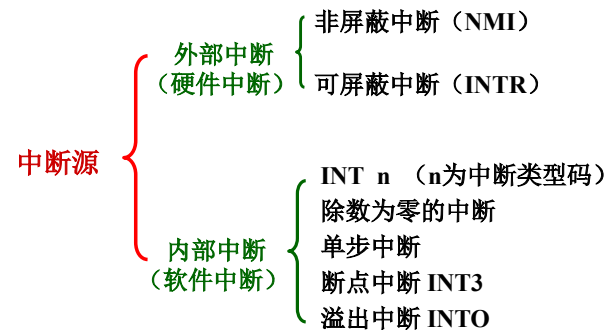
* 前两个字节存放IP, 低位字节在前;
后两个字节存放CS, 低位字节在前。

43

§ 5.4 8086的中断系统

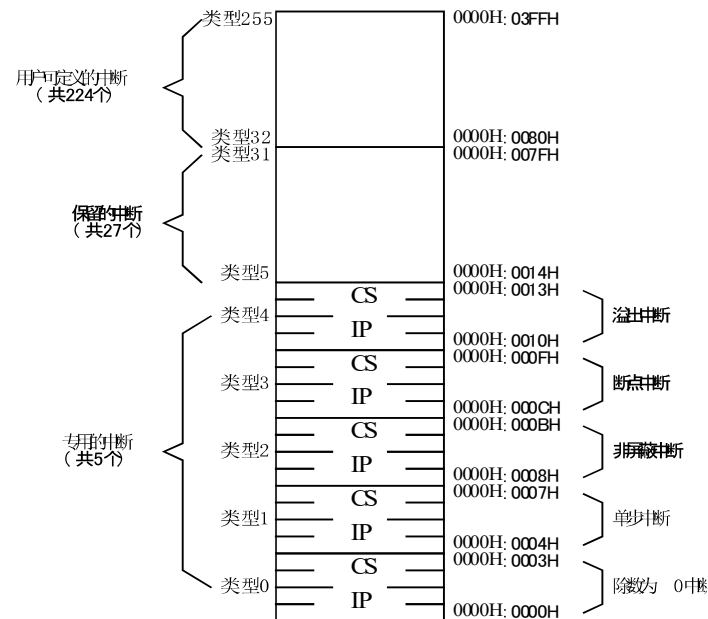
8086可处理256种不同的中断, 每个中断都对应一个中断类型码, 即 0~255 (00H~FFH)。

一、8086的中断源分类



42

■ 8086中断向量表结构示意图



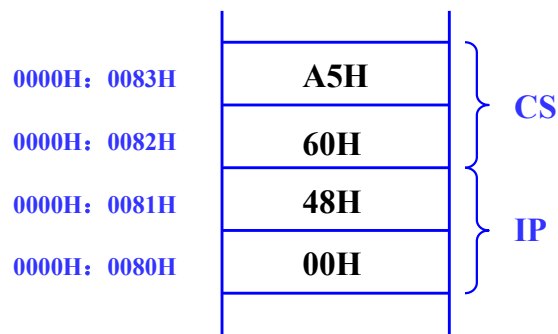
44

3) 查中断向量表

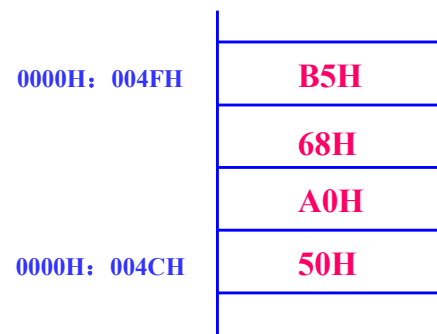
CPU通过中断类型码找到相应的中断服务程序的入口地址，即**中断向量**。

■方法：中断类型码 $\times 4$ 即为存放该中断向量的首地址。

例：中断类型码为20H，中断向量为A560H：4800H



45



中断类型码为：13H

中断向量为：B568H: A050H

46

4) 中断向量表初始化

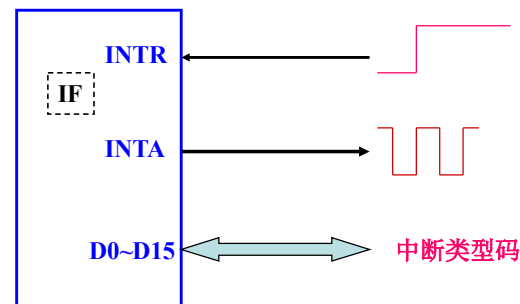
中断源INT1、INT2的中断类型码为**32H**、**41H**，其中断服务程序的入口地址为**SERV1**、**SERV2**，设置相应的中断向量表。

```
XOR AX, AX
MOV DS, AX ;设置数据段基址
MOV AX, OFFSET SERV1
MOV WORD PTR[00C8H], AX
MOV AX, SEG SERV1
MOV WORD PTR[00C8H], AX ;设置INT1中断向量
MOV AX, OFFSET SERV2
MOV WORD PTR[0104H], AX
MOV AX, SEG SERV2
MOV WORD PTR[0106H], AX ;设置INT2中断向量
```

47

三、8086对可屏蔽中断的响应过程

- 1) CPU从INTR引脚接收到一个高电平信号后，若IF=1，则CPU在执行完当前指令后，开始响应中断，即从INTA引脚送出两个负脉冲，外设接到第二个负脉冲后，便将中断类型码送到数据总线上。



48

2) CPU响应中断后, 完成以下几个步骤

- ①读取数据总线上的中断类型码, 并将其存入内部暂存器。
- ②将标志寄存器值推入堆栈。
- ③将IF和TF清零。
- ④保护断点, 将当前指令下一条指令的地址推入堆栈, 包括段地址CS和位移量IP。
- ⑤根据中断类型码在中断向量表中找到中断服务程序的入口地址并转入中断服务程序。

49

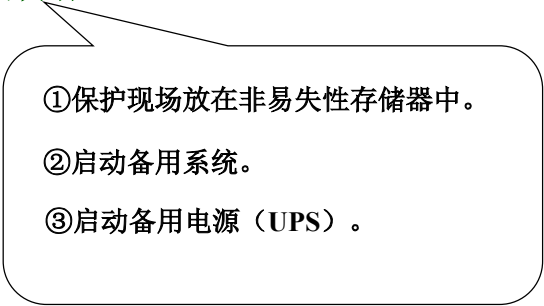
四、8086对软件中断响应的特点

- 1) CPU从指令中直接获得中断类型码, 从而转到相应的中断服务程序, 不需要执行中断响应总线周期。
- 2) 不受中断允许标志IF的影响, 但是单步中断受TF的影响。
- 3) 软件中断是预先设置的, 不具备随机性。
- 4) 软件中断过程与子程序调用类似。

50

五、8086对非屏蔽中断响应的特点

- 1) CPU接收到非屏蔽中断请求后, 直接在中断向量表中获得中断向量, 并执行中断服务程序。
- 2) 非屏蔽中断级别最高, 可中断CPU当前的任何操作。
- 3) 中断服务的内容

- 
- ①保护现场放在非易失性存储器中。
 - ②启动备用系统。
 - ③启动备用电源 (UPS) 。

51