

Systeme partie 1 - cours 4

Pastille 4

N. de Rugy-Altherre - Vincent Colotte

Pagination de niveau 2

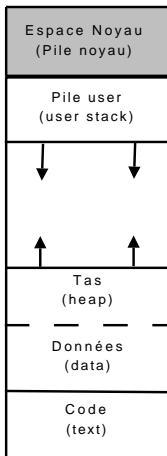
Un table des pages pouvant prendre beaucoup de place en mémoire (sur les systèmes d'adressage 32 bits), il devient intéressant de remarquer que tout l'espace d'adressage ne sera pas utilisé par le processus. Ainsi, pour gagner en place, la pagination peut être faite sur deux niveaux.

L'adresse virtuelle fait d'abord référence à une table de page contenant des *hyperpages*. Chaque hypertable est une table de pages. Puis l'adresse virtuelle sera constituée d'un numéro de page dans cette hyperpage.

Ainsi, pour des processus dont les données et le code sont situés dans la partie basse de la mémoire et la pile dans la partie haute, la mémoire intermédiaire ne sera chargée qu'en cas de nécessité.

Le principe de la TLB est le même que pour la pagination à un niveau avec la référence à une hyperpage en "plus".

Espace d'adressage
(virtuel) d'un
processus



Pagination de niveau 2

Constat :

- ❶ La table peut prendre de la place.
- ❷ L'espace d'adressage n'est généralement pas entièrement utilisé.

Pagination à 2 niveaux

- Appel à des hyperpages intermédiaires (*même principe que pour l'indirection avec les i-nodes*)
- Les hyperpages hautes et basses sont chargées

Pagination de niveau 2

