

Министерство образования и науки Российской Федерации  
Балтийский государственный технический университет «Военмех»

*М.Ф. ЖАРКОЙ*

ТЕХНОЛОГИЧЕСКИЕ ОСНОВЫ  
ПРОИЗВОДСТВА  
ПОЛУПРОВОДНИКОВЫХ  
ИНТЕГРАЛЬНЫХ СХЕМ

Учебное пособие

Санкт-Петербург  
2016

УДК 621.335.049.774(0758)  
Ж35

**Жаркой, М.Ф.**

**Ж35** Технологические основы производства полупроводниковых интегральных схем: учебное пособие / М.Ф. Жаркой; Балт. гос. техн. ун-т. – СПб., 2016. – 123 с.

ISBN 978-5-85546-944-8

Приведены базовые техпроцессы изготовления элементов полупроводниковых интегральных схем. Рассмотрен контроль качества кристаллов ИС.

Предназначено для студентов дневной формы обучения по специальностям 200100 «Приборостроение», 221700 «Стандартизация и метрология», 210400 и 210601 «Радиоэлектронные системы», а также для студентов вечернего факультета при курсовом и дипломном проектировании.

**УДК 621.335.049.774(0758)**

**Рецензенты:** канд. техн. наук, доц. СПбГЭТУ «ЛЭТИ»  
*А.С. Иванов;* канд. техн. наук, доц. БГТУ *В.В. Смирнов*

*Утверждено  
редакционно-издательским  
советом университета*

**ISBN 978-5-85546-944-8**

© БГТУ, 2016  
© М.Ф. Жаркой, 2016

## ПРЕДИСЛОВИЕ

Дисциплина «Конструирование и производство приборных устройств» (одним из разделов которой является «Технологические основы производства полупроводниковых интегральных схем») входит в конструкторско-технологический цикл, включающий в себя: конструкторские и электрорадиоматериалы, технологию конструктивных материалов, основы технологии приборостроения, АСТПП и САПР ТП, конструирование и производство типовых приборов и устройств, метрологическое обеспечение приборостроительного производства, обеспечение качества и сертификации изделий и производств.

Общая задача цикла – сформировать у студентов четкое представление о современном состоянии проектирования и производства изделий приборостроения, о требованиях к качеству и конкурентоспособности типовых приборов и устройств, в том числе интегральных микросхем (ИС), а также о методах достижения этих требований.

Информационно-измерительные и управляющие функции современных приборов и систем управления зависят от достижений в областях конструирования и технологии интегральных схем, электромеханических устройств и мехатронных изделий. Это и обуславливает необходимость и важность данного курса, его цели и задачи.

Основная цель курса – получить знания о конструктивных и технологических решениях, используемых при создании основной элементной базы современных типовых приборов и устройств – интегральных микросхем, о требованиях к их качеству и проблемах его обеспечения.

В учебном пособии [9] были рассмотрены конструктивно-технологические основы тонко- и толстопленочных ИС, вопросы их качества. Здесь же представлены технологические основы производства современных полупроводниковых ИС и рассмотрены контроль и управление качеством на соответствующих этапах производства.

## 1. ОСОБЕННОСТИ ТЕХНОЛОГИИ ПРОИЗВОДСТВА

Процесс производства полупроводниковых интегральных схем (ИС) представляет собой систему, оптимизация которой имеет первостепенное значение для ее эффективного функционирования.

По своему назначению и месту, занимаемому в общем процессе производства ИС, все операции объединяют в частные технологические процессы, которые могут быть разделены на три группы (рис. 1.1) [9].



Рис. 1.1. Классификация технологических процессов производства полупроводниковых ИС

Первая группа включает заготовительные процессы, цель которых – получение полупроводниковых слитков с определенными параметрами, резку слитков на пластины, обработку их поверхностей, изготовление деталей и узлов корпуса ИС.

Вторая группа процессов (обрабатывающая) объединяет все операции, необходимые для формирования интегральных структур ИС в пластинах и их контроля. К ним относятся процессы окисления, эпитаксии, диффузии, литографии, напыления, химической обработки, контроля на функционирование.

В третью группу процессов (сборочно-контрольную) входят разделение полупроводниковых пластин на отдельные кристаллы, монтаж кристаллов в корпусах, разварка выводов, герметизация, контроль, испытания, упаковка [11].

Практически все перечисленные технологические операции сопровождаются контрольными операциями, осуществляющими отбраковку дефектных пластин и кристаллов.

Наиболее полно главные черты интегральной технологии отражены во второй группе процессов.

### **1.1. Структуры кристаллов полупроводниковых ИС. Основные конструктивные элементы. Принципы интегральной технологии**

Кристалл ИС – часть полупроводниковой пластины, в объеме и на поверхности которой сформированы элементы полупроводниковой схемы, межэлементные соединения и контактные площадки.

Структура ИС – определенное расположение по глубине кристалла локальных областей, отличающихся толщиной, электропроводимостью и характером распределения примесей.

Топология ИС определяет геометрические размеры отдельных областей и элементов и их взаимное расположение, а также рисунок межэлементных соединений.

Схемы большинства электронных устройств основаны на активных (биполярных и МОП-транзисторах) и пассивных (резисторы, конденсаторы) элементах. В задачу изготовления полупроводниковых кристаллов входят формирование вышеуказанных элементов, создание соединений между ними и контактных площадок.

Особенностью изготовления полупроводниковых ИС является интегрально-групповой метод производства. Суть метода заключается в интеграции различных и однотипных элементов на едином техноло-

гическом носителе (полупроводниковой пластине) и в интеграции технологических процессов при групповых методах их проведения.

Основные принципы метода производства [5]:

1) технологическая совместимость элементов ИС: диодов, резисторов, конденсаторов с наиболее сложным элементом – транзистором. Технологический процесс изготовления ИС строится с учетом получения структуры транзистора;

2) групповая обработка полупроводниковых пластин-заготовок, которая должна охватывать как можно большее число операций. За счет этого увеличивается воспроизводимость характеристик ИС и значительно уменьшается трудоемкость изготовления отдельной ИС;

3) универсальность процесса обработки полупроводниковых пластин; к различным по функции ИС применяются идентичные, по сути, процессы с близкими технологическими режимами;

4) унификация полупроводниковых пластин заготовок, содержащих максимальное число признаков микросхем. Процесс производства ИС состоит из заготовительного этапа, на котором получают универсальную пластину-заготовку, и этапа избирательной обработки. Экономически целесообразно первый этап расширять, соответственно сужая второй;

5) высокая чистота всех процессов, используемых при производстве (применение сверхчистых материалов, операций очистки, повышенная чистота процесса сборки).

## **1.2. Базовые техпроцессы изготовления полупроводниковых ИС**

### ***1.2.1. Получение полупроводниковых материалов для подложек ИС. Оценка качества***

Пригодность полупроводникового материала для использования в ИС определяется в основном параметрами, зависящими от его физических и электрических свойств: ширины запрещенной зоны, типа электропроводимости, удельного сопротивления, времени жизни носителей зарядов и др.

Основной полупроводниковый материал ИС – кремний. Достаточно большая ширина запрещенной зоны кремния обуславливает малые обратные токи  $p$ - и  $n$ -переходов, что позволяет создавать ИС, работающие при повышенных температурах и при малых токах утечки транзисторов. Кроме того, важное конструктивно-технологическое

преимущество кремния связано с положительными свойствами слоев диоксида кремния, получаемых на его поверхности при окислении. Содержание кремния в земной коре составляет по массе 27,7%, что обеспечивает неограниченную возможность расширения его производства.

В ограниченных масштабах из-за стоимости и сложной технологии применяется также арсенид галлия, отличающийся большей подвижностью электронов. На его основе создаются ИС с повышенным быстродействием или более высокими рабочими частотами (диапазон СВЧ).

Для некоторых ИС интегральные структуры выращивают на диэлектрической подложке из сапфира (структура типа «кремний на сапфире»). Подобная структура обеспечивает повышенную радиационную стойкость ИС.

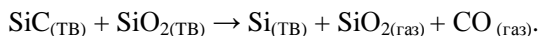
Существуют поли- и монокристаллы кремния. Поликристалл состоит из множества монокристаллических зерен с разной ориентацией, тесно примыкающих друг к другу. В поликристалле отсутствует регулярность структуры (анизотропия свойств). Монокристалл кремния представляет собой сплошную упорядоченную структуру с анизотропными свойствами (анизотропные свойства – это зависимость электрических, механических и химических свойств от направления кристаллической решетки).

Технология изготовления монокристаллов полупроводникового кремния состоит из следующих этапов (рис. 1.2):

- получения технического кремния;
- превращения кремния в легколетучее соединение, которое после очистки может быть легко восстановлено;
- очистки и восстановления соединения, получения кремния в виде поликристаллических стержней;
- конечной очистки кремния методом кристаллизации;
- выращивания легированных монокристаллов кремния.

Первый этап получения Si – изготовление сырья, называемого техническим (металлургическим) кремнием. Этот технологический этап реализуется с помощью дуговой печи с погруженным в нее электродом (рис. 1.3). Печь загружается кварцитом  $\text{SiO}_2$  и углеродом в виде угля, щепок и кокса. Температура реакции  $T = 1800^\circ\text{C}$ , энергоёмкость  $W = 13 \text{ кВт/ч}$ .

В печи происходит ряд промежуточных реакций. Результирующая реакция может быть представлена в виде



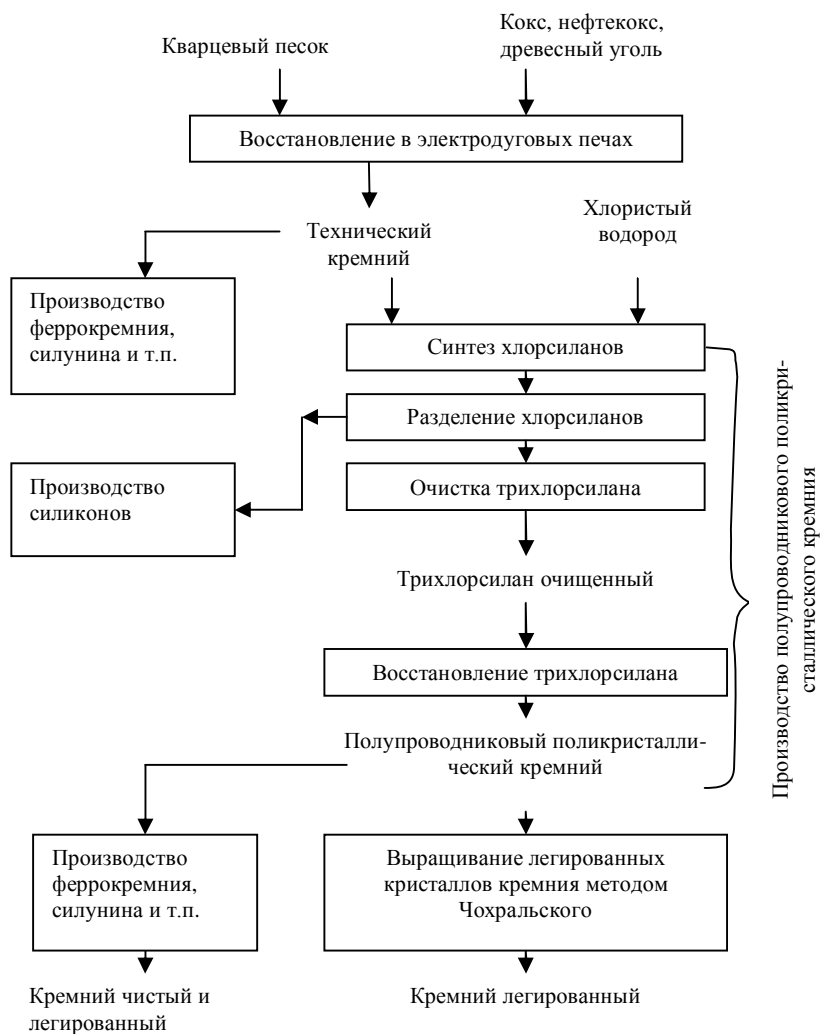


Рис. 1.2. Технология получения монокристаллов полупроводникового кремния

Технический кремний содержит 98...99% Si, 1...2% Fe, Au, B, P, Ca, Cr, Si, Mg, Mn, Ni, Ti, V, Zn и др.

Современная технология производства поликристаллического кремния основана на процессе водородного восстановления трихлорсилана, восстановления тетрахлорида кремния цинком и пиролиза моносилана



силана. Большую часть кремния (около 80%) получают путем водородного восстановления трихлорсилана (ТХС). Достоинства этого процесса – легкость и экономичность ТХС, эффективность очистки ТХС, высокое извлечение и большая скорость осаждения кремния (извлечение кремния при использовании тетрахлорида кремния составляет 15%, а ТХС – не менее 30%), меньшая себестоимость продукции.

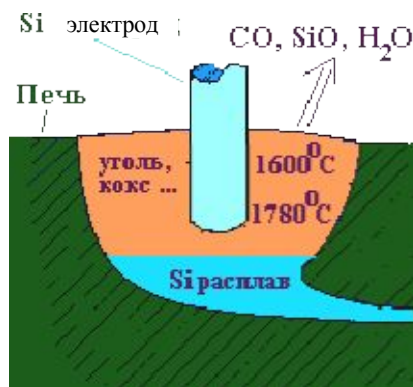


Рис. 1.3. Получение технического кремния

Трихлорсилан обычно добывают путем гидрохлорирования кремния: взаимодействием технического кремния с хлористым водородом или со смесью газов, содержащих хлористый водород, при температуре 260...400 °С. ТХС содержит большое количество примесей, очистка от которых представляет сложную задачу. Наиболее эффективным методом очистки является ректификация, однако осуществить полную и глубокую очистку от примесей, имеющих различную физико-химическую природу, применяя только ректификацию, сложно. В связи с этим для увеличения глубины очистки по ряду примесей применяют дополнительные меры.

Технически и экономически конкурентоспособным по сравнению с рассмотренным является метод получения поликристаллического кремния путем разложения силана  $\text{SiH}_4$  высокой чистоты (рис. 1.4). Путем сплавления технического кремния и магния в водороде при 550 °С получают силицид магния  $\text{Mg}_2\text{Si}$ , который затем разлагают хлоридом аммония по реакции  $\text{Mg}_2\text{Si} + 4\text{NH}_4\text{Cl} \rightarrow \text{SiH}_4 + 2\text{MgCl}_2 + 4\text{NH}_3$  в среде жидкого аммиака при температуре 30 °С. Отделяемый моносилан далее поступает на ректификационную очистку, в результате которой содержание примесей снижается до уровня менее  $10^{-8} \dots 10^{-7}\%$ .

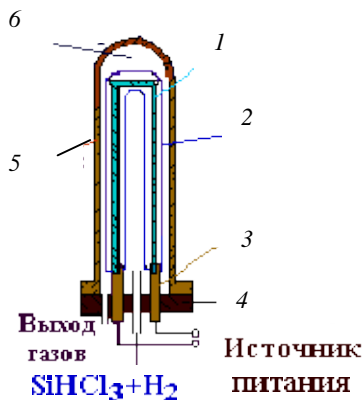
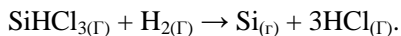


Рис. 1.4. Схема получения поликристаллического кремния путем разложения силана  $\text{SiH}_4$  высокой чистоты: 1 – кремниевый стержень; 2 – поликремниевый стержень; 3 – графитовый пьедестал; 4 – изоляция; 5 – колпак; 6 – реактор

Чистый поликристаллический кремний получают двумя основными способами: водородным восстановлением из галогенных соединений типа хлорсиланов ( $\text{SiCl}_4$ ) и термическим разложением гидридов.

Очищенный трихлорсилан (ТХС) восстанавливают и в результате получают поликристаллический кремний в атмосфере водорода на поверхности разогретых кремниевых стержней – основах диаметром 4...8 мм (иногда до 30 мм), изготовленных методом выращивания с пьедестала:



В некоторых технологиях вместо цилиндрических стержней используются пластинчатые (толщиной 1...5 мм и шириной 30...100 мм) с большей площадью осаждения. Поверхность стержней-основ подвергают ультразвуковой очистке, травлению в смеси кислот (например,  $\text{HF}$ ,  $\text{HNO}_3$ ), отмывке и сушке. К стержням-основам для получения высококачественного поликристаллического кремния предъявляют высокие требования по чистоте: они должны иметь удельное сопротивление по донорам  $>700 \text{ Ом} \cdot \text{см}$  и по бору  $>5000 \text{ Ом} \cdot \text{см}$ .

Получение поликристаллических стержней кремния путем термического разложения моносилана  $\text{SiH}_4$  производится по аналогичной методике при температурах  $1000^\circ\text{C}$ . Образующийся при разложении водород  $\text{SiH}_{4(\Gamma)} \rightarrow \text{Si}_{(\Gamma)} + 2\text{H}_{2(\Gamma)}$  обладает высокой степенью чистоты и используется в сопутствующем производстве. В результате по-

ликремний обладает более высокой степенью чистоты, чем кремний, получаемый восстановлением ТХС.

Поликристаллический кремний выпускается в виде стержней, диаметр которых зависит от назначения. Поликристаллические стержни перед применением в процессах выращивания монокристаллов кремния методом Чохральского разламывают на удобные для загрузки в тигель куски или разрезают на мерные заготовки. Для процесса бестигельной зонной плавки поликристаллические стержни обрабатывают под нужный диаметр шлифовкой. Удаление поверхностных слоев, обогащенных примесями и газами, кроме того, предотвращает разбрызгивание кремния из расплавленной зоны.

В методе Чохральского используется аппарат (рис. 1.5), состоящий из следующих блоков [3]:

- печи, включающей тигель 8, контейнер для поддержки тигля 14, нагреватель 15, источник питания 12, камеру высокотемпературной зоны 6 и изоляцию 3, 16;
- механизма вытягивания кристалла, включающего в себя стержень с затравкой 5, механизм вращения затравки 1 и устройство ее зажима, устройство вращения и подъема тигля 11;
- устройства для управления составом атмосферы (4 – газовый вход, 9 – выход, 10 – вакуумный насос);
- блока управления, состоящего из микропроцессора, датчиков температуры и диаметра растущего слитка 13, 18 и устройств ввода;
- дополнительных устройств: смотрового окна 17, кожуха 2.

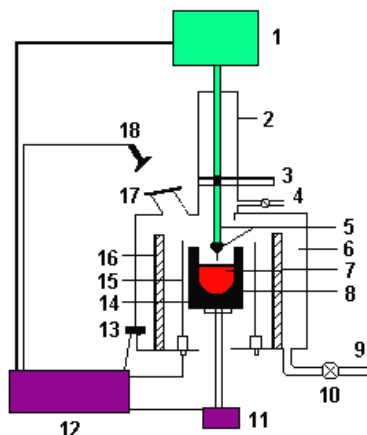


Рис. 1.5. Метод Чохральского для выращивания кристаллов

При выращивании кристаллов в тигель помещается поли-Si, и печь нагревается выше температуры плавления кремния. В этот расплав 7 опускается затравочный монокристалл кремния высокого качества и соответствующей кристаллографической ориентации (например, 100). При этом и затравочный кристалл, и тигель вращаются, но в противоположных направлениях. В начале процесса роста часть затравочного кристалла расплавляется, затем происходит постепенное вытягивание стержня с затравкой из расплава. При быстром охлаждении на границе раздела «твердое состояние – расплав» формируется монокристалл кремния. Обычная скорость вытягивания кристалла составляет несколько миллиметров в минуту.

После того как процесс выращивания закончен, от монокристалла отделяют затравочную и хвостовую части. Затем обрабатывают его боковую поверхность для получения требуемого диаметра. Далее шлифуют один или несколько базовых срезов вдоль всей длины кристалла. Эти срезы помогают определить ориентацию кристаллов и тип примеси (рис. 1.6).

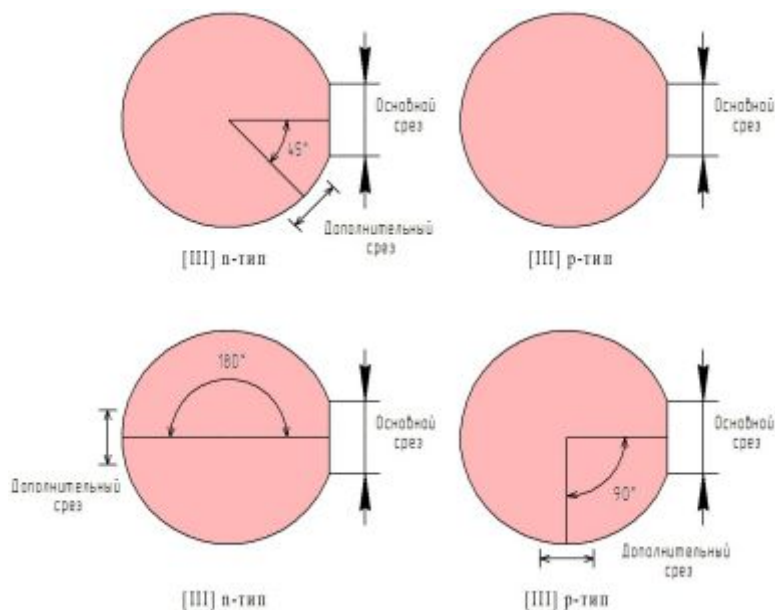


Рис. 1.6. Ориентация кристалла и тип примеси

Основная часть монокристаллов кремния, получаемых методом Чохральского, используется для производства интегральных микросхем; незначительная часть (около 2%) идет на изготовление солнечных элементов. Метод эффективен для изготовления приборов, не требующих высоких значений удельного сопротивления (до 25 Ом · см) из-за загрязнения кремния кислородом и другими примесями из материала тигля.

Важным достоинством метода Чохральского является то, что, в отличие от метода зонной плавки (обеспечивающего более высокую степень очистки), он позволяет выращивать совершенные кристаллы кремния диаметром более 300 мм. Это особенно важно при производстве ИС для микропроцессоров, так как при увеличении диаметра подложек возрастают:

- выход микросхем при той же стоимости их производства и, как следствие, появляется возможность сократить число дорогостоящих фабрик и штат работающего на них персонала;
- процент выхода годных изделий, так как большее число ИС изготавливается на одной и той же пластине по одинаковой технологии.

Метод бестигельной зонной плавки (БЗП) применяется в основном для получения монокристаллов кремния с малым содержанием кислорода. Из-за отсутствия тигля при выращивании кристалла одновременно происходит и его очистка, так как примеси оттесняются в конец кристалла, благодаря чему кристаллы становятся значительно чище. Для повышения степени очистки используют неоднократное перемещение зоны. Монокристаллы кремния, получаемые методом БЗП, составляют около 10% общего объема производимого монокристаллического кремния и идут в основном на изготовление дискретных приборов, особенно тириستоров большой мощности.

Скорость выращивания кристалла методом БЗП вдвое больше, чем по методу Чохральского, и в отличие от него затравка подводится снизу. Растущий кристалл «висит» на исходном поликристалле, откуда он вытягивается вниз от зоны расплава (рис. 1.7). Для обеспечения начального роста бездислокационного участка монокристалла сначала проводится вытягивание «тонкой шейки» диаметром 2...3 мм и длиной 10...20 мм, после чего кристалл дорастивают до требуемого диаметра.

При бестигельной зонной плавке легирование выращиваемого кристалла, как правило, проводят из газовой фазы путем введения в газ-носитель (аргон) газообразных соединений легирующих примесей. При этом удельное сопротивление кристаллов может изменяться в

широких пределах, достигая 200 Ом·см. При выращивании в вакууме получают монокристаллы с очень высоким сопротивлением до 3...104 Ом·см. Во избежание загрязнений не применяют резку или обдирку стержня поликристаллического кремния. Остаточные доноры, кислород, углерод и тяжелые металлы удаляют из кремниевого стержня пятикратной зонной очисткой в вакууме. К недостаткам метода БЗП относится значительная радиальная неоднородность распределения удельного сопротивления (20...30%) получаемых кристаллов, которую можно уменьшить методом трансмутационного легирования.

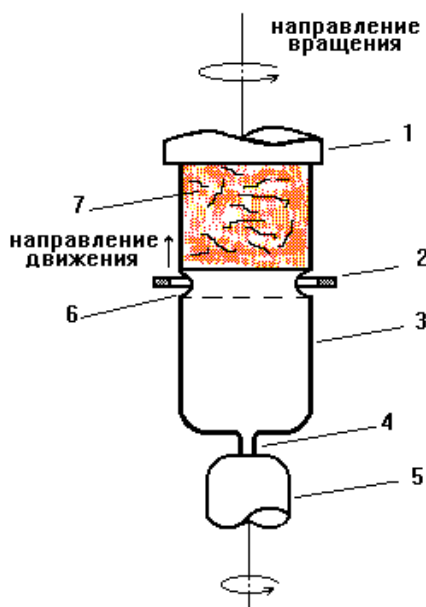


Рис. 1.7. Метод бестигельной зонной плавки: 1 – держатель; 2 – обмотка нагревателя; 3 – монокристаллический кремний; 4 – затравочный монокристалл; 5 – держатель; 6 – расплавленная зона; 7 – стержень из поликристаллического кремния

В настоящее время ИС изготавливают на кремневых подложках диаметром 100, 150, 200 и 300 мм. В перспективе также ожидается переход на диаметр подложек 450 мм. Выбор диаметра подложек, в первую очередь, зависит от сложности технологического процесса и имеющегося парка технологического оборудования.

Основные способы определения качества монокристаллического кремния после выращивания:

- визуальный осмотр. Отбраковывают части слитка, имеющие неправильную форму, меньший диаметр, плоскости двойникования;
- селективное травление в хвостовой части кристаллического слитка для выявления дислокаций. Используют травитель Сиртла, состоящий из HF и хромовой кислоты, смешанной в пропорции 1:1;
- ультразвуковой метод для выявления микротрещин;
- четырехзондовый метод для определения удельного сопротивления кремния (концентрации примесей). При этом контролируются постоянство прижима электродов-зондов и температура монокристалла.

Основные марки монокристаллического кремния: КМД-2 (3, 4, 5, 6), где К – кремний, М – моносилановый, Д – дырочного типа, 2 – группа по удельному сопротивлению.

Также выпускается монокристаллический электронный кремний, легированный мышьяком с удельным сопротивлением 0,003 Ом·см (КЭМ-0,003).

Для получения из монокристаллического кремниевого слитка пластин заданной ориентации и толщины в несколько десятых миллиметра производят следующие технологические операции [3]:

1. Механическую обработку слитка:

- отделение затравочной и хвостовой части слитка;
- обдирку боковой поверхности до нужной толщины;
- шлифовку одного или нескольких базовых срезов (для облегчения дальнейшей ориентации в технологических установках и для определения кристаллографической ориентации (рис. 1.8));
- резку алмазными дисками слитка на пластины: (100) – точно по плоскости; (111) – с разориентацией на несколько градусов;
- шлифовку повреждения на кремнии высотой более 10 мкм на абразивном материале.

2. Травление. В смеси плавиковой, азотной и уксусной кислот, приготовленной в пропорции 1:4:3, или раствора щелочей натрия производится травление поверхности пластин, после чего их обезжиривают.

3. Полирование – получение зеркально-гладкой поверхности пластин. Используют смесь полирующей суспензии (коллоидный раствор частиц SiO<sub>2</sub> размером 10 нм) с водой. Затем выполняют химическую полировку.

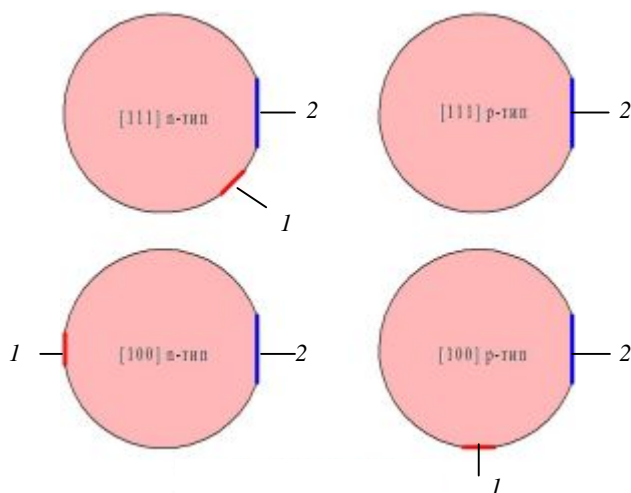


Рис. 1.8. Пластины Si с различной ориентацией: 1 – дополнительный срез;  
2 – основной срез

В окончательном виде монокристаллический кремний представляет из себя пластину диаметром 10...30 см, толщиной 0,5...0,7 мм с одной зеркальной поверхностью. Вид пластин с различной ориентацией поверхности и типом проводимости приведен на рис. 1.8.

Готовые пластины характеризуются четырьмя параметрами: ориентацией поверхности, толщиной, конусностью (изменением толщины пластины от одного конца до другого) и наклоном (кривизной пластины, измеряемой от центра к краям). Типовые характеристики монокристаллических кремниевых пластин приведены в табл. 1.1.

Т а б л и ц а 1.1

### Характеристики кремниевых пластин

Параметр	Диаметр, мм		
	150	200	300
Толщина, мм	0,65 00000,55	0,75	0,80
Длина основного среза, мм	55	–	–
Допуск на диаметр, мм	±0,5	±0,5	±0,1
Прогиб, мкм	≤60	≤65	≤100
Отклонение толщины, мкм	±15	±15	±10
Ориентация поверхности	100 или 111	100 или 111	100 или 111



Качество пластин контролируют по следующим параметрам: толщина пластины и ее непараллельность, прогиб, неплоскостность, профиль фаски, длина базового среза, шероховатость поверхности, удельное сопротивление, макро- и микронеоднородности, качество обработки поверхности, дефекты кристаллической решетки [3,5].

Толщина пластины – это параметр, наиболее часто контролируемый в процессе изготовления пластин. Помимо обязательного выходного контроля в технологическом процессе предусматривается многократный межоперационный контроль перед проведением групповых операций шлифования и полирования, требующих сортировки пластин по толщине. В производстве используется измеритель толщины с емкостным датчиком, выполненным в виде цилиндрического щупа [3]. Рабочий диапазон применяемых в настоящее время измерителей толщины составляет 1...1000 мкм, случайная составляющая погрешности измерения не превышает  $\pm 2,5$  мкм с доверительной вероятностью 0,95.

Непараллельность и изогнутость пластины контролируют с помощью тех же приборов, что и толщину. Пластина перемещается относительно емкостного датчика по определенной траектории. В случае измерения изогнутости опорную точку выбирают в центре пластины, а при измерении непараллельности – в периферийной области.

Поверхность изогнутой пластины, как правило, не имеет осевой симметрии, и профиль ее содержит несколько вершин вогнутостей и выпуклостей. Чтобы информация об изогнутости поверхности пластины со сложным профилем была объективной, необходимо использовать метод широкопольной интерференции. Получаемое с его помощью панорамное изображение полос равной высоты дает наиболее объективную информацию о реальном профиле поверхности пластины. Однако практическое применение этого метода для контроля изогнутости пластины сопряжено с трудностями вычисления результата измерения. Преодолеть эти трудности можно путем вывода интерференционного панорамного изображения на телевизионный экран и подсчета числа полос с помощью электронного луча [3].

Для этого необходимо предварительно устранить изогнутость пластины на столе, снабженном вакуумным прижимом. С помощью регулировочных винтов стола добиваются минимального числа интерференционных полос на экране. На интерференционной картине отмечают экстремальные точки, которые проявляются как центры участков, окруженных замкнутыми интерференционными полосами в виде колец искаженной формы. Далее точки классифицируют на вер-

шины и впадины. Те точки, от которых интерференционные кольца разбегаются в стороны, являются вершинами, а те, в которых сбегаются – впадинами. Выбирают две соседние вершины и впадину, разделенные наибольшим числом полос интерференции. Это число полос определяет величину неплоскостности и характеризует качество пластин. Производственный контроль качества пластин по неплоскостности проводится по малой выборке из товарной партии пластин. Погрешность измерения в значительной мере зависит от неплоскостности нерабочей стороны, которой она прижимается к столу, так как эта неплоскостность приводит к искривлению пластины при ее вакуумном прижатии и, следовательно, к получению искаженного значения истинной величины неплоскостности рабочей стороны пластины.

Закругление края пластины (фаска) является одним из важных факторов, определяющих качество технологических операций изготовления полупроводниковых ИС. Фаски с кромок полупроводниковых пластин снимают для достижения нескольких целей. Во-первых, для удаления сколов на острых кромках пластин, возникающих при резке и шлифовании. Во-вторых, для предотвращения возможного образования сколов в процессе проведения операций, непосредственно связанных с формированием структур ИС. Сколы, как известно, могут служить источниками структурных дефектов в пластинах при проведении высокотемпературных обработок, и могут являться причиной разрушения пластин. В-третьих, для избежания образования на кромках пластин утолщения слоев технологических жидкостей (фоторезистов, лаков), которые после затвердевания нарушают плоскостность поверхности.

Профиль фаски характеризуется шириной и высотой (расстоянием от начала искривления до точки профиля с заданным вертикальным смещением относительно поверхности пластины). Фаски формируют механическим способом (шлифованием и полированием), химическим или плазмохимическим травлением. Плазмохимическое травление фасок основано на том, что острые кромки в плазме распыляются с большей скоростью, чем другие области пластин, ввиду того, что напряженность электрического поля на острых кромках существенно выше. Этим способом можно получить фаску с радиусом закругления не более 50...100 мкм. Химическое травление обеспечивает больший радиус фасок, однако и химическое, и плазмохимическое травление не позволяют изготавливать фаски различного профиля. Кроме того, травление – плохо управляемый и контролируемый процесс, что ограничивает его широкое промышленное применение.

В производстве чаще всего используют способ формирования фасок профильным алмазным кругом. Схема обработки пластины алмазным кругом показана на рис. 1.9. В процессе обработки пластина, закрепленная на вакуумном столике станка, вращается вокруг своей оси.

Этим способом могут быть изготовлены фаски разнообразной формы (рис. 1.10). На практике чаще всего формируют фаски, форма которых показана на рис. 1.10, *а*.

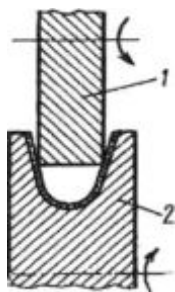


Рис. 1.9. Схема формирования фаски профильным алмазным кругом:  
1 — полупроводниковая пластина;  
2 — алмазный круг

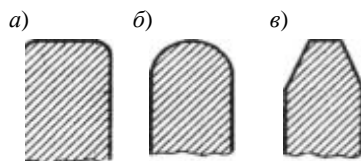


Рис. 1.10. Варианты исполнения фаски:  
*а* — с закругленными краями; *б* — закругленной периферией, *в* — со скошенными краями

Для контроля профиля фаски используется метод движущегося щупа с регистрацией вертикальных перемещений на ленте самопишущего прибора [3]. Механические перемещения щупа преобразуются в электрический сигнал, и полученную профилограмму сопоставляют с шаблоном, на котором обозначен коридор, ограниченный предельно допустимыми величинами ширины и высоты фаски. Если измеренный профиль вписывается в коридор шаблона, пластина считается годной по этим параметрам.

Контроль шероховатости поверхности пластины проводят с помощью профилографа-профилометра с вертикальным увеличением 200000\* и алмазным щупом с радиусом закругления иглы 0,002 мм. Для производства микросхем шероховатость поверхности полупроводниковых пластин должна соответствовать 14-му классу чистоты [3].

Удельное сопротивление и неоднородность его распределения контролируются четырехзондовым методом. Измерения проводят в

пяти точках, одна из которых помещена в центре пластины, а остальные на взаимно-перпендикулярных диаметральных линиях на расстояниях от центра, равных половине радиуса.

Спиральная микронеоднородность по удельному сопротивлению наиболее характерна для монокристаллов, полученных методом Чохральского и БЗП. Она возникает в слитке при его выращивании в условиях несимметричного теплового поля. Поскольку устранение спирального эффекта технически трудно, спиральная неоднородность встречается довольно часто и служит одной из главных причин, снижающих качество ИС. Вследствие того, что спиральная неоднородность – наиболее опасный источник структурного несовершенства, контролю этого параметра уделяют особое внимание. Если процессы фазовых превращений проявляются в ходе остывания монокристаллического слитка после его выращивания, то спиральная неоднородность обнаруживается на пластинах после их селективного травления в стандартных травителях в виде спиральных витков (свирлов), образованных фигурами травления. Поскольку практически сложно устранить спиральную неоднородность, в технических требованиях на пластины указывают не на отсутствие этой неоднородности, а на отсутствие определенного вида сопутствующих дефектов структуры [3].

В технических требованиях к пластинам полупроводниковых материалов приведены допустимые нормы на содержание таких структурных несовершенств, как дислокации, выделения второй фазы, кластеры точечных дефектов, дефекты упаковки и др.

Кристаллы кремния, получаемые методами Чохральского и БЗП для твердотельной электроники, в подавляющем большинстве бездислокационные. Основными видами структурных дефектов в них являются микродефекты (МД) размером от долей нанометров до нескольких микрометров. Различают в основном три вида МД: дислокационные петли, стабилизированные примесью, и их скопления (А-дефекты); сферические, удлинённые или плоские примесные преципитаты и частицы плотной кремниевой фазы (В-дефекты) и скопления вакансий (Д-дефекты). Предполагается, что МД могут образовываться непосредственно в процессе кристаллизации, при обработке кристалла (термической, радиационной, механической и др.), а также в процессе работы полупроводниковой ИС [4]. Обнаруживаются данные дефекты с помощью стандартных методов селективного химического травления и идентифицируются по характерным для каждого вида дефектов фигурам травления. Плотность дефектов подсчитывают

под микроскопом в соответствии с планом контроля, зависящим от плотности и распределения дефектов по площади пластины [3].

### 1.2.2. Методы получения слоев $\text{SiO}_2$ и $\text{Si}_3\text{N}_4$

В настоящее время процессы активного и пассивного окисления полупроводников широко используются в технологии производства современных ИС при проведении операций химического или газового травления, эпитаксии, термического окисления и диффузии. При этом основное внимание технологов и разработчиков сосредоточено на процессах пассивного окисления, что объясняется первостепенной ролью пленок термически выращенного двуоксида кремния в планарной технологии.

Под окислением полупроводников понимают процесс их взаимодействия с окисляющими агентами: кислородом, водой, озоном и т.д. Методы получения слоев  $\text{SiO}_2$  приведены на рис. 1.11. Получаемая при окислении пленка  $\text{SiO}_2$  выполняет следующие функции:

- защиты поверхностей  $p$ - $n$ -переходов, выходящих на поверхность кристалла;
- маски, через окна которой вводятся необходимые примеси при легировании;
- тонкого диэлектрика под затвором МОП-транзистора;
- межслойной изоляции разводки.

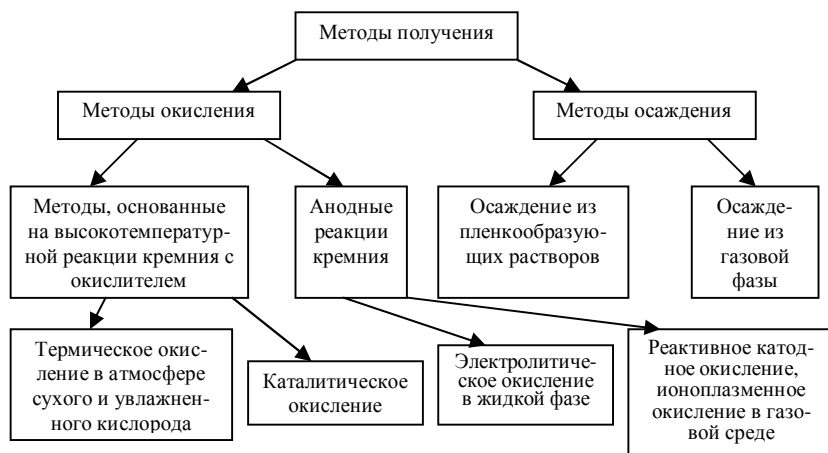


Рис. 1.11. Методы получения слоев  $\text{SiO}_2$

Отметим, что в микроэлектронике наиболее часто используются оксиды кремния толщиной в несколько десятых долей микрона, а верхний предел по толщине для обычного термического окисления составляет 1...2 мкм. Для изготовления СБИС служат как более тонкие, так и более толстые пленки  $\text{SiO}_2$ .

Одним из приборов, в которых применяют сверхтонкие слои двуоксида кремния толщиной 2...5 нм, являются энергонезависимые элементы памяти из многослойной структуры металла – нитрида кремния – двуоксида кремния – кремния (МНОП-транзистор).  $\text{SiO}_2$  в данной системе позволяет произвести контролируемую инжекцию заряда в нитрид кремния при подаче высокого потенциала на затвор транзистора (цикл записи или стирания информации) и препятствует растеканию этого заряда в отсутствие потенциала на затворе (хранение информации).

По мере повышения степени интеграции МОП-ИС все более необходимы пленки подзатворного диэлектрика с хорошо контролируемыми параметрами толщиной 20...50 нм. В ряде случаев нужно иметь качественные пленки  $\text{SiO}_2$  толщиной 5...100 нм под маскирующими слоями нитрида кремния для предотвращения появления дефектов в кремниевой подложке, обусловленных наличием механических напряжений.

Механизм окисления может иметь два варианта. Первый проходит следующие стадии: диффузия атомов кремния через пленку оксида к поверхности; адсорбция молекул кислорода поверхностью; химическая реакция кремния и кислорода; нарастание пленки  $\text{SiO}_2$  на поверхности кремния. Во втором варианте: адсорбция кислорода поверхностью  $\text{SiO}_2$ ; диффузия кислорода через  $\text{SiO}_2$  к неокисленному кремнию; окисление кремния. Оба вышеуказанных механизма сочетаются, но главную роль играет второй.

Широко используется двухстадийный процесс окисления, в котором на первом этапе формирование пленок происходит при средних температурах (1000 °C) с использованием сухого кислорода и добавлением соляной кислоты в окислительную среду. Второй этап заключается в термообработке в атмосфере при температуре 1150 °C для проведения пассивирования и доведения толщины оксида до необходимого уровня. Кислород содержится в окислительной среде, с которой контактирует поверхность кремниевой подложки, нагретой в печи до температуры  $T = 900 - 1200$  °C. Окислительной средой может быть сухой или влажный кислород. Сухое окисление протекает в десятки раз медленнее влажного. Схема установки приведена на

рис. 1.12 (в современных установках пластины в подложкодержателе располагаются вертикально).

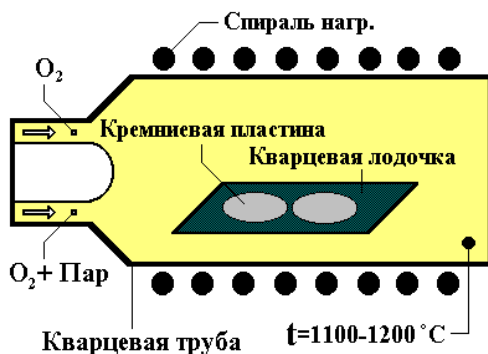


Рис. 1.12. Схема установки для получения  $\text{SiO}_2$

Требования к подобному оборудованию:

- контролируемая с точностью до  $1^\circ$  температура подложкодержателя;
- обеспечение плавного повышения и понижения температуры в реакторе (двухстадийный нагрев);
- отсутствие посторонних частиц в реакторе (подложкодержатель сначала вводится в трубу реактора, а затем опускается на дно);
- отсутствие посторонних примесей, в частности, ионов натрия на внутренней поверхности реактора (с целью их удаления проводится предварительная продувка трубы реактора хлором);
- обеспечение введения кремниевых пластин в реактор сразу после их химической очистки.

Время окисления в стандартных технологических процессах составляет 4...5 ч.

Достижением в совершенствовании технологии окисления кремния явилось добавление в окислительную среду хлорсодержащих компонентов. Это привело к улучшению стабильности порогового напряжения МОП-транзисторов, увеличению напряжения пробоя диэлектриков и повышению скорости окисления кремния. Главная роль хлора в пленках двуоксида кремния (обычно с концентрацией хлора  $10^{16} \dots 10^{20} \text{ см}^{-3}$ ) заключается в превращении случайно проникших в  $\text{SiO}_2$  примесных ионов натрия или калия в электрически неактивные.

Для получения высокооднородных пленок  $\text{SiO}_2$  с воспроизводимыми свойствами используют также реакторы пониженного давления (РПД). Окисление в РПД позволяет синтезировать тонкие слои  $\text{SiO}_2$  с точностью до  $\sim 10^{-10}$  м. Температура окисления  $T = 900 - 1000$  °C, давление  $p = 30 - 300$  Па.

Еще один способ для производства тонких пленок  $\text{SiO}_2$  – их получение во влажной атмосфере, но при пониженной температуре ( $T = 750$  °C) и атмосферном давлении ( $p = 1$  МПа).

Толстые оксидные пленки образуются, как правило, во влажной атмосфере при повышенном давлении. По своим свойствам они более пористые, имеют меньшие значения напряженности пробоя. Такие пленки используются в биполярной технологии для создания окисной изоляции и в МОП-технологии для выращивания толстых изолирующих слоев. Верхний предел по толщине для термического окисления составляет 1...2 мкм. Пленку такой толщины получают при давлении  $2 \cdot 10^6$  Па при окислении в парах воды и температуре 900 °C в течение 1...2 ч [5].

Рассмотрим общие свойства термических пленок  $\text{SiO}_2$ . Основные контролируемые параметры пленок: коэффициент преломления, химический состав, пористость, плотность, скорость травления, напряженность поля пробоя.

#### Характеристик термических пленок $\text{SiO}_2$

Плотность, г/см <sup>3</sup> .....	2,2
Показатель преломления.....	1,46
Диэлектрическая постоянная.....	3,82
Ширина запрещенной зоны, эВ.....	8,9
Удельное сопротивление постоянному току при $T = 25$ °C, Ом·см.....	$10^{14} - 10^{16}$
Скорость травления в буферном растворе HF, нм/мин.....	100
Линия ИК-поглощения, мкм.....	9,3
Коэффициент теплового расширения, с <sup>-1</sup> .....	$5 \cdot 10^{-7}$
Механические напряжения в оксиде, Па.....	$3 \cdot 10^9$

Общие недостатки метода термического окисления – трудноуправляемые физические явления, такие как:

- возникновение зарядов в слое оксида;
- невысокая стойкость к проникновению водяных паров и ионов щелочных металлов;
- малая теплопроводность.

Кроме того, в зависимости от качества поверхности пластины и режима выращивания в пленке  $\text{SiO}_2$  возникают микро- и макропоры.



Дальнейшим совершенствованием метода является освоение новых материалов, заменяющих  $\text{SiO}_2$ . Один из перспективных материалов –  $\text{Si}_3\text{N}_4$ , обладающий следующими преимуществами:

- лучшими маскирующими и защитными свойствами в меньших толщинах из-за более высокой плотности и термостойкости;
- высокой скоростью нанесения (до 10 нм/мин);
- электрической прочностью выше, чем у  $\text{SiO}_2$  (107 В/см).

Для получения подобных слоев используют осаждение продуктов при протекании реакции взаимодействия силана кремния ( $\text{Si}_3\text{N}_4$ ) с аммиаком или гидразином ( $\text{N}_2\text{H}_4$ ); нанесение реактивным катодным распылением; высокочастотным реактивным распылением в плазме азота; плазмохимическим осаждением Si в присутствии азота.

Итак, основным процессом пассивации поверхности кремниевых пластин служит термическое окисление. Однако по мере перехода к изготовлению сверхбольших и сверхбыстродействующих интегральных схем (СБИС) возникает необходимость в снижении температуры окислительных обработок, при которых отсутствует неконтролируемая термодиффузия примесей и другие побочные эффекты, стимулируемые высокой температурой. В связи с этим начинают привлекать процессы плазменного анодирования и окисления кремния. В работах японских, американских, французских и других исследователей получены пленки плазменного диоксида кремния, по своим параметрам не уступающие лучшим термическим образцам, а по электрической прочности и превосходящие их.

Процессы плазменного окисления металлов и полупроводников заключаются в формировании на их поверхности оксидных слоев при помещении подложек-образцов в кислородную плазму. Образцы могут быть изолированными (плазменное оксидирование) или находиться под положительным относительно плазмы потенциалом (плазменное анодирование).

В установке для плазменного анодирования (рис. 1.13) кислородная плазма возбуждается в объеме 1 генератора плазмы. Существует несколько видов плазмы, отличающихся способом возбуждения:

- тлеющий разряд на постоянном токе;
- дуговой разряд низкого давления;
- ВЧ-разряд (радиочастотный разряд);
- СВЧ-разряд (микроволновый разряд).

Плазменные оксиды кремния независимо от способа получения представляют собой стехиометрический диоксид кремния  $\text{SiO}_2$ . Их структура является аморфной, а свойства приближаются к параметрам пленок  $\text{SiO}_2$ , полученных методом термического окисления кремния. Плазменные оксиды, будучи сформированными при существенно более низких температурах, не обладают дефектами упаковки, не создают механических напряжений на границах раздела «оксид – подложка» и в ряде случаев имеют более совершенную структуру границы.

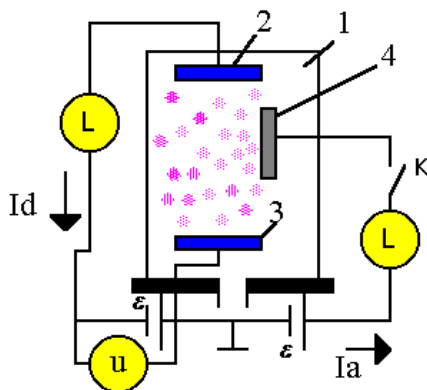


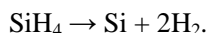
Рис. 1.13. Схема установки для плазменного анодирования: 1 – объем; 2, 3 – электроды; 4 – анодируемый кремний

Рассмотрим основные методы осаждения  $\text{SiO}_2$ . Основные используемые материалы при осаждении диэлектрических пленок и поликристаллического кремния:

- поликремний в качестве затвора в МОП-транзисторах; для формирования высокоомных резисторов; в качестве диффузионных источников при создании мелких  $p$ - $n$ -переходов; для формирования проводящих дорожек; для обеспечения невыпрямляющих контактов к монокристаллическому кремнию.
- $\text{SiO}_2$ , предотвращающий диффузию примесей щелочных металлов;
- $\text{Si}_3\text{N}_4$ , применяемый в качестве маски для травления оксида и как подзатворный диэлектрик;
- $\text{SiN}$ , применяемый как пассивирующий слой и защитный слой от механических повреждений.

Наиболее распространены методы осаждения из парогазовых смесей при атмосферном и пониженном давлении и плазмохимическое осаждение из парогазовых смесей.

Поликремний осаждается путем пиролиза силана при 600...650 °C в реакторах с пониженным давлением:



Требования к подобным осаждаемым пленкам:

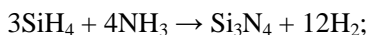
- толщина должна быть однородной в каждой микросхеме и на всех подложках, обрабатываемых во время одного технологического процесса;
- структура и состав должны быть полностью контролируемыми и воспроизводимыми;
- метод осаждения должен быть безопасен, полностью воспроизводим, обеспечивать возможность автоматизации и дешев.

Существует четыре основных типа реакторов, используемых для процессов осаждения.

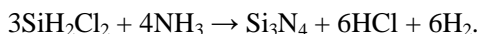
Осаждаемый поликремний, как правило, не легирован. Примесь вводится обычно диффузией или ионной имплантацией. Примесь также может вводиться в процессе осаждения. При добавлении к поликремнию нескольких процентов кислорода он становится полуизолирующим материалом, что применяется в пассивации ИС.

Химическое осаждение выполняется двумя способами:

- при атмосферном давлении и температуре 700...900 °C



- при пониженном давлении и температуре 700...800 °C



Рассмотрим пиролитический метод формирования пленок (метод химического осаждения из газовой фазы), основанный на использовании явления пиролиза или химических реакций при формировании пленок поликристаллического кремния или пленок различных изолирующих материалов.

На рис. 1.14 приведена установка формирования пленок методом химического осаждения из газовой фазы при нормальном давлении. На нагретом пьедестале (подставке) горизонтально располагаются пластины. Сверху поступает газ, в атмосфере которого протекают

химические реакции. Формирование пленки происходит в результате химических реакций на поверхности пластины. Для обеспечения однородности толщины пленки газ равномерно подводится к поверхности пластин. Температура по всей поверхности пластин во время окисления должна поддерживаться одинаковой. Поэтому установки снабжаются устройствами для вращения подставки, а также используются системы подачи газа в соответствии с выбранной формой пьедестала.

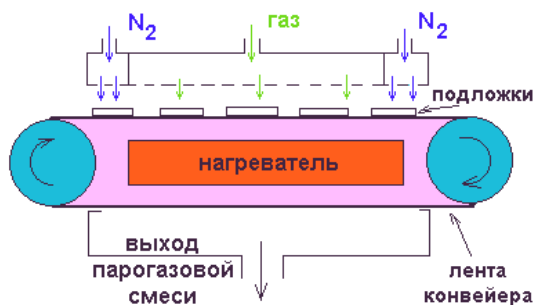


Рис. 1.14. Установка формирования пленок методом химического осаждения

В качестве химически активного газа применяют моносилан  $\text{SiH}_4$  и кислород, а в качестве буферного газа — азот (обычно пьедестал и пластины соприкасаются и разогреваются). Внутри пьедестала имеется полость, предназначенная для предотвращения рассеяния тепла во внешнее пространство и обеспечения равномерности температуры на пьедестале. Однако поскольку пластины неплотно прилегают к пьедесталу, то температура их поверхности неодинакова и воспроизводимость результатов ухудшается. Кроме того, по мере увеличения диаметра пластин их число в составе одной партии уменьшается, что препятствует организации их массового производства и является существенным недостатком данного метода.

Метод формирования пленок при нормальном давлении обладает рядом достоинств, к числу которых относится большая, чем для других методов, скорость формирования пленок, отработанная конструкция установок. Установки сравнительно компактны и отличаются низкой стоимостью.

В последнее время главная роль отводится методу формирования пленок при низком давлении. Конструкция установки формирования

пленок методом химического осаждения из газовой фазы при низком давлении приведена на рис. 1.15. Печь, в которой протекают химические реакции, аналогична диффузионной печи. Пластины в печи располагаются вертикально, расстояние между ними в горизонтальном направлении может быть выбрано равным нескольким миллиметрам. Результаты подобного технологического процесса не зависят от диаметра пластин.

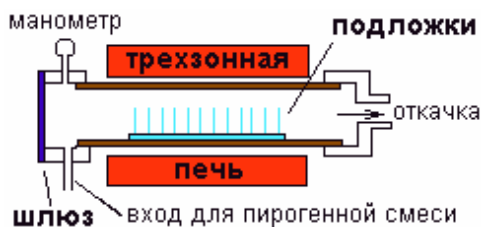


Рис. 1.15. Конструкция установки формирования пленок методом химического осаждения из газовой фазы при низком давлении

В одной обрабатываемой партии может быть 200 пластин. Длина свободного пробега при низком давлении (обычно 65,5...13,3 Па) для молекул химически активных газов в 1000...1500 раз больше, чем при нормальном (105 Па). Из-за высокой скорости диффузии химически активных газов распределение концентрации газов в печи равномерное. Пластины разогреваются индукционным способом. При этом температура на поверхности каждой пластины и между пластинами распределяется равномерно, а воспроизводимость результатов обработки весьма высока. Сочетание этого фактора с равномерностью распределения концентрации химически активных газов приводит к тому, что и при увеличении числа пластин в партии равномерность толщины пленки существенно повышается по сравнению с использованием метода химического осаждения из газовой фазы при нормальном давлении. Большое достоинство данного метода состоит также в том, что при наличии на пластине ступенек молекулы химически активных газов обтекают эти неровности и пленка повторяет форму пластины.

Метод химического осаждения из газовой фазы при низком давлении широко применяется преимущественно для получения пленок поликристаллического кремния и нитридов кремния.

Сравнительный анализ методов осаждения из парогазовой смеси и плазмохимического осаждения приведен в табл. 1.2.

Т а б л и ц а 1.2

**Методы осаждения из парогазовой смеси  
и плазмохимического осаждения**

Параметры	Метод осаждения из парогазовой смеси			Плазмо- химическое осаждение
	Атмо- сферное давление	Пониженное давление		
		Низкие темпера- туры	Высокие темпера- туры	
Температура, °С	300...500	300...500	500...900	100...350
Материалы	SiO <sub>2</sub>	SiO <sub>2</sub>	Поликрем- ний, SiO <sub>2</sub> , Si <sub>3</sub> N <sub>4</sub>	SiN <sub>x</sub> , SiO <sub>2</sub>
Назначение	Пассивиро- вание, изоля- ция	Пассивиро- вание, изоля- ция	Пассивиро- вание, изоля- ция, электро- ды	Пассивирование, изоляция
Производительность	Высокая	Высокая	Высокая	Низкая
Воспроизводи- мость рельефа	Плохая	Плохая	Кон- формная	Плохая
Наличие пыле- видных частиц	Много	Мало	Мало	Много
Качество пленок	Удовл.	Удовл.	Высокое	Низкое

### 1.2.3. Литография

Литография – процесс создания на поверхности полупроводникового кристалла защитной маски, необходимой для локальной обработки при формировании интегральной структуры ИС по планарной технологии.

Возможности и ограничения, связанные с процессами литографии, являются основными факторами, от которых зависят минимальные топологические размеры интегральных элементов, степень интеграции и быстродействие ИС.

Основной параметр литографического процесса – разрешающая способность, определяемая рядом факторов, наиболее важный из которых – длина волны фотонов (или длина волны де Бройля электронов и ионов). Современные литографические процессы в порядке уменьшения длины волны  $\lambda$  [11]:

- 1) фотолитография (ФЛ) в ультрафиолетовой области (УФ) спектра и в жестком ультрафиолете ( $\lambda = 0,2 - 0,3$  мкм);
- 2) рентгенолитография ( $\lambda = 0,1 - 10$  нм);
- 3) электронно-лучевая литография ( $\lambda < 0,01$  нм);
- 4) ионная литография ( $\lambda < 0,001$  нм).

Варианты методов литографии в зависимости от способов получения топологических конфигураций на шаблоне и поверхности полупроводниковой пластины приведены на рис. 1.16 [5].

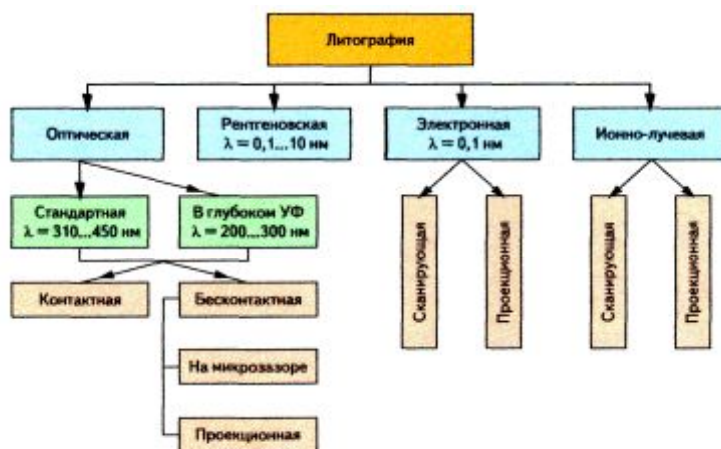


Рис. 1.16. Варианты методов литографии

Ведущую роль в технологии ИС занимает фотолитография (см. [10]).

Основные этапы фотолитографического процесса при производстве полупроводниковых ИС (рис. 1.17):

1. Подготовка поверхности (промывка и сушка) (рис. 1.17, а).
2. Нанесение фоторезиста (тонкая пленка наносится центрифугированием).
3. Сушка (удаление растворителя и перевод фоторезиста в твердую растворимую фазу) (рис. 1.17, б, в).
4. Совмещение фотошаблона и экспонирование (положительный фоторезист под действием света переходит в нерастворимую фазу) (рис. 1.17, г).
5. Проявление фоторезиста (промывка в растворителе, удаляющем неэкспонированный резист) (рис. 1.17, д).

6. Стабилизирующий отжиг (удаление остатков растворителя) (рис. 1.17, е).
7. Контроль и исправление дефектов (рис. 1.17, ж).
8. Травление (непосредственный перенос рисунка маски на поверхность полупроводниковой структуры) (рис. 1.17, з).
9. Удаление фоторезиста (рис. 1.17, и).
10. Финишный контроль (рис. 1.17, к).

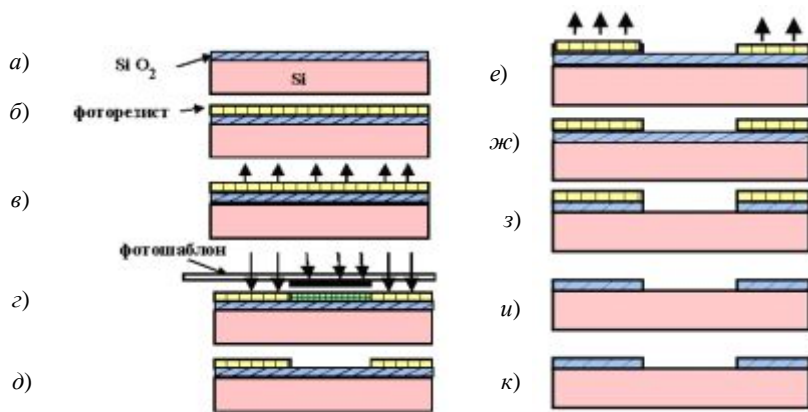


Рис. 1.17. Этапы фотолитографического процесса

Основной недостаток процесса ФЛ в ультрафиолетовой области спектра — сравнительно большая длина волны фотонов (0,2... 0,3 мкм), затрудняющая формирование элементов микрорисунка с размерами менее 1 мкм вследствие дифракции. Кроме того, существует ряд проблем, связанных с изготовлением и эксплуатацией фотошаблонов. Так, сравнительно недорогие эмульсионные фотошаблоны имеют ограниченный срок службы (не более 10 экспозиций) и при использовании контактной печати являются источниками дефектов на поверхности резиста, что существенно снижает выход годных кристаллов.

Таким образом, использование УФ позволяет получить с помощью ФЛ минимальный размер  $\Delta l = 0,1$  мкм. Достичь  $\Delta l < 0,1$  мкм с помощью контактной ФЛ практически невозможно из-за размытия на



величину  $\delta$  границы тени от фотошаблона (рис. 1.18). Соответственно нужна проекционная ФЛ и тщательно спроектированная и изготовленная УФ-оптика.



Рис. 1.18. Размытие границы тени от фотошаблона

В свою очередь, при проекционной ФЛ возникают следующие проблемы:

- абберация оптической системы;
- необходимость устранения вибраций;
- тепловое расширение маски и ИС (для устранения необходима стабилизация температуры до 0,01 К в пределах фотошаблона (маски) и обрабатываемого объекта);
- совмещение фотошаблона или проекции изображения маски при последующих операциях.

Литография с разрешающей способностью  $\lambda \ll 1$  мкм, необходимая для создания ИС с высокой степенью интеграции, основывается на применении излучений с меньшей длиной волны, чем в традиционной ФЛ, используемой для производства пленочных ГИС.

Для производства микросхем с 350-нм рисунками служит 360-нм дуговая ртутная лампа (*i*-линия). Дальнейшее увеличение степени интеграции микросхем привело к переходу фотолитографических систем в область так называемого глубокого ультрафиолета (deep UV). 250-нм транзисторы изготавливаются с помощью 248-нм KrF эксимерного лазера, 180-нм литография оперирует с излучением 198-нм ArF эксимерного лазера. Будущая 118...120 нм литография ориентирована на 57-нм F<sub>2</sub>-лазер.

Для получения структур с разрешением ниже 100 нм становится обоснованным применение предельного или экстремального ультрафиолета (extreme UV lithography – EUVL).

EUVL является обычной оптической литографией, но с использованием излучения с длиной волны 11...14 нм и отражательными оптикой и фотошаблонами. Источником излучения в EUVL на первом этапе развития подобных систем было синхротронное излучение. Однако позже был разработан малогабаритный источник предельного ультрафиолета, принцип работы которого основан на излучении из лазерной плазмы. Излучение стандартного Nd:YAG-лазера (длина волны 1063 нм, мощность 40 Вт, частота 100 Гц, длительность 5 нс) фокусируется на импульсной газовой струе Хе кластеров. Схема EUV литографии приведена на рис. 1.19.

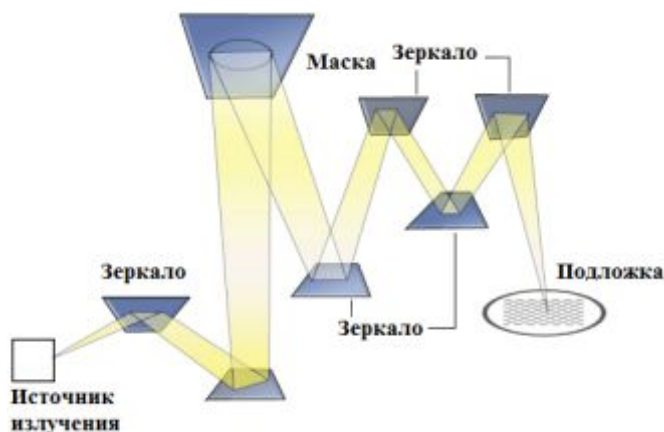


Рис. 1.19. Схема EUV литографии

Поскольку EUV-излучение хорошо поглощается стеклом, то используется серия из четырех специальных выпуклых зеркал (рис. 1.20), которые уменьшают и фокусируют изображение, полученное после маски. Каждое зеркало содержит 80 отдельных металлических слоев.

Рассмотрим возможности электронно-лучевой литографии (ЭЛЛ). Известно, что движущийся электрон обладает волновыми свойствами, а длина волны электрона зависит от его энергии по формуле де Бройля и обычно на несколько порядков меньше длины волны ультрафиолетового излучения. При этом, в отличие от оптического и рентгеновского излучений, поток электронов не является электромагнитным

излучением. Так как электрон несет заряд, это позволяет формировать и отклонять пучок электронов с помощью электрических и магнитных полей.

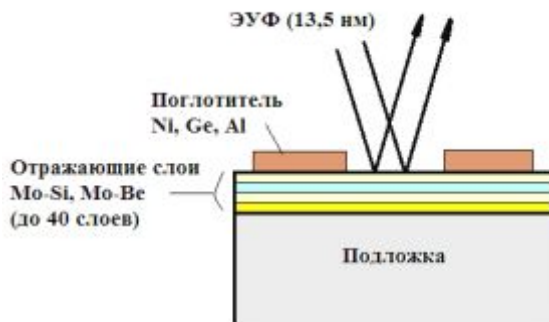


Рис. 1.20. Схема маски для EUV литографии

Существуют две основные возможности использования электронных пучков для облучения поверхности пластины с целью нанесения рисунка. Это одновременное экспонирование всего изображения целиком (проекционная ЭЛЛ) и последовательное экспонирование (сканирование) отдельных участков рисунка [4]. Проекционные системы, как правило, имеют высокую производительность и более просты, чем сканирующие. Носителем информации об изображении является маска (шаблон). Изображение с шаблона передается на пластину лучом электронов.

Электронно-лучевая проекционная литография основана на экспонировании одиночного изображения больших размеров для получения копий шаблона с линиями субмикронной толщины. Шаблон заранее изготавливается методом сканирующей электронной литографии. Для производства электронных приборов разработаны две разновидности лучевых проекционных систем.

В системе с точной передачей размеров используется фотокатод, на который нанесен необходимый рисунок в виде тонкой металлической пленки. Фотоэлектроны, вылетающие с фотокатода, ускоряются по направлению к пластине с напряжением 20 кВ, приложенным между катодом и пластиной. Однородное магнитное поле фокусирует эти фотоэлектроны на пластине (аноде) с однократным увеличением изображения.

В системе с уменьшением изображения в качестве маски используется свободно подвешенная металлическая фольга. Поток электронов, сфокусированный специальной электрооптической системой, проходит через маску и формирует на пластине четкое изображение меньших размеров. Для десятикратного уменьшения размера могут быть сформированы поля диаметром 3мм и получена ширина линий до 0,25 мкм. Схема установки приведена на рис. 1.21.

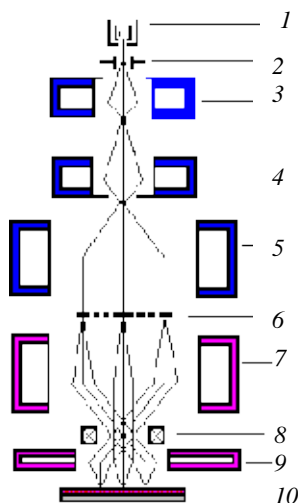


Рис. 1.21. Проекционная система с уменьшением изображения: 1 – эл. пушка; 2 – пластины прерывания пучка; 3 – конденсорная линза 1-я; 4 – конденсорная линза 2-я; 5 – конденсорная линза 3-я; 6 – маска; 7 – проекционная линза 1-я; 8 – регистрирующая апертура; 9 – проекционная линза 2-я; 10 – пластина

Для совмещения используется режим сканирования. В этом режиме электронный луч фокусируется на шаблоне (а не на образце, как при проецировании изображения) и сканируется по нему так, что на образец попадает изображение от этого сфокусированного луча. Рассеянные от образца электроны собираются детектором положения, в результате чего вырабатывается сигнал корректировки на отклоняющие катушки, расположенные между двумя проекционными линзами. Эти системы обеспечивают очень малые искажения и высокое разрешение по сравнению с системой 1:1, где достижение соответствующих высоких параметров является проблемой.

Взаимное расположение электронного пучка и пластины можно контролировать методом сравнения положения контрольной метки или с помощью точного определения положения стола лазерным интерферометром. В микроэлектронике контрольные метки изготавливаются в виде тонкопленочных полосок из материала с большим атомным номером или специального топографического рисунка из материала, имеющего атомный номер, равный или близкий атомному номеру подложки. При сканировании поверхности электронный пучок проходит области, где нанесен другой материал, в результате чего вырабатывается соответствующий сигнал.

Ограничения проекционной ЭЛЛ: термический нагрев маски, большие числовые апертуры.

Ограничения адсорбционной ЭЛЛ привели к появлению новых проекционных ЭЛЛ систем, одна из которых получила название SCALPEL. Главное отличие новых систем от предыдущих заключается в использовании нового типа масок. Маска системы SCALPEL представляет собой набор мембран, изготовленных из легких элементов, с высокой проницаемостью для электронов. Рисунок создается пленками из тяжелых элементов с большой отражательной способностью.

Принцип работы системы SCALPEL приведен на рис. 1.22.

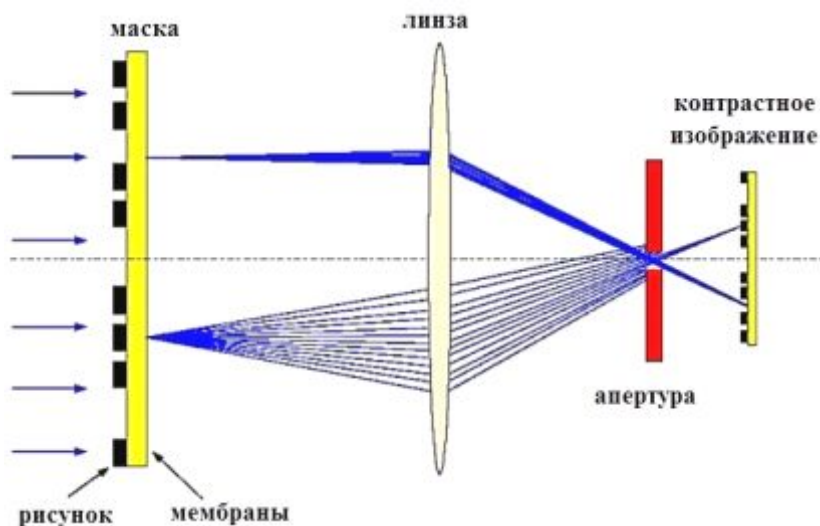


Рис. 1.22. Система SCALPEL

Электроны, проходящие через мембраны, рассеиваются на малые углы, тогда как рисунок маски рассеивает электроны на большие углы. Апертура, расположенная в обратной фокальной плоскости полевой оптической системы, пропускает электроны, рассеянные на малые углы, и не пропускает рассеянные на большие, что приводит к формированию на подложке высококонтрастного изображения. При этом в маске не происходит значительного поглощения электронного потока, что минимизирует тепловую нестабильность маски.

В сканирующей системе для электронно-лучевой литографии (рис. 1.23) электронный луч попадает на многослойную систему, состоящую из электронного резиста, металлической пленки и пластины, располагающихся на подвижном столике.

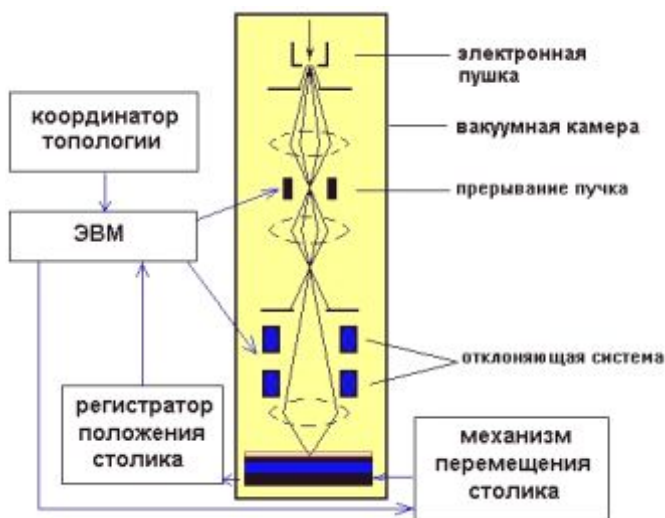


Рис. 1.23. Схема сканирующей системы для ЭЛЛ

Обычно используют позитивные резисты, полученные на основе полиметилметакрилата (ПММА). Для позитивных резистов экспонирование электронным пучком вызывает уменьшение его молекулярного веса при разрыве связей между молекулами, увеличивая их растворимость. Для негативных облучение стимулирует образование поперечных связей в молекулах полимера. В результате образуется сложная слаборастворимая трехмерная молекулярная структура с большой плотностью. Разбухание негативных резистов ограничивает

разрешающую способность до 1 мкм. Для позитивных она составляет 0,1 мкм. Разрешающая способность ограничена в данном случае минимальным диаметром луча, определяемым кулоновским взаимодействием электронов, а также рассеянием электронов в слое резиста.

Сканирующие системы электронно-лучевой литографии управляются вычислительной машиной, которая задает программу перемещения сфокусированного пучка электронов для нанесения рисунка, исправляет эффекты дисторсии и расширения пучка и определяет положение пластины. Информация об изображении хранится в памяти ЭВМ.

Непосредственное нанесение рисунка с помощью ЭВМ позволяет обойтись без шаблона. Поэтому электронно-лучевые сканирующие системы могут быть использованы как для изготовления шаблонов, так и для непосредственной прорисовки на пластине. Эти установки умеют высокое пространственное расширение и точность совмещения, приближающиеся к 0,1 мкм.

ЭЛЛ при изготовлении шаблонов имеет явные преимущества даже в тех случаях, когда для совмещения шаблона с подложкой и экспонирования резиста применяется фотолитография. ЭЛЛ в этом случае обеспечивает превосходное разрешение линий оригинала, давая возможность улучшить качество шаблона. Время, которое уходит на кодирование чертежа шаблона в цифровой вид и последующее его изготовление под управлением ЭВМ, значительно меньше времени, которое требуется для процесса фотоумножения. Дополнительным преимуществом является то, что при изменении чертежа достаточно просто модифицировать программу ЭВМ.

Рентгеновая литография (РЛ) является разновидностью ультрафиолетовой бесконтактной печати, в которой длина волны экспонирующего облучения лежит в диапазоне 0,4...5 нм. Несмотря на то, что при РЛ используется бесконтактная экспонирующая система, проявление дифракционных эффектов уменьшено за счет малой длины волны рентгеновского излучения [5]. Основная причина разработки метода РЛ заключалась в возможности получения высокого разрешения при высокой производительности оборудования. Кроме того, за счет малой величины энергии мягкого рентгеновского излучения уменьшается проявление эффектов рассеяния в резистах и подложке, следовательно, нет необходимости в коррекции эффектов близости.

Поскольку рентгеновские лучи практически не поглощаются загрязнениями, состоящими из компонентов с малым атомным номером, то наличие загрязнений на шаблоне не приводит к возникновению дефектов рисунка на резисте. Кроме того, из-за низкого погло-

щения рентгеновского излучения, рентгеновский резист большой толщины может быть однородно экспонирован на всю толщину, в результате чего в его объеме у окон формируются вертикальные стенки, точно повторяющие рисунок шаблона.

Рентгеновская литография обеспечивает наилучшие условия для достижения субмикронного разрешения при высокой производительности обработки пластин. При использовании существующих резистов и рентгеновских источников пластины полностью могут быть экспонированы за 1 мин с разрешением  $< 0,5$  мкм.

В рентгеновской установке экспонирования (рис. 1.24) электронная пушка генерирует электронный пучок, фокусируемый на охлаждаемой водой мишени (часто палладиевой мишени). Напряжение на аноде составляет 25 кВ, потребляемая мощность 4...6 кВт. В результате анод испускает рентгеновские лучи с длиной волны 0,437 нм, которые через бериллиевое окно попадают в камеру экспонирования. Шаблон при совмещении помещается над пластиной с зазором 10 мкм для увеличения срока его службы.

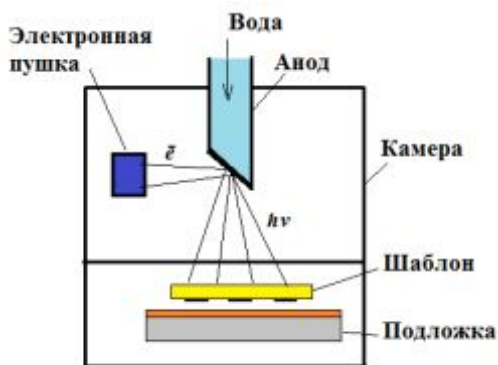


Рис. 1.24. Рентгеновская установка экспонирования

Образец (подложка) вместе с шаблоном загружаются в камеру экспонирования (шлюзовую камеру), заполненную гелием, имеющим малый коэффициент поглощения рентгеновского излучения. По мере необходимости образец извлекают из камеры для совмещения с шаблоном.

Описанная выше схема не позволяет достичь максимально возможного разрешения из-за геометрических ограничений (рис. 1.25),



аналогичных в процессах ФЛ. Для рентгеновского излучения не существует соответствующих зеркал и линз вследствие малой длины волны и соответственно высокой проникающей способности. Поэтому источник рентгеновских лучей должен быть удален от шаблона и резиста достаточно далеко, чтобы лучи падали с возможно меньшей расходимостью. Конечные размеры источника и расходимость лучей вызывают полутени и геометрические искажения. Данная трудность усугубляется тем, что зазор между шаблоном и резистом должен быть достаточно большим, чтобы исключить касание с учетом кривизны поверхности пластины, так как это может быть причиной возникновения дефектов.

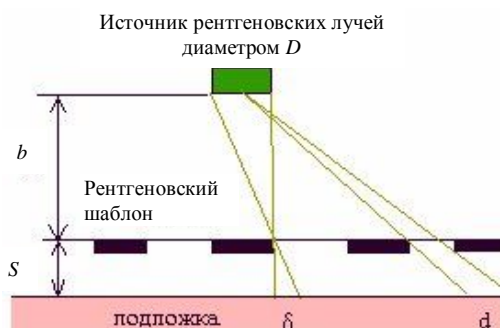


Рис. 1.25. Эффект полутени в рентгеновской теневающей печати, обусловленный недостаточной коллимацией пучка

Рассмотрим ситуацию, когда источник рентгеновских лучей диаметром  $D$  расположен на расстоянии  $b$  от рентгеновского шаблона, который, в свою очередь, отстоит на расстояние  $S$  от покрытой резистом пластины. Протяженность источника приводит к размытию края изображения на резисте на величину  $\delta$ . Для типичных размеров размытие изображения составляет порядка 0,2 мкм.

Кроме того возникает погрешность, связанная с увеличением размеров элемента в боковом направлении, которая вызвана расходимостью рентгеновского луча от точечного источника и существованием зазора конечной величины между шаблоном и пластиной. Погрешность равна нулю в центре пластины и линейно возрастает к краям пластины. Эта погрешность  $d$  ухода изображения может достигать величины 5 мкм на краю пластины диаметром 125 мм при величинах  $S = 40$  мкм и  $b = 50$  см. Эта ошибка может быть скомпенсирована во время процесса изготовления шаблона. Однако отклонения величины

зазора между шаблоном и пластиной как вдоль пластины, так и от уровня к уровню шаблона вносят значительные погрешности ухода изображения. В связи с этим может возникнуть необходимость регулировки зазора перед каждым экспонированием.

Рентгеновские шаблоны состоят из поглощающих рентгеновское излучение металлических пленок с нанесенным на них рисунком и тонкой мембраны, пропускающей рентгеновские лучи. Толщина поглощающего материала определяется длиной волны рентгеновского излучения, коэффициентом поглощения материала и величиной контраста, необходимой для формирования изображения на резисте.

Рентгеновский шаблон, который успешно используют при изготовлении ИС (рис. 1.26), представляет собой многослойную структуру из нитрида бора и полиимида с пленкой из золота толщиной 0,6 мкм, поглощающей рентгеновское излучение, в которой сформирован топологический рисунок схемы. Экспонирующим излучением при этом служит характеристическое излучение PdLa с длиной волны 0,437 нм.

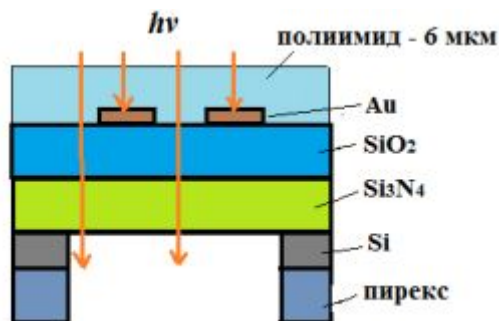


Рис. 1.26. Структура рентгеновского шаблона

Рисунок на шаблоне обычно формируют с использованием электронно-лучевой литографии в сочетании с методами сухого травления. Для сохранения высокого разрешения и точного управления размерами элементов рисунок, сформированный в золотой пленке, должен иметь вертикальные стенки окон. Это требование легче всего выполняется при формировании рисунка в виде тонкой пленки золота, которая используется при большой длине волны экспонирующего облучения. Мембрана, служащая подложкой для шаблона, должна обладать высокой прозрачностью для рентгеновских лучей, чтобы свести время экспонирования к минимуму. Она должна иметь стабильные размеры и достаточную прочность для многократного использования

в технологическом процессе и быть прозрачной для видимого света, если применяется методика оптического совмещения. Для изготовления мембран используют такие материалы, как полиимид, Si, SiC, Si<sub>3</sub>N<sub>4</sub>, Al<sub>2</sub>O<sub>3</sub> и многослойные структуры Si<sub>3</sub>N<sub>4</sub>/SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub>.

Вследствие малой поглощательной способности существующих рентгенорезистов, а также малой интенсивности источников излучения, требуется продолжительное время экспозиции – несколько часов. Таким образом, несмотря на то, что на рентгенолитографических установках можно получать минимальные размеры элементов микрорисунка (порядка 0,5 мкм), все перечисленные особенности рентгенолитографии не позволили ей выступить в качестве полной альтернативы фотолитографии. Для дальнейшего сокращения минимальных размеров областей интегральных компонентов требовались новые, более перспективные методы.

Ионно-лучевая литография (ИЛЛ) использует облучение резиста потоком ионов (H<sup>+</sup>, He<sup>+</sup> или Ag<sup>+</sup>) через шаблон из золота на кремниевой мембране или поточечное экспонирование сканирующим пучком из жидкометаллического источника. Чувствительность резистов к ионному облучению намного выше, чем к электронному, что увеличивает производительность метода. Из-за большей чувствительности допустимы пучки ионов с малыми токами и, следовательно, с малым диаметром, что повышает разрешающую способность. Кроме того, разрешающая способность ИЛЛ улучшается также вследствие меньшего рассеяния ионов в слое резиста [4].

Дифракционные ограничения, свойственные фотолитографии, практически отсутствуют, так как длина волны де Бройля для ионов при сравнимых энергиях значительно меньше, чем для электронов и тем более для фотонов.

ИЛЛ может быть проекционной и сканирующей. Сканирующая ИЛЛ со сфокусированным лучом аналогична сканирующей электролитографии. В обрабатываемом материале остросфокусированные ионные пучки характеризуются значительно более низким рассеянием ионов по сравнению с электронами. Установка с фокусировкой ионных пучков аналогична установке ЭЛЛ, отличается от последней лишь применением электростатических, а не магнитных систем фокусировки отклонения пучка. Размеры поля сканирования ограничены (не более 1 мм<sup>2</sup>) из-за увеличения сечения луча на краях поля.

Проекционная ИЛЛ с шаблоном основана на облучении коллимированным лучом шаблона, находящегося на небольшом расстоянии от покрытой резистом пластины (рис. 1.27). Конфигурацию топологии определяют отверстия в поглощающей ионы пленке на шаблоне.

Шаблон изготавливается на основе сплошной тонкой ( $\sim 0,5$  мкм) пленки монокремния с нанесенной на нее пленкой ( $0,5 \dots 1$  мкм) металла, поглощающей излучение, или с отверстиями в тех местах, где

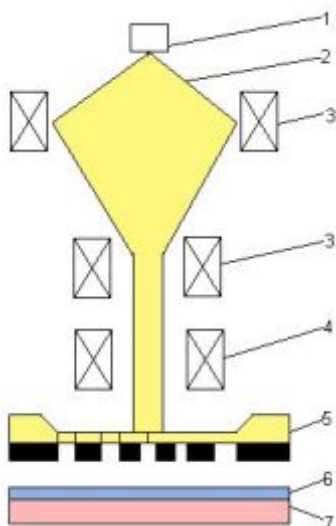


Рис. 1.27. Схема экспонирования коллимированным ионным пучком: 1 – источник ионов; 2 – ионный пучок; 3 – коллимирующая система; 4 – управляющая система; 5 – шаблон с отверстиями или сплошной; 6 – пленка резиста; 7 – подложка ИС

должна отсутствовать металлическая пленка.

Пучки протонов, в отличие от электронной литографии, значительно меньше подвержены влиянию паразитных электромагнитных полей из-за большей массы частиц. Кроме того, из-за большего тока пучка протонов и высокой чувствительности резиста (более чем в  $100 \dots 1000$  раз) экспонирование происходит за доли секунды, что определяет высокую производительность метода.

Таким образом, ИЛЛ обеспечивает предельно высокое разрешение (до 10 нм). При этом для промышленного применения метода необходимо решать следующие проблемы:

- разработки ионной оптики;
- управления пучка ионов и создания маски;
- получения устойчивых моноэнергетических пучков ионов достаточной интенсивности.

Рассмотрим совершенствование разрешающей способности основных видов литографии по годам (рис. 1.28) [5].

Очевидно, с точки зрения сокращения минимальных топологических размеров областей интегральных структур наиболее перспективными являются ЭЛЛ и ИЛЛ, в которых, вследствие малых значений

длины волны, можно не учитывать влияние дифракции на разрешающую способность.

Тем не менее, существует ряд факторов, ограничивающих использование ЭЛЛ и ИЛЛ в процессе производства современных ИС. К основным из них следует отнести:

- эффект близости, ограничивающий разрешающую способность ЭЛЛ и обусловленный рассеянием электронов в слое резиста вследствие их малой массы;
- наличие определенных искажений (сферическая и хроматическая аберрации, астигматизм), ограничивающих разрешающую способность, которую невозможно полностью скорректировать электро- и магнитооптическими системами;
- радиационные повреждения активных областей интегральных транзисторов при применении высокоэнергичных пучков электронов и ионов;
- сравнительно низкую производительность, обусловленную необходимостью сканирования сфокусированным точечным или профильным электронным (ионным) пучком;
- высокую стоимость оборудования, обусловленную необходимостью использования высокочистых и дорогостоящих материалов для создания электростатических элементов электронно- и ионно-оптических систем, прецизионной установки элементов литографической системы относительно главной оптической оси, необходимостью обеспечения глубокого вакуума в рабочей камере.

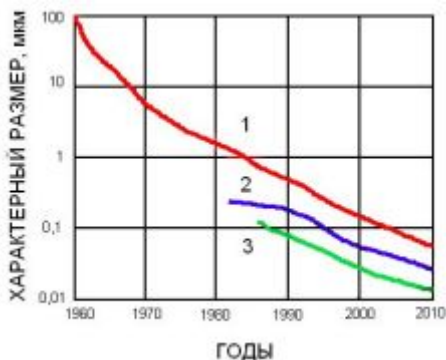


Рис. 1.28. Разрешающая способность основных видов литографии по годам:  
1 – фотолитография; 2 – электронная литография; 3 – ионная литография

Перечисленные ограничивающие факторы требуют разработки новых методов формирования микрорисунков на поверхности полупроводниковых пластин. Наиболее перспективными в настоящее время считаются методы фото- и рентгенолитографии, основанные на корректировке элементов рисунка шаблона с учетом дифракционных эффектов.

#### *1.2.4. Травление*

Рисунки по резисту, формируемые методами литографии, не являются элементами готового прибора. Для формирования топологии схемы необходимо перевести рисунки резиста в соответствующие слои полупроводниковой структуры. Для этого применяют процесс влажного (химического) травления в жидкостях и сухого травления в плазме.

В основе жидкостного травления лежит химическая реакция жидкого травителя и твердого тела, в результате которой образуется растворимое соединение. Подбором химического состава, концентрации и температуры травителя обеспечивают заданную скорость травления (порядка 0,1 мкм/мин) и толщину удаляемого слоя. Жидкостное травление обладает высокой избирательностью, количественно оцениваемой отношением скоростей травления требуемого слоя (например,  $\text{SiO}_2$ ) и других слоев (например, кремния, фоторезиста).

Локальное жидкостное травление осуществляют через маску. Оно может быть изотропным и анизотропным. Изотропное травление идет с одинаковой скоростью во всех направлениях под маску. Примером такого процесса служит травление слоя  $\text{SiO}_2$  через маску фоторезиста (рис. 1.29, *з*). Основной компонент травителя – плавиковая кислота  $\text{HF}$ . Размер  $W$  вытравленной области больше размера отверстия  $W_0$  в маске на величину, превышающую удвоенную толщину  $d$  слоя  $\text{SiO}_2$  ( $W > W_0 + 2d$ ). В связи с этим жидкостное изотропное травление не позволяет получить в слое  $\text{SiO}_2$  отверстия достаточно малых размеров. Так как этот слой, в свою очередь, является маской при легировании, то не могут быть реализованы элементы микросхем достаточно малых размеров.

Анизотропные травители воздействуют на кремниевую подложку в направлениях  $[100]$  и  $[110]$  с более высокой скоростью, чем в направлении  $[111]$ . В большинстве случаев анизотропные травители представляют собой многокомпонентные растворы, состоящие из окислителя, который окисляет кремний до гидратированного диоксида кремния, и комплексообразователя, предназначенного для того,

чтобы в реакции гидратированным диоксидом кремния образовывать растворимый комплексный ион и воду.

Итак, скорость химической реакции специальных травителей зависит от кристаллографического направления. Она минимальна в направлении  $[111]$ , так как в перпендикулярной ему плоскости  $(111)$  максимальна плотность атомов. Плоскость  $(100)$  характеризуется значительно меньшей плотностью атомов, и скорость реакций в направлении  $[100]$  в 10...15 раз больше. На этом основано жидкостное анизотропное травление кремния (рис. 1.29, а–в).

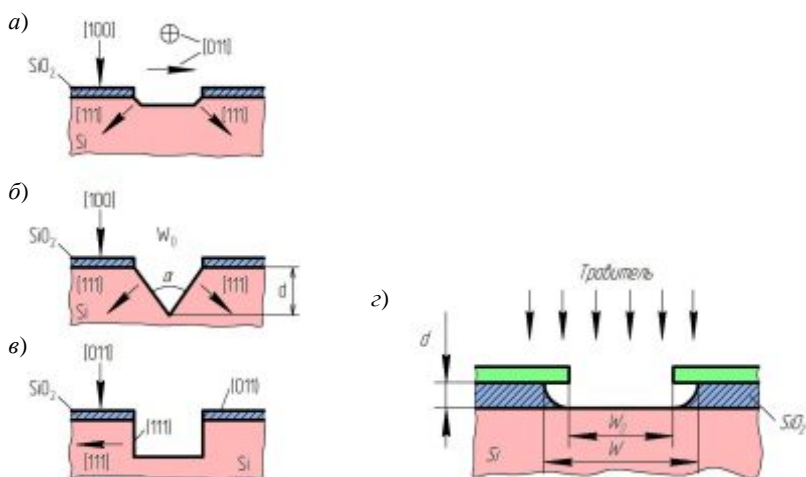


Рис. 1.29. Жидкостное травление кремния: а–в – анизотропное; г – изотропное

Пусть поверхность пластины имеет ориентацию  $(100)$  и используется маска  $\text{SiO}_2$  с прямоугольными отверстиями, стороны которых ориентированы по направлениям  $[011]$ , параллельным плоскостям  $(111)$ . После травления получается канавка, боковые стенки которой имеют ориентацию  $(111)$ , т. е. перпендикулярны направлению, соответствующему наименьшей скорости реакции. При малом времени процесса канавка имеет плоское дно (рис. 1.29, а), с ростом времени она углубляется и становится V-образной (рис. 1.29, б). После этого травление резко замедляется (практически останавливается), так как дальше оно возможно лишь в направлениях  $(111)$ . Угол  $\alpha$  между стен-

ками  $\sim 70^\circ$ . Глубина канавки  $d$  определяется размерами отверстия в маске  $W_0$  и составляет приблизительно  $0,7 W_0$ .

Если же поверхность имеет ориентацию (011), то стенки канавок получаются вертикальными, так как они соответствуют ориентации (111) (рис. 1.29, в).

Сухое анизотропное травление производят в вакуумной установке в плазме газового разряда. Различают ионное травление, основанное на физическом распылении материала при бомбардировке его ионами инертных газов, плазмохимическое травление, основанное на химическом взаимодействии активных частиц плазмы (ионов, атомов, молекул) с материалом, подвергающимся травлению, и комбинированное – реактивное ионное травление.

Важнейшим достоинством сухого травления является его анизотропия; так как травление идет преимущественно в вертикальном направлении, в котором движутся частицы. Размер вытравленной области весьма точно соответствует размеру отверстия в маске.

Ионное травление практически не обладает избирательностью. Поэтому, несмотря на максимальную анизотропию, использовать его для локального травления затруднительно. Ионное травление применяется в основном для очистки поверхности от загрязнений.

Плазмохимическое травление происходит при давлении порядка 500 Па в плазме высокочастотного газового разряда. На поверхность пластин попадают ионы с малыми энергиями (100 эВ) и нейтральные химически активные атомы и молекулы. Анизотропия в этом случае мала, но обеспечиваются высокая избирательность (до 50) и скорость травления 2...10 нм/с.

Реактивное ионное травление производится при меньших давлениях ( $\sim 1$  Па) и больших энергиях ионов (до 500 эВ). Скорость химических реакций нейтральных атомов и молекул с материалом, подвергаемым травлению, возрастает вследствие бомбардировки его ионами. При низких давлениях средняя длина свободного пробега молекул намного больше глубины травления, а скорость взаимодействия газа с горизонтальной поверхностью пластины больше, чем с боковыми стенками углублений. С другой стороны, химические реакции, ослабляя связи атомов на поверхности, способствуют физическому распылению материала ионами. Все это обуславливает высокую анизотропию процесса при хорошей избирательности (до 30) и достаточно высокой скорости (0,3...3 нм/с).

Плазменное травление может осуществляться различными методами. При использовании методов ионного травления, включающих



ионно-лучевое и ионно-плазменное травления, процесс происходит исключительно по механизму физического распыления. Реактивные методы (собственно плазменное травление, реактивное электронно-лучевое травление и реактивное ионно-плазменное травление) основаны на различной степени сочетаний химических реакций, в ходе которых образуются летучие или квазилетучие соединения, и физических взаимодействий таких, как ионная бомбардировка.

Как ионно-плазменное, так и ионно-лучевое травление используют образующиеся в процессе разряда высокоэнергетические ( $> 500$  эВ) ионы инертного газа, например  $Ar^+$ . Ионно-плазменное травление проще всего осуществить в высокочастотной диодной системе (рис. 1.30). Материал, подвергаемый травлению, закрепляется на запитываемом электроде и бомбардируется притягиваемыми из плазмы ионами.

Запитываемый электрод является катодом, а все остальные внутренние заземленные части реактора – анодом. При этом площадь катода намного меньше площади анода. Плазма не удерживается и занимает весь объем камеры. Заземленный экран предотвращает распыление защищаемых им участков поверхности запитываемого электрода.

Направление вектора электрического поля в районе ионной оболочки перпендикулярно поверхности катода, поэтому при типичных рабочих давлениях (1,33...13,3 Па) ионы падают на поверхность под прямым углом, и, следовательно, степень анизотропии травления очень высока.

В методе ионно-лучевого травления источником ионов обычно является разряд постоянного тока, ограничиваемый магнитным полем. Причем область разряда физически отделена от стравливаемой подложки системой сеток (электродов), на которые подаются потенциалы смещения, обеспечивающие экстрагирование ионного пучка (обычно  $Ar^+$ ) из разряда. Для обеспечения используемых на практике плотностей тока лучка ( $\leq 1$  мА/см<sup>2</sup>) требуется прикладывать напряжение (сообщать нонам энергию) свыше 500 В. Обычно пучок хорошо коллимирован, поэтому угол его падения на поверхность подложки можно регулировать наклоном подложкодержателя.

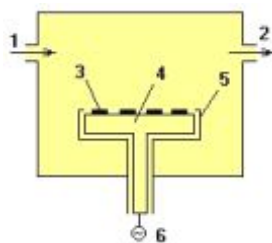


Рис. 1.30. Высокочастотная диодная система для реактивного ионного травления: 1 – рабочий газ; 2 – к насосу; 3 – подложка; 4 – катод; 5 – заземленный экран; 6 – источник ВЧ-напряжения

Для нейтрализации ионного пучка на его пути размещается разогреваемая нить накала, инжектирующая в пучок электроны низких энергий.

Хотя и ионно-плазменное, и ионно-лучевое травление обеспечивают в потенциале высокое разрешение, они не получили широкого применения в технологии СБИС. Основной причиной этого является неудовлетворительная селективность.

Реактивное ионное травление, называемое также реактивным ионно-плазменным травлением, осуществляется в реакторах, аналогичных применяемым для ионно-плазменного травления. Однако в реактивном ионном травлении вместо плазмы инертного газа используется разряд в молекулярных газах аналогично плазменному травлению. Особенности метода:

- асимметричные электроды (т.е. отношение площади катода к площади заземленной поверхности намного меньше единицы);
- размещение подложек на запитываемом электроде;
- относительно низкие рабочие давления (0,133...13,3 Па).

Каждая из перечисленных особенностей метода обуславливает относительно высокую энергию ионов, бомбардирующих поверхность подложки в процессе травления. Низкие рабочие давления при реактивном ионном травлении приводят к необходимости применения более сложных насосных систем и низких скоростей подачи рабочего газа (~10...100 см<sup>3</sup>/мин при стандартных температуре и давлении). В остальном системы реактивного ионного травления сходны с реакторами для плазменного травления с параллельным расположением электродов.

Реактивное ионно-лучевое травление – самый современный из разработанных методов реактивного травления.

### ***1.2.5. Эпитаксия***

Эпитаксия – процесс наращивания монокристаллических слоев на полупроводниковую подложку, при котором кристаллографическая ориентация наращиваемого слоя повторяет кристаллографическую ориентацию подложки.

Разработка технологии эпитаксиального наращивания была вызвана необходимостью формирования тонких монокристаллических однородно легированных слоев. Получение таких слоев столь же вы-

сокого качества иными средствами, например диффузией или ионной имплантацией, не возможно. В отличие от диффузии и ионного внедрения, при которых требуемая концентрация примесей образуется за счет перекомпенсации исходной примеси, эпитаксия дает возможность получать слои в широком диапазоне удельных сопротивлений, не зависящих от степени легирования пластины.

Существует два вида эпитаксии [5,12]:

- гомоэпитаксия (автоэпитаксия). Процесс называют автоэпитаксиальным или гомоэпитаксиальным, если материал слоя и подложки идентичен, например, кремний выращивают на кремнии;
- гетероэпитаксия. Процесс называют гетероэпитаксиальным, если материал слоя и подложки отличается (например,  $\text{Al}_x\text{Ga}_{1-x}$  выращивается на GaAs).

Наращивание имеет следующие характерные особенности:

- температура меньше температуры выращивания слитка монокристалла;
- концентрация примесей и их распределение варьируются в широком диапазоне;
- возможно получение эпитаксиального слоя с противоположным типом проводимости;
- эпитаксиальный слой содержит меньше дефектов, связанных с примесью кислорода и углерода, по сравнению с подложкой;
- возможно наносить однородный по толщине тонкий эпитаксиальный слой на подложку большой площади;
- эпитаксиальный слой можно локально нанести на определенный участок поверхности подложки.

Первоначально причиной появления эпитаксиальной технологии послужила необходимость совершенствования процесса изготовления биполярных транзисторов. Эти приборы обычно формируются в объеме полупроводниковой подложки с большим удельным сопротивлением, определяющим высокое напряжение пробоя база-коллектор  $U_{\text{бк}}$ .

С другой стороны, высокие значения приводят к увеличению рассеиваемой в полупроводниковой подложке мощности и уменьшению коэффициента усиления транзистора на высоких частотах. Для разрешения этого противоречия была разработана технология получения высокоомных полупроводниковых слоев на низкоомной подложке.

В настоящее время при изготовлении интегральных схем используются низкоомные эпитаксиальные слои с противоположным относительно подложки типом проводимости. Образующийся при этом *p-n*-переход служит для электрической изоляции соседних транзисторов, а сильнолегированный  $n^+$  диффузионный слой используется в качестве коллекторного контакта.

Эпитаксиальное выращивание кремния из парогазовой фазы при высоких температурах (рис. 1.31) обычно проводят в реакторе, изготовленном из стеклообразного кварца, на помещенном внутри него пьедестале (подложкодержателе). Пьедестал служит для установки подложек и их нагрева во время процесса.

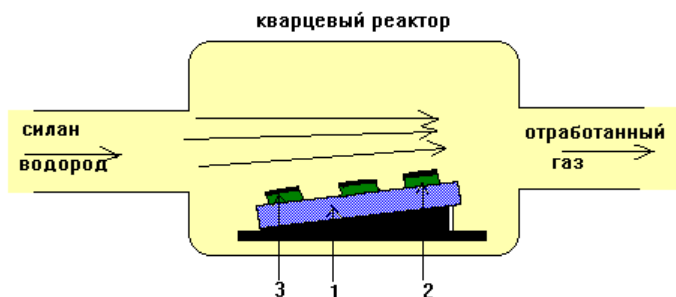


Рис. 1.31. Схема реактора для эпитаксии из парогазовой смеси: 1 – держатель; 2 – кремниевая пластина; 3 – пленка кремния

Газ разлагается на поверхности пластины, и на нее осаждаются атомы кремния. Разложение кремнийсодержащих компонентов происходит пиролизически, т.е. только за счет тепла. Скорость роста пленки пропорциональна парциальному давлению силана. Все вещества, поступающие в реактор, являются газами, отсюда и название «химическое осаждение из газовой фазы».

Эпитаксиальные пленки формируются при ламинарном течении газа по трубе, т.е. когда число Рейнольдса  $Re = D \cdot v \cdot \rho / \eta = 100$  меньше критического значения  $Re_{крит} = 2000$ , где  $D$  – диаметр трубы реактора,  $v$  – скорость течения газа,  $\rho$  – плотность газа,  $\eta$  – коэффициент вязкости газа.

Для получения монокристаллической пленки следует достаточно сильно нагреть пластину так, чтобы осаждающиеся атомы кремния могли перемещаться в положения, в которых они образовывали бы с подложкой ковалентные связи. При этом атомы должны успеть про-

должить монокристаллическую решетку до того, как они будут накрыты следующими слоями осаждающихся атомов. Это происходит при температурах процесса от 900 до 1250 °С. Обычно скорость роста эпитаксиальной пленки составляет несколько микрометров в минуту.

Для выращивания эпитаксиального кремния используются четыре кремнийсодержащих реагента: тетрахлорид кремния ( $\text{SiCl}_4$ ), трихлорсилан ( $\text{SiHCl}_3$ ), дихлорсилан ( $\text{SiH}_2\text{Cl}_2$ ) и силан ( $\text{SiH}_4$ ). Выбор кремнийсодержащего элемента основывается на нескольких предпосылках. В табл. 1.3 указаны диапазоны скорости и температуры роста для различных кремнийсодержащих соединений.

Т а б л и ц а 1.3

**Эпитаксиальный рост кремния в атмосфере водорода**

Источник кремния	Диапазон скорости роста, мкм/мин	Диапазон температур, °С	Требуемый уровень концентрации окислителя, %
$\text{SiH}_4$	0,4...1,5	1150...1250	5...10
$\text{SiHCl}_3$	0,4...2,0	1100...1200	5...10
$\text{SiH}_2\text{Cl}_2$	0,4...3,0	1050...1150	<5
$\text{SiCl}_4$	0,2...0,3	950...1050	<2

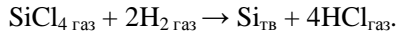
Силан ( $\text{SiH}_4$ ) обычно выбирают, когда нужно уменьшить автолегирование бором и его диффузию из подложки. При высоких температурах силан склонен к газофазному разложению, что ведет к ухудшению качества слоев и быстрому загрязнению стенок камеры.

Дихлорсилан ( $\text{SiH}_2\text{Cl}_2$ ) позволяет получить высокие скорости роста при относительно низкой температуре.

Трихлорсилан ( $\text{SiHCl}_3$ ) применяется для получения поликристаллического кремния, он не имеет каких-либо существенных преимуществ перед тетрахлоридом кремния и редко используется для эпитаксии из ПГС.

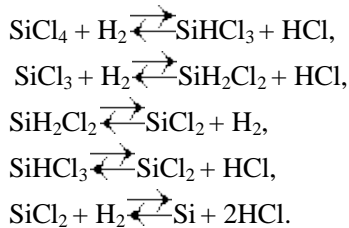
Тетрахлорид кремния ( $\text{SiCl}_4$ ) – наименее химически активное и наиболее широко используемое соединение. Благодаря высокой температуре роста процесс не чувствителен к высокому содержанию окислителей в газе носителе, поэтому уменьшается количество вызываемых ими дефектов.

На примере тетрахлорида кремния рассмотрим химические процессы, протекающие в реакторе. Суммарная реакция может быть классифицирована как водородное восстановление Si из  $\text{SiH}_4$  [5]:



Эпитаксиальный процесс не всегда описывается равновесной реакцией. Поэтому расчет равновесной термодинамики указывает лишь на наиболее вероятные реакции. Для определения соединений, реально присутствующих в реакторе, проводили измерения с использованием ИК- и масс-спектро스코пии. В среде  $\text{SiCl}_4 + 2\text{H}_2$  при температуре 1200 °С было обнаружено четыре соединения.

Реакции, протекающие в реакторе:



Все указанные реакции обратимые, и, следовательно, при соответствующих условиях скорость роста может стать отрицательной, т.е. начнется процесс травления.

Наиболее важный вопрос – вопрос о зависимости скорости роста от температуры. При высоких и низких температурах скорость роста имеет отрицательные значения (рис. 1.32).

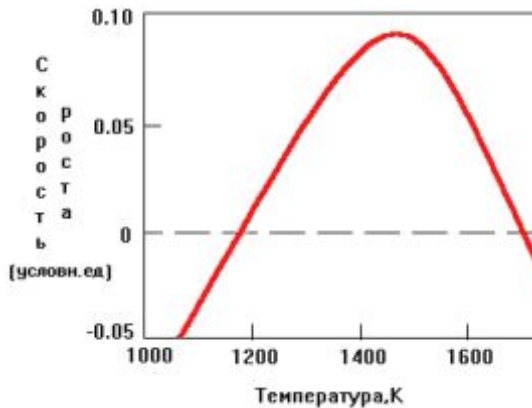


Рис. 1.32. Зависимость скорости роста от температуры при нанесении кремния химическим осаждением из парогазовой фазы

Выделяют прямые и непрямые механизмы наращивания эпитаксиальных пленок. Непрямое наращивание происходит, когда атомы кремния образуются за счет разложения кремниевых соединений на поверхности нагретой подложки. Прямое наращивание происходит, когда атомы кремния непосредственно попадают на поверхность подложки и осаждаются на нее. При соответствующих условиях осаждения атомы кремния, двигаясь по нагретой поверхности, занимают положения, соответствующие кристаллической структуре подложки. Иными словами, эпитаксиальное наращивание состоит в образовании центров кристаллизации и последовательном формировании двумерной решетки из островков, растущих вдоль поверхности. Последовательность [5] процесса эпитаксиального наращивания на поверхности пластины (рис. 1.33):

- 1) массопередача вступающих в реакцию молекул посредством диффузии из турбулентного потока через граничный слой к поверхности кремния;
- 2) адсорбция молекул поверхностью;
- 3) процесс реакции на поверхности;
- 4) десорбция продуктов реакции;
- 5) массопередача молекул продуктов реакции посредством диффузии через граничный слой к основному потоку газа;
- 6) упорядочение адсорбированных атомов кремния в решетке.

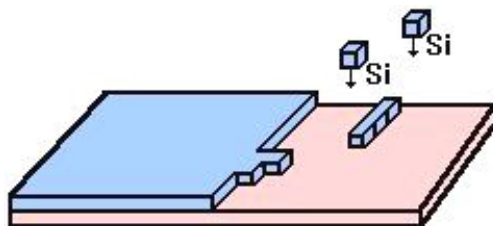


Рис. 1.33. Формирование слоя кремния на подложке

Результирующая скорость роста пленки определяется самым медленным процессом из приведенной выше последовательности. В равновесных условиях все процессы протекают с одинаковыми скоростями, и эпитаксиальный слой растет равномерно.

Молекулярно-лучевая эпитаксия (МЛЭ) представляет собой эпитаксию за счет испарения в сверхглубоком вакууме. Но, в отличие от

обычной эпитаксии, в установках МЛЭ поддерживается вакуум порядка  $10^{-8}$  Па при относительно низких температурах ( $\geq 600$  °С), что позволяет формировать слоистые монокристаллические структуры, имеющие сложный профиль концентрации примесей. Принцип МЛЭ состоит в непосредственном управлении пучками атомов требуемых веществ, испускаемых нагревателями, которые могут быть перекрыты при изменении типа выращиваемого кристалла.

Преимущества метода МЛЭ:

- низкая температура процесса. Снижение температуры процесса уменьшает диффузию примеси из подложки и автолегирование. Это позволяет получать качественные тонкие слои;
- высокая точность управления уровнем легирования. Легирование при использовании данного метода является безынерционным (в отличие эпитаксии из газовой фазы), что позволяет получать сложные профили легирования.

Система, используемая для МЛЭ кремния, приведена на рис. 1.34.

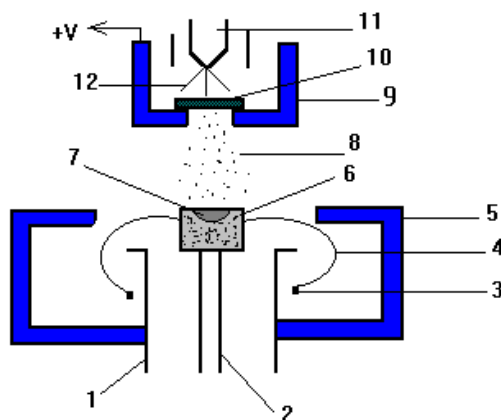


Рис. 1.34. Схема реактора для МЛЭ кремния (прямое наращивание кремния на подложке): 1 – экран; 2 – основа с водяным охлаждением; 3 – нить накала источника; 4 – электронный пучок; 5 – электростатический экран ( $-V$ ); 6 – твердый кремний; 7 – расплавленный кремний; 8 – пары кремния; 9 – держатель подложки; 10 – кремниевая подложка; 11 – нить подогрева подложки; 12 – электронный пучок

Основа установки – вакуумная система. Так как в процессе МЛЭ требуется поддерживать высокий вакуум, установки снабжаются вакуумными шлюзами для смены образцов, что обеспечивает высокую



пропускную способность при смене пластин и исключает возможность проникновения атмосферного воздуха.

Испарение кремния осуществляется на практике за счет нагрева электронным лучом, так как температура плавления кремния относительно высока. Постоянная интенсивность потока атомов обеспечивается строгим контролем температуры.

Одна из отличительных особенностей МЛЭ – низкая скорость роста пленки: приблизительно 1 монослой/с или 1 мкм/ч, что позволяет легко модулировать молекулярные пучки, попадающие на подложку, если время управления движением заслонки менее 1 с.

Рассмотрим особенности легирования кремния при МЛЭ. Сущность процесса легирования кремния (рис. 1.35) состоит в испарении кремния и одной или нескольких легирующих примесей. Низкое давление паров кремния и легирующих примесей гарантирует их конденсацию на относительно холодной подложке.

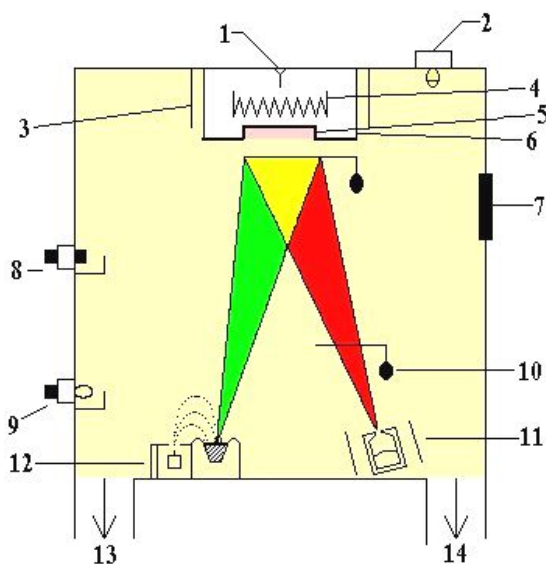


Рис. 1.35. Схема установки для МЛЭ: 1 – термопара; 2 – кварцевый кристалл-измеритель толщины; 3 – тепловой экран; 4 – нагреватель; 5 – подложка; 6 – держатель; 7 – окно для визуального наблюдения; 8 – масс-спектрометр; 9 – ионизационный вакуумметр; 10 – механический затвор; 11 – источник сурьмы; 12 – электронная пушка и источник кремния; 13 – титановый геттерный насос; 14 – турбокомпрессионный насос

Легирование кремния при МЛЭ имеет несколько особенностей. По сравнению с эпитаксией из газовой фазы расширен выбор легирующих соединений, возможно управление профилем легирования. Легирующая примесь может быть как *p*-, так и *n*-типа.

Возможны два способа легирования:

1. После испарения примесные атомы достигают поверхности и встраиваются в кристаллическую решетку. Наиболее часто применяемые примеси (As, H, В) испаряются или слишком быстро или слишком медленно для эффективного управления. В результате чаще прибегают к употреблению примеси Sb, Ga или Al.

2. Другой способ легирования – ионная имплантация. В этом случае применяются слаботочные (1 мкА) ионные пучки с малой энергией. Низкая энергия этого процесса позволяет внедрять примесь на небольшую глубину под поверхность растущего слоя, где она встраивается в кристаллическую решетку. Этот способ позволяет использовать такие примеси, как В, Р и As.

Подбором температуры нагревателей и подложки получают пленки со сложным химическим составом. Дополнительно процессом наращивания управляют с помощью заслонок, расположенных между нагревателем и подложкой. Использование этих заслонок позволяет резко прерывать или возобновлять попадание любого из молекулярных пучков на подложку.

Процесс МЛЭ для легирования, например соединения (GaAs), иллюстрирует рис. 1.36, на котором приведены основные элементы.

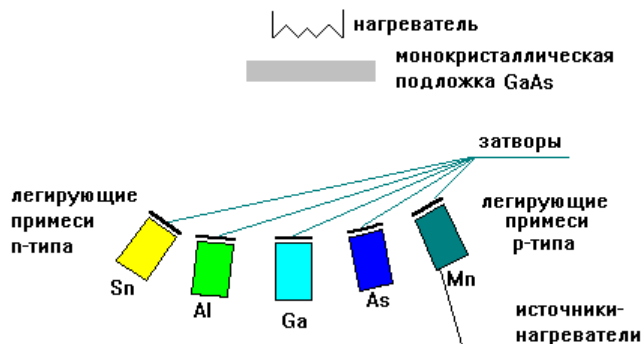


Рис. 1.36. Основные элементы для получения соединения  $\text{Al}_x\text{Ga}_{1-x}\text{As}$

Каждый нагреватель содержит тигель, являющийся источником одного из составных элементов пленки. Температура нагревателей

подбирается таким образом, чтобы давление паров испаряемых материалов было достаточным для формирования соответствующих молекулярных пучков. Испаряемое вещество с относительно высокой скоростью переносится на подложку в условиях вакуума. Нагреватели располагаются так, чтобы максимумы распределений интенсивности пучков пересекались на подложке.

Рассмотрим дефекты эпитаксиальных пленок. Как правило, плотность кристаллических дефектов в эпитаксиальном слое выше, чем в подложке. В то же время качество структуры слоя зависит от качества подложки и параметров эпитаксиального процесса. Дефекты, прорастающие с подложки, могут быть связаны со свойствами материала подложки и с обработкой поверхности пластин.

Выделяют следующие типы дефектов:

- линейная дислокация, проросшая в эпитаксиальный слой;
- дефекты, зарождающиеся на примесных преципитатах, расположенных на поверхности подложки;
- примесные преципитаты, возникшие во время роста эпитаксиального слоя;
- бугорки на поверхности, возникающие из-за неудовлетворительных условий процесса или плохого исходного состояния поверхности;
- дефекты упаковки, проросшие в эпитаксиальный слой.

Особенно важную роль эпитаксия играет в технологических процессах производства СБИС, элементной базой которых являются сверхбыстродействующие гетеропереходные транзисторы, имеющие сложную слоистую структуру с толщиной монокристаллических полупроводниковых слоев 2...25 нм. Для стабильности характеристик и малого разброса параметров интегральных транзисторов по пластине, определяющих выход годных кристаллов СБИС, предъявляют очень высокие требования к качеству наращиваемых полупроводниковых слоев, обеспечить которое в современной микроэлектронной технологии способна только молекулярно-лучевая эпитаксия.

### ***1.2.6. Диффузия и ионная имплантация***

Диффузией в полупроводниках называется процесс последовательного перемещения атомов примеси в кристаллической решетке, обусловленного тепловым движением.

Назначение высокотемпературной диффузии:

- формирование базовых и эмиттерных областей и резисторов в биполярной технологии,
- создание областей истока и стока в МОП-технологии,
- легирование поликристаллического кремния.

Способы диффузии: из химического источника в парообразной форме при высоких температурах, из легированных оксидов, из ионно-имплантированных слоев с последующим отжигом (проводится для активирования имплантации атомов и уменьшения числа дефектов).

Рассмотрим механизмы диффузии в твердом теле [4].

При высоких температурах в кристалле возникают точечные дефекты. Диффузия в твердом теле может быть представлена как движение атомов диффузанта\* в кристаллической решетке за счет вакансий или межузельных атомов. Варианты диффузии:

1. Механизм диффузии, когда соседний атом, будь то атом примеси или собственный атом кристалла, мигрирует на место вакансии, называется вакансионным.

2. Механизм диффузии, при котором атом переходит из одного положения в другое, не попадая при этом в узлы кристаллической решетки, называется механизмом прямого перемещения атомов по междоузлиям.

3. Движение межузельных атомов, когда в процессе перемещения они вытесняют атом решетки и замещают его, а вытесненный атом при этом становится межузельным, такое перемещение собственных или примесных атомов называют механизмом непрямого перемещения атомов по междоузлиям или эстафетным механизмом.

4. С указанным механизмом непосредственно связан и механизм, при котором межузельный атом, расположенный посередине между двумя узлами решетки, перемещается к одному из них, смещая при этом атом, расположенный в узле. Вытесненный атом становится межузельным и занимает промежуточное положение в решетке.

Сопоставление теории и эксперимента обнаружило, что диффузия примесей элементов третьей и пятой групп таблицы Менделеева происходит по вакансионному механизму. Элементы первой и седьмой групп, имеющие малый ионный радиус, относятся к быстродиффундирующим примесям, и механизм диффузии осуществляется по второму варианту.

---

\* Примеси, вводимые путем диффузии, называются диффузантами (бор, фосфор и др.).

При низкой концентрации примеси процесс диффузии может быть описан простым уравнением Фика [4]. При этом коэффициенты диффузии различных элементов определяются для разных температур.

В общем случае диффузия анизотропна. Однако в кубической решетке из-за ее симметрии диффузия изотропна. Процессы изотропной диффузии характеризуются коэффициентом диффузии  $D$ , который является скалярной величиной и определяется из первого закона Фика.

Диффузия может быть общей и локальной. В первом случае она осуществляется по всей поверхности пластины, во втором – через окна в маске, выполненной из  $\text{SiO}_2$ . При общей диффузии на пластине образуется тонкий слой, отличающийся от эпитаксиального неоднородным по глубине распределением примеси. В случае локальной диффузии примесь распространяется не только в глубь пластины но и под маску (боковая диффузия).

Диффузию можно проводить однократно и многократно. При многократной диффузии необходимо учитывать, что концентрация каждой новой примеси должна превышать концентрацию предыдущей (рис. 1.37, 1.38).

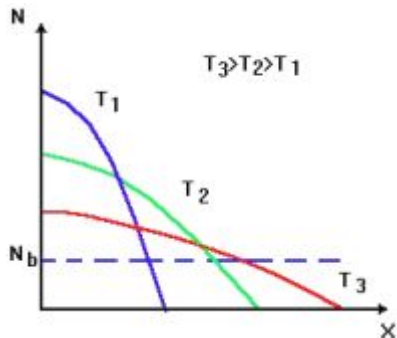


Рис. 1.37. Профиль легирования

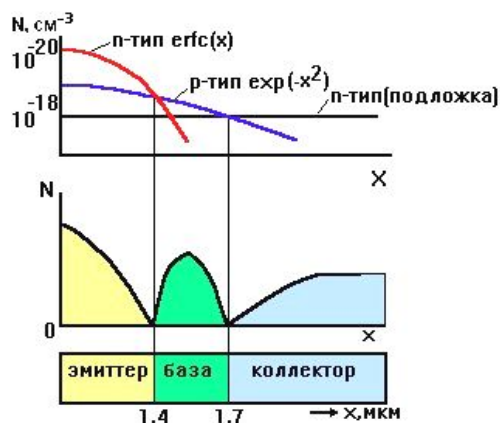


Рис. 1.38. Формирование областей базы и эмиттера биполярного транзистора

Примеси внедряются газотранспортными реакциями с помощью однозонных либо двухзонных диффузионных печей. Для жидких и газообразных источников диффузанта используются однозонные печи (рис. 1.39).

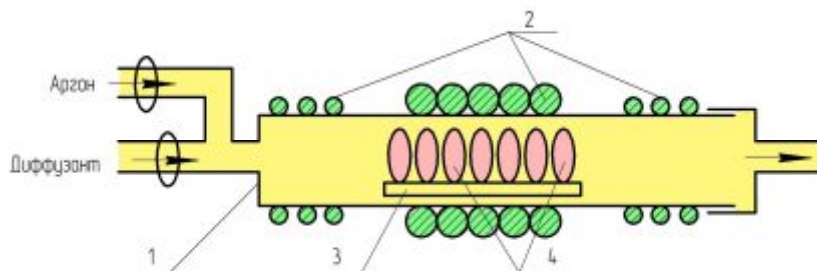


Рис. 1.39. Схема рабочей камеры диффузионной печи

Камера представляет собой кварцевую (или керамическую) трубу 1, снабженную резистивными нагревателями 2 (три секции с независимым регулированием температуры). Крайние секции поддерживают малый градиент температуры, обеспечивающий средней секции рабочую температуру до  $1250^\circ\text{C}$  с высокой точностью (до  $\pm 0,25^\circ\text{C}$ ). Именно в этой части камеры на кварцевом (или керамическом) держателе 3 располагаются обрабатываемые пластины кремния 4, имеющие на рабочей поверхности оксидную маску. При выполнении загонки примеси или одностадийного процесса диффузии в камеру из внешне-

го источника непрерывно подается диффузант, представляющий смесь легирующей примеси (акцептор-бор или донор-фосфор) с транспортирующим газом (аргон).

Двухзонные печи используются в случае твердых диффузантов. В подобных печах имеются две высокотемпературные зоны: одна для испарения источника диффузанта, вторая собственно для диффузии. Температура во второй зоне, где атомы диффузанта внедряются в пластины, выше, чем в первой. При разгонке примеси в камеру непрерывно подается только аргон, поддерживающий чистоту рабочей зоны. Побочные продукты процесса на выходе собираются специальными сборниками. В зависимости от диаметра одновременно может обрабатываться до трех десятков пластин.

Результаты процесса диффузии можно проконтролировать измерением глубины  $p$ - $n$ -перехода и поверхностного сопротивления диффузионного слоя. Глубину  $p$ - $n$ -перехода обычно определяют химическим окрашиванием отшлифованного под небольшим  $1...5^\circ$  углом образца в смеси 100 мл плавиковой кислоты (49%) и нескольких капель азотной кислоты. Если образец, обработанный в этом растворе, выдержать на ярком свете 1...2 мин, то область  $p$ -типа будет выглядеть темнее по сравнению с областью  $n$ -типа проводимости. С помощью интерферометра глубина  $p$ - $n$ -перехода может быть измерена с высокой точностью в пределах от 0,5 до 100 мкм.

Величину поверхностного сопротивления диффузионного слоя  $R_s$  можно рассчитать по формуле

$$R_s = V \cdot C / I,$$

где  $V$  – измеренная величина постоянного напряжения,  $I$  – величина постоянного тока,  $C$  – коэффициент коррекции, зависящий от геометрии образца и расстояния между электродами. Его величина изменяется от 1 до 4,5. Средняя величина поверхностного сопротивления диффузионного слоя  $R_s$  связана с глубиной  $p$ - $n$ -перехода  $x_j$  подвижностью и распределением примеси по глубине диффузионного слоя  $N(x)$  выражением

$$R_s = \left( q \cdot \mu_{\text{эфф}} \int_0^{x_j} N(x) dx \right)^{-1}.$$

Введя понятие эффективной подвижности носителей в слое  $\mu_{\text{эфф}}$ , как средней подвижности носителей, определенной в диапазоне от 0 до  $x_j$ , получим следующее выражение:

$$Rs = \left( q \cdot \int_0^{x_i} \mu \cdot N(x) dx \right)^{-1}.$$

Для задания вида зависимости  $N(x)$  используются простые диффузионные профили, такие как экспоненциальный, гауссовой и функции дополнительных ошибок.

Величина удельного сопротивления однозначно связана с поверхностной концентрацией при предполагаемом диффузионном профиле соотношением  $\rho = Rs \cdot x_j$ .

Указанные выше методы просты и дают важную информацию о диффузионном слое без использования сложных способов измерения диффузионного профиля. Однако они основаны на предположении о конкретной модели диффузии, нуждающейся в экспериментальной проверке.

Методы измерения профиля концентрации примеси: вольт-фарадных характеристик; дифференциальной проводимости; сопротивления растекания; масс-спектро스코пии вторичных ионов; резерфордского обратного рассеяния.

Ионной имплантацией (ИИ) (ионным легированием) называется процесс внедрения в полупроводниковую пластину ионизованных атомов с энергией, достаточной для проникновения в ее приповерхностные области.

Наиболее распространенным применением ИИ в технологии формирования ИС является процесс ионного легирования кремния. Часто приходится проводить имплантацию атомов в подложку, которая покрыта одним или несколькими слоями различных материалов. Ими могут быть тонкие слои как тяжелых металлов (например, Ta или  $TaSi_2$ ), так и диэлектриков. Существование многослойной структуры способно вызвать резкие перепады в профиле легирования на границе отдельных слоев. Глубина внедрения ионов зависит от их энергии и массы. За счет столкновения ионов с атомами приповерхностных слоев последние могут быть выбиты в более глубокие области легируемого материала. Такие «осколочные эффекты» способны вызвать ухудшение электрических характеристик готовых приборов. Поэтому энергию ионов ограничивают величиной 100...150 кэВ. При такой энергии глубина слоев лежит в пределах 0,1...0,4 мкм, т.е. значительно меньше глубины диффузионных слоев.



Во многих случаях для получения необходимого профиля распределения легирующей примеси в подложке применяют метод, основанный на предварительной загонке ионов с их последующей термической разгонкой. При этом имплантация проводится с малой энергией ионов.

Требование формирования  $n^+$ -слоев, залегающих на небольшой глубине, для ИС можно легко удовлетворить с помощью процесса ионной имплантации As. Мышьяк имеет очень малую длину проецированного пробега (30 нм) при проведении обычной имплантации с энергией ионов 50 кэВ.

В настоящее время доминирующую роль в микроэлектронике играют КМОП-интегральные схемы (см. п. 1.3.5). В связи с этим большое значение имеет получение мелких  $p^+$ -слоев. Такие слои очень сложно сформировать путем имплантации ионов  $B^+$ . Решение проблемы, связанной с имплантацией бора на небольшую глубину, на практике осуществляется использованием в качестве имплантируемых частиц  $BF_2$ . Диссоциация молекулы  $BF_2$  при первом ядерном столкновении приводит к образованию низкоэнергетических атомов бора. Кроме того, применение молекулы  $BF_2$  имеет преимущество при проведении процесса отжига структур.

Схема установки для ионной имплантации приведена на рис. 1.40.

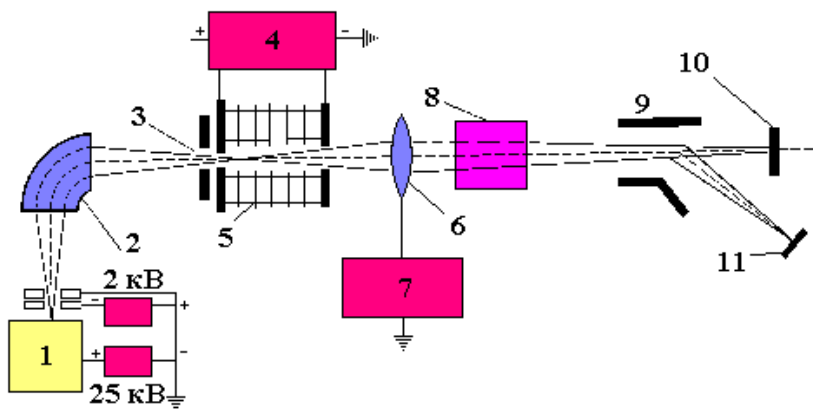


Рис. 1.40. Схема установки для ионной имплантации: 1 – источник ионов; 2 – масс-спектрометр; 3 – диафрагма; 4 – источник высокого напряжения; 5 – ускоряющая трубка; 6 – линзы; 7 – источник питания линз; 8 – система отклонения луча по вертикали и система отклонения луча; 9 – система отклонения

луча по горизонтали;  $10$  – мишень для поглощения нейтральных частиц;  
 $11$  – подложка

Магнитный масс-спектрометр 2 предназначен для отделения ненужных ионов от легирующих.

При этом управление дозой при ИИ затруднено рядом факторов. Это наличие потока нейтральных частиц, обмен энергии ионов с молекулами газов, вторичная электронная эмиссия из мишени, эффект обратного ионного распыления. Для ликвидации последствий действия этих факторов используют следующие технические приемы. Нейтральные молекулы отсеивают с помощью масс-спектрометра (его магнитное поле не отклоняет нейтральные частицы, и они не попадают в апертурную диафрагму). Кроме того, в камере поддерживается достаточно высокий вакуум, предотвращающий процесс нейтрализации ионов. Вторичную электронную эмиссию подавляют, располагая около мишени ловушку Фарадея.

Профиль распределения примеси при ионной имплантации бора различных энергий в кремний приведен на рис. 1.41. Распределение примеси отличается от диффузионного наличием максимума.

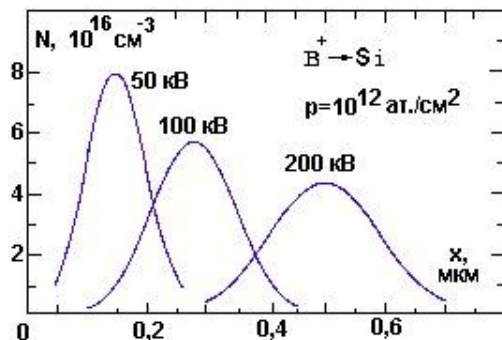


Рис. 1.41. Профиль распределения примеси при ионной имплантации

Рассмотрим дефекты, возникающие при ИИ и способы их устранения.

Эффект ионного каналирования наблюдается при попадании иона в свободное пространство между рядами атомов. Как только ион попадает в это пространство, на него начинают действовать потенциальные силы атомных рядов, направляющие его в центр канала. В результате этого ион продвигается на значительные расстояния. Та-

кой ион постепенно теряет энергию за счет слабых скользящих столкновений со стенками канала и в конце концов покидает эту область. Расстояние, проходимое ионом в канале, может в несколько раз превышать длину пробега иона в аморфной мишени. Эффект каналирования характеризуется наличием «хвостов» концентрации атомов, выявляемых с помощью метода масс-спектрометрии вторичных ионов и «хвостов» концентрации свободных носителей зарядов, обнаруживаемых при проведении электрических измерений. Попытки устранения эффекта каналирования путем ориентации кремниевой монокристаллической подложки в наиболее плотно упакованных направлениях сводят его к минимуму, но не исключают полностью. Были сделаны попытки практического использования эффекта каналирования при имплантации примеси на большую глубину. Однако в этом случае значительно затруднены управление профилем распределения имплантируемой примеси и получение воспроизводимых результатов из-за очень высоких требований к точности разориентации ионного пучка относительно основных кристаллографических направлений в подложке.

Радиационные дефекты возникают при внедрении ионов в кремниевую кристаллическую подложку. Ионы подвергаются электронным и ядерным столкновениям, однако только ядерные взаимодействия приводят к смещению атомов кремния.

Легкие ионы при внедрении в мишень первоначально испытывают в основном электронное торможение. На профиле распределения смещенных атомов по глубине подложки существует скрытый максимум концентрации. При внедрении тяжелых ионов они сразу начинают сильно тормозиться атомами кремния. Тяжелые ионы смещают большое количество атомов мишени из узлов кристаллической решетки вблизи поверхности подложки. На окончательном профиле распределения плотности радиационных дефектов, который повторяет распределение длин пробега выбитых атомов кремния, существует широкий скрытый пик. Сложная структура различных типов дефектов вдоль траектории движения иона вызвана распределением смещенных атомов кремния.

Количество атомов примеси, замещающих атомы кремния, точно соответствует количеству падающих ионов после их торможения в подложке. Однако радиационные дефекты создают большее число энергетических состояний с глубокими уровнями, чем количество имплантируемых атомов, если не производить отжиг структур после имплантации.

Природа реальных нарушений кристаллической решетки сложна и зависит от температуры, ориентации и т.д. Общая энергия ионов, вносящая вклад в смещение атомов, может быть оценена в предположении, что каналирование, тепловая диффузия и эффекты насыщения незначительны в процессе торможения.

Для того чтобы упорядочить кристаллическую решетку кремния и частично устранить неизбежные радиационные дефекты, по окончании ИИ пластину подвергают отжигу при температуре 900...1100 С. При этом профиль распределения примесей несколько меняется.

Преимущества ионной имплантации по сравнению с термической диффузией примеси сводятся к следующему:

1. Процесс не требует нагрева пластин и, следовательно, не приводит к изменению параметров ранее сформированных слоев (за счет диффузионной разгонки).

2. Так как ионный пучок перпендикулярен пластине, размеры легированной области точно соответствуют размерам окна в оксидной маске.

3. Количество введенной примеси точно дозируется (контролируется в процессе облучения).

Недостатком процесса ионной имплантации является то, что при постоянной энергии ионов невозможно получить глубоко залегающий переход с одновременным присутствием примеси на поверхности. В связи с этим на практике прибегают к одному из двух вариантов (рис. 1.42):

1. Ступенчатый процесс. Непрерывное и глубокое распределение примеси от поверхности до перехода создается несколькими ступенями легирования при различных энергиях, причем первый (глубокий) профиль обеспечивает заданную глубину залегания  $p$ - $n$ -перехода  $x_n$ , а последний (у поверхности) – необходимую поверхностную концентрацию  $N_0$  (рис. 1.42, а).

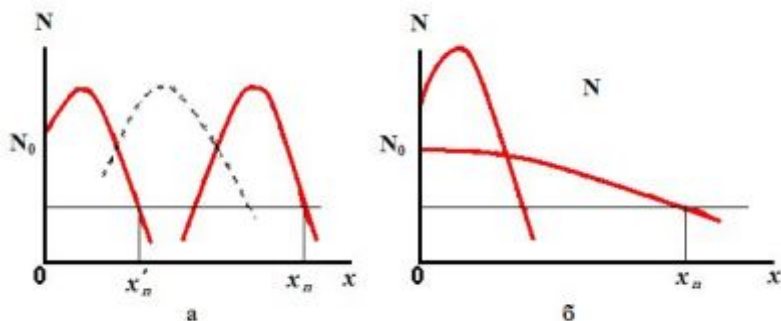


Рис. 1.42. Формирование глубоких профилей:  
 а – ступенчатый процесс; б – комбинирование имплантационной загонки  
 с диффузионной разгонкой

2. Комбинированный процесс. Имплантационная загонка примеси при низкой энергии обеспечивает необходимую дозу легирования  $Q$  и присутствие примеси на поверхности, а диффузионная разгонка – заданную глубину залегания  $p$ - $n$ -перехода  $x_n$  (рис. 1.42, б).

### 1.3. Элементы полупроводниковых ИС

#### 1.3.1. Изоляция элементов полупроводниковых ИС

Разработка способов электрической изоляции элементов полупроводниковых ИС – фундаментальное открытие в технологии изготовления микросхем.

Для изоляции элементов в полупроводниковых ИС применяются три способа: обратносмещенными  $p$ - $n$ -переходами, диэлектрическими областями и комбинацией диэлектрика и  $p$ - $n$ -перехода. Каждый из этих методов можно реализовать различными способами.

Изоляция элемента **обратносмещенным  $p$ - $n$ -переходом** сводится к осуществлению двух встречновключенных диодов между изолируемыми элементами (рис. 1.43). Для того чтобы оба диода находились под обратным смещением, на положку подают отрицательный потенциал. Изоляция  $p$ - $n$ -переходом хорошо вписывается в технологический процесс создания ИС на биполярных транзисторах, однако имеет и недостатки: наличие обратных токов, барьерных емкостей, относи-

тельно низкую стабильность работы ИС в рабочем диапазоне температур, пониженную стойкость к радиации [12].

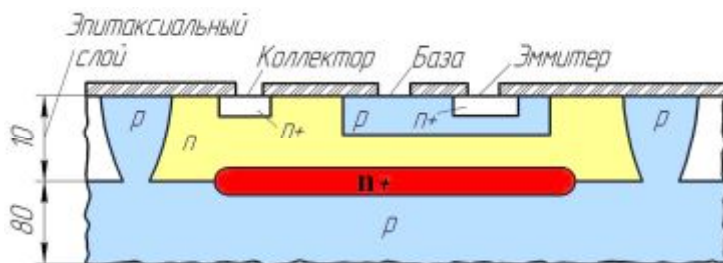


Рис. 1.43. Методы изоляции интегрального транзистора  $p$ - $n$ -переходом (вертикальные размеры увеличены по сравнению с горизонтальными)

При изготовлении ИС на биполярных транзисторах, изолированных  $p$ - $n$ -переходом, в зависимости от способа формирования изолирующих областей, наибольшее распространение получили следующие типовые технологические процессы [5]:

- стандартная планарно-эпитаксиальная технология с использованием разделительной диффузии;
- КИД-технология, основанная на коллекторной изолирующей диффузии;
- БИД-технология, основанная на базовой изолирующей диффузии и др.

Стандартная планарно-эпитаксиальная технология заключается в том, что транзисторные структуры формируются локальной диффузией в эпитаксиальном слое  $n$ -типа, нанесенном на пластину  $p$ -типа, а изолирующие области создаются путем проведения разделительной или изолирующей диффузии на всю глубину эпитаксиального слоя (обычно не более 5...10 мкм). Островки  $n$ -типа, полученные в эпитаксиальном слое после разделительной диффузии, называются карманами. В этих карманах далее создают необходимые элементы – транзисторы, резисторы, конденсаторы.

Сущность КИД-технологии заключается в том, что коллекторные контактные области  $n^+$ -типа формируются на всю глубину эпитаксиального слоя (рис. 1.44). В результате скрытый  $n^+$ -слой вместе с разделительными  $n^+$ -слоями образует область коллектора. По сравнению со стандартной, КИД-технология проще в выполнении, плотность реализации элементов в 1,5...2 раза больше, однако получаются

меньшие пробивные напряжения коллекторного перехода и большие значения коллекторной емкости.

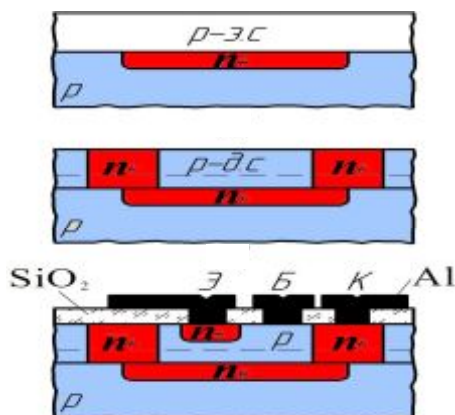


Рис. 1.44. Последовательность формирования полупроводниковой ИМС по КИД-технологии (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

В БИД-технологии формирование изолирующих и базовых областей транзисторов совмещено, т.е. осуществляется одновременно. Изоляция достигается за счет приложения к изолирующим областям отрицательного напряжения, в результате чего область объемного заряда изолирующего  $p$ - $n$ -перехода расширяется до смыкания с подложкой  $p$ -типа. Несмотря на то, что БИД-технология проще КИД-технологии, она имеет ограниченное применение, так как для ИС, выполненных по БИД-технологии, требуется дополнительный источник питания для обратного смещения изолирующих областей.

При изготовлении биполярных ИС с **диэлектрической изоляцией** каждый элемент структуры изолируется слоем диэлектрика. При комнатной температуре токи утечки при диэлектрической изоляции на 3...5 порядков меньше, чем обратные токи  $p$ - $n$ -перехода, паразитные емкости на порядок меньше, чем при изоляции  $p$ - $n$ -переходом. Несмотря на указанные преимущества, диэлектрическая изоляция технологически более сложна.

Для создания изолирующих областей применяют оксид и нитрид кремния, поликремний, стекло, ситалл, а также воздушную изоляцию.

В зависимости от материала и способа изготовления используют [5] ЕРИС-, декаль- и КНС-технологии.

ЕРИС-технология основана на получении изолирующих областей из слоев оксида или нитрида кремния и поликристаллического крем-

ния. Базовые этапы этого процесса приведены на рис. 1.45. Основную трудность в данном процессе представляет прецизионная шлифовка монокремниевой пластины (погрешность шлифовки 1...2 мкм).

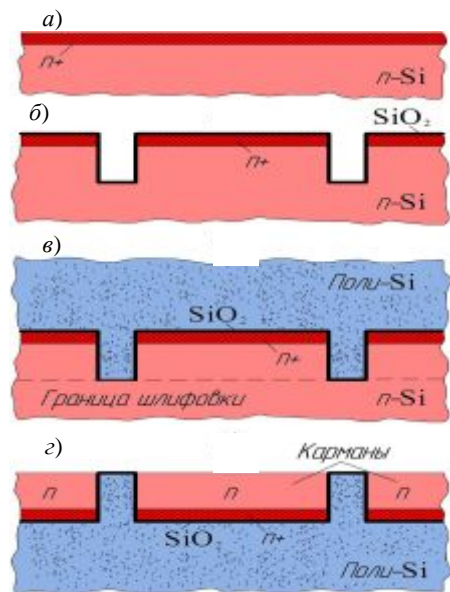


Рис. 1.45. Метод диэлектрической изоляции (EPIC-процесс): а – исходная структура; б – травление канавок и окисление; в – напыление поликристаллического кремния; г – конечная структура (карманы со скрытым  $n^+$ -слоем) (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

Декаль-технология основана на создании изоляции воздушными зазорами, с помощью которых элементы ИС отделены друг от друга с боковых сторон и при этом удерживаются на едином конструктивном основании (рис. 1.46).

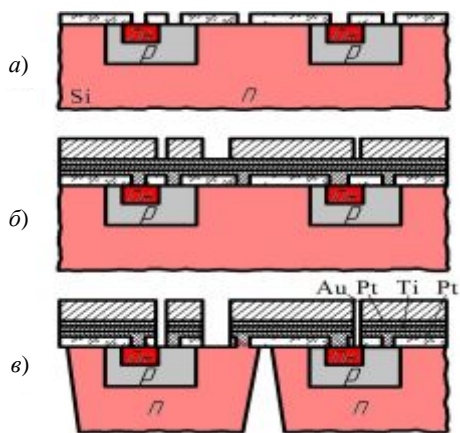


Рис. 1.46. Изготовление биполярных ИМС с изоляцией воздушными зазорами и балочными выводами: а – формирование элементов; б – изготовление балочных выводов; в – локальное травление (вертикальные размеры значительно увеличены по сравнению с горизонтальными)



Технология «кремний на сапфире» (КНС) предусматривает создание изолированных островков кремния с помощью избирательного травления эпитаксиального слоя монокремния, выращенного на сапфировой подложке. Далее происходит формирование в этих островках элементов ИС по обычной планарной технологии (рис. 1.47). КНС-технология применима для изготовления биполярных и МОП-ИС. Недостатком метода является рельефность поверхности, затрудняющая выполнение металлической разводки.

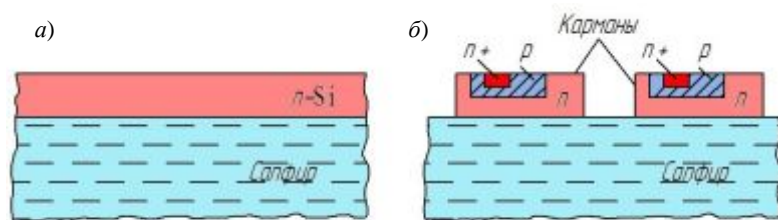


Рис. 1.47. Технология «кремний на сапфире» (КНС): *а* – исходная структура; *б* – рельефные карманы (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

В основу изготовления полупроводниковых ИС на биполярных транзисторах с **комбинированной изоляцией** положены процессы, обеспечивающие формирование элементов с изоляцией *p-n*-переходами вертикальных боковых областей, а диэлектриком – их горизонтальных участков. Обычно для боковой изоляции используют оксид и нитрид кремния.

Основные технологические процессы изготовления биполярных ИС с комбинированной изоляцией элементов [5]: изопланарная, эпитанарная и полипланарная технологии.

Техпроцесс изопланарной технологии основан на использовании кремниевых пластин с тонким эпитаксиальным слоем и селективного локального термического окисления кремния на всю глубину эпитаксиального слоя. Это обеспечивается свойствами нитрида кремния  $\text{Si}_3\text{N}_4$ , который препятствует превращению кремния в  $\text{SiO}_2$  в местах, где  $\text{Si}_3\text{N}_4$  служит защитным слоем. В результате эпитаксиальный *n*-слой оказывается разделенным на отдельные карманы *n*-типа, боковые поверхности которых изолированы диэлектриком (рис. 1.48). При подобном методе изоляции плотность компоновки элементов больше

и частотные и переходные характеристики транзисторов более высокие.

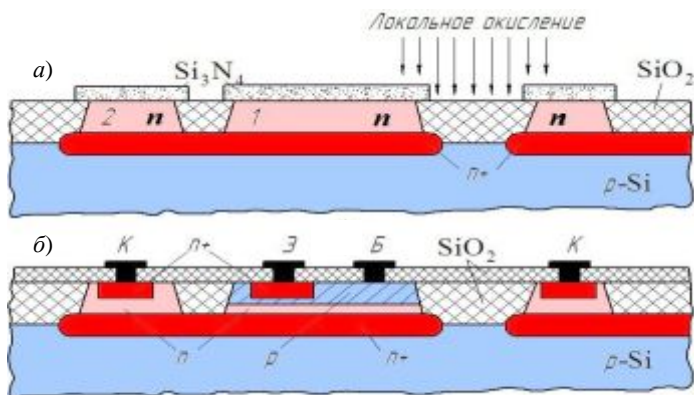


Рис. 1.48. Изопланарная технология: *а* – структура до базовой диффузии; *б* – конечная структура транзистора

Эпипланарная технология – разновидность изопланарного процесса, в котором изменена последовательность формирования структур. Процесс основан на локальном селективном эпитаксиальном наращивании кремния в окнах толстого оксида кремния (рис. 1.49). Технология позволяет реализовать транзисторы с малыми паразитными связями, что перспективно для ВЧ-микроэлектроники.

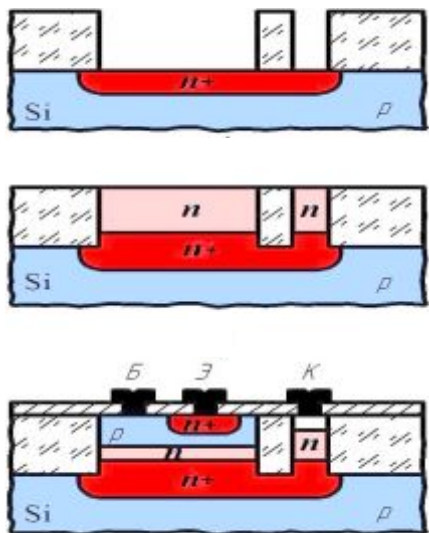


Рис. 1.49. Последовательность формирования полупроводниковой ИС по эппланарной технологии (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

Техпроцесс полипланарной технологии основан на сквозном вертикальном анизотропном протравливании кремния с ориентацией (110) (рис. 1.29, б). В результате в эпитаксиальном слое формируются V-образные разделительные области межэлементной изоляции (рис. 1.50). Полученную после травления рельефную поверхность защищают двойным слоем  $\text{SiO}_2\text{-Si}_3\text{N}_4$ , а на поверхности выращивают поликремний, лишнюю часть которого удаляют полированием до слоя  $\text{Si}_3\text{N}_4$ . Области транзисторов формируют по обычной технологии. Площадь изоляции элементов меньше чем в ИС, выполненных по изопланарной технологии. При использовании метода реактивного ионного травления можно уменьшить ширину V-образной канавки. Такой метод называется изоляцией U-образными канавками.

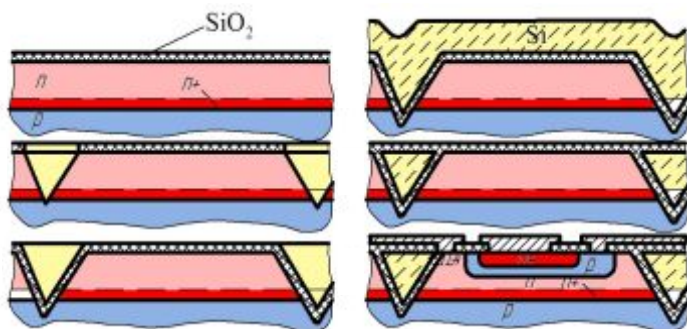


Рис. 1.50. Последовательность формирования изолированных областей в полипланарной структуре (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

### 1.3.2. Интегральные $n$ - $p$ - $n$ -транзисторы

Основу биполярных ИС составляют  $n$ - $p$ - $n$ -транзисторы.

Конфигурации  $n$ - $p$ - $n$ -транзисторов, выполненных по стандартной планарно-эпитаксиальной технологии, в плоскости пластин имеют несколько вариантов. Первая конфигурация называется *асимметричной*, в ней  $I_K$  протекает к эмиттеру только в одном направлении (справа) (рис. 1.51, а) [12].

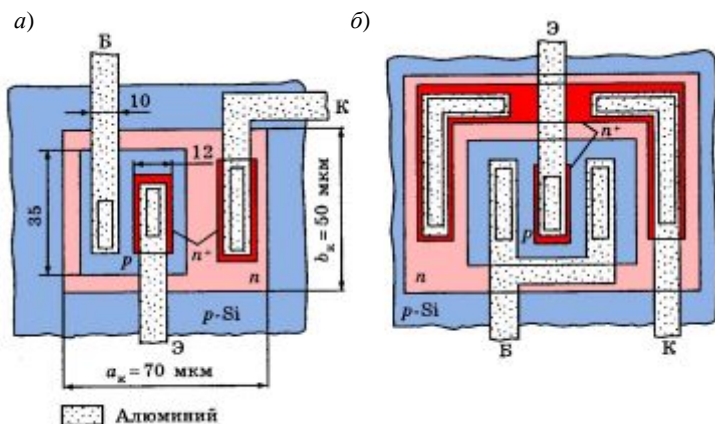


Рис. 1.51. Конфигурация (топология) транзисторов: а – асимметричная; б – симметричная

Вторая конфигурация симметричная, в ней  $I_k$  протекает к эмиттеру с трех сторон. Соответственно  $r_{кк}$  в три раза меньше, чем у асимметричного транзистора. Типичные параметры  $n$ - $p$ - $n$ -транзисторов приведены в табл. 1.4 [12].

Т а б л и ц а 1.4

Параметры  $n$ - $p$ - $n$ -транзисторов

Параметр	Номинал	Допуск $\delta$ , %
Коэффициент усиления, $B$	100...200	$\pm 30$
Предельная частота $f$ , МГц	200...500	$\pm 20$
Коллекторная емкость $C_k$ , пФ	0,3...0,5	$\pm 10$
Пробивное напряжение, В:		
$U_{кб}$ ,	40...50	$\pm 30$
$U_{об}$	78	$\pm 5$

Рассмотрим типовой технологический процесс производства  $n$ - $p$ - $n$ -транзисторов.

Для изготовления биполярных ИС наиболее широко применяют планарно-эпитаксиальную технологию. В ней коллекторные области создаются эпитаксиальным наращиванием слоя Si, базовые и эмиттерные – диффузией легирующих примесей в эпитаксиальный слой. Выводы всех эмиттеров находятся на поверхности плоскости в плане, поэтому технология называется «планарная». Для уменьшения горизонтального сопротивления коллекторного слоя создается методом диффузии так называемый, низкоомный скрытый  $n^+$ -слой, расположенный на дне кармана. Этот слой, кроме того, обеспечивает большой инверсный коэффициент усиления транзистора и меньший избыточный заряд в коллекторной области.

Будем считать, что в начале технологического цикла имеется пластина кремния, прошедшая механическую и химическую обработку. В этой пластине групповым методом необходимо изготовить транзисторы со структурой, показанной на рис. 1.43.

Этапы техпроцесса [5]:

- процесс окисления кремния  $SiO_2$ ;
- 1-я ФЛ для вскрытия окон в  $SiO_2$ ;
- диффузия сурьмы или мышьяка для образования  $n^+$ -области (для уменьшения  $r_{зк}$  от 150 Ом до 70 Ом);
- удаление  $SiO_2$  и эпитаксиальное наращивание  $n$ -Si,  $H = 8-10$  мк;
- термическое окисление кремния для образования  $SiO_2$ ;
- 2-я ФЛ для формирования окон под разделительную диффузию;
- разделительной диффузией бора формирование в две стадии изолирующих областей  $p$ -типа;



Структура многоколлекторного транзистора (МКТ) не отличается от структуры МЭТ (рис. 1.53). Отличие МКТ от МЭТ – в инверсном режиме работы. МКТ составляют основу цифровых ИС – И<sup>2</sup>Л (интегральная инжекционная логика).

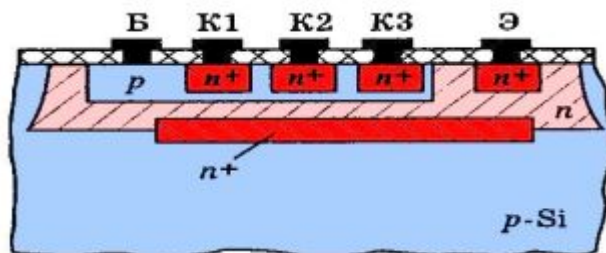


Рис. 1.53. Многоколлекторный транзистор ИС (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

Появление весьма эффективной интегрально-инжекционной логики способствовало разработке биполярного транзистора со встроенным инжектором (рис. 1.54, а). Транзисторы логики состоят из горизонтального транзистора Т1 *p-n-p*-типа, выполняющего функции генератора тока, и вертикального транзистора тока Т2 *n-p-n*-типа, выполняющего функции инвертора.

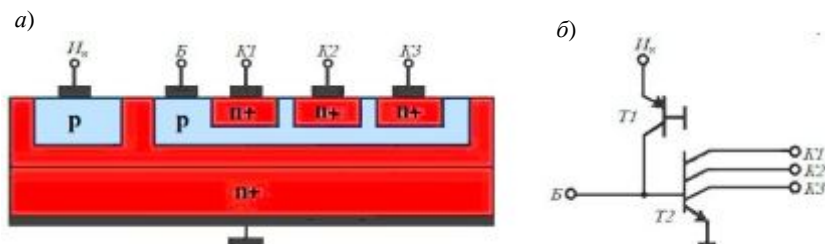


Рис. 1.54. Структура биполярного транзистора для И<sup>2</sup>Л (а) и схема его включения (б) (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

Оба транзистора реализованы в одном кристалле так, что базовая область транзистора Т1 соединяется с эмиттерной областью транзистора Т2, а коллекторная область Т1 – с базовой областью Т2. Эмиттерная область Т1 называется инжектором носителей и подключается к источнику питания. Транзистор Т1 может быть многоэмиттерным, а

транзистор Т2 всегда является многоколлекторным, электроды которого – логические выходы.

Транзисторы с подобной структурой обладают малыми паразитными емкостями, небольшим перепадом уровней сигналов, в них отсутствует процесс накопления зарядов в базовой области. Это обуславливает высокое быстродействие транзисторной структуры. Интегральные схемы на транзисторах И<sup>2</sup>Л типа отличаются высокой степенью интеграции и низким уровнем потребляемой мощности.

### 1.3.3. Интегральные диоды и стабилитроны

В варианте I в качестве диода можно использовать любой из двух *p-n*-переходов транзистора, эмиттерный или коллекторный, т.е. применить диодное включение интегрального транзистора.

Типичные параметры различных вариантов диодного включения транзисторов, где на первом месте стоит обозначение анода, на втором – катода, приведены в табл. 1.5.

Т а б л и ц а 1.5

**Параметры диодного включения транзисторов**

Параметр	Тип диода				
	БК-Э	Б-Э	БЭ-К	Б-К	Б-ЭК
$U_{пр}$ , В	7...8	7...8	40...50	40...50	7...8
$I_{обр}$ , нА	0,5...1	0,5...1	15...30	15...30	20...40
$C_{диода}$ , пФ	0,5	0,5	0,7	0,7	1,2
$t_{пер.изотк. в закр}$ , нс	10	50	50	75	100

Оптимальными вариантами включения являются БК-Э, Б-Э.

В варианте II в ИС в качестве диодов используются отдельные элементы *n-p-n*- и *p-n-p*-структур. Наиболее широкое применение нашли *p-n*-переходы Э-Б и К-Б.

В качестве диода используются области базы и коллектора структуры *n-p-n*, изолированной слоем оксида (рис. 1.55, а), области базы и эмиттера планарно-эпитаксиальной *p-n-p-n*-структуры, изолированной разделительной диффузией.

Для пленочных ГИС (МСБ) диоды могут изготавливаться отдельно от всей схемы на полупроводниковом кристалле по диффузионной технологии.



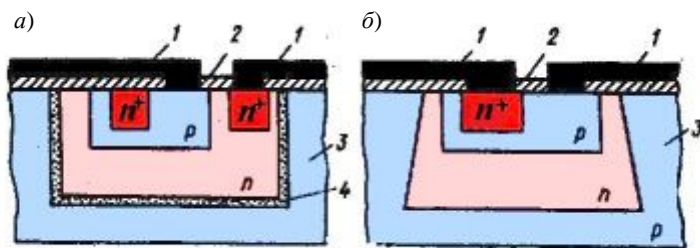


Рис. 1.55. Использование в качестве диодов элементов  $p$ - $n$ - $p$ - и  $n$ - $p$ - $n$ -структур: 1 – металлические контакты; 2 – защитная пленка; 3 – полупроводниковый кристалл; 4 – изолирующий слой (вертикальные размеры увеличены по сравнению с горизонтальными)

Последовательность операций изготовления подобных диодов следующая [9,12]:

- исходная пластина окисляется ( $\text{SiO}_2$ );
- производится ФЛ 1 для формирования окон диффузии;
- диффузия акцепторной примеси, т.е. создание  $p$ -областей;
- производится ФЛ 2 для формирования окон;
- диффузия донорной примеси, т.е.  $n^+$ -области;
- производится ФЛ 3 для формирования окон в  $\text{SiO}_2$  над локальными областями  $p$ - и  $n^+$ -типа;
- осаждение омических контактов;
- скрайбирование на кристаллы.

В варианте III интегральные МОП-транзисторные диоды формируются на базе  $p$ - $n$ -переходов транзисторов с индуцированным каналом в подложках разного типа электропроводности (рис. 1.56).

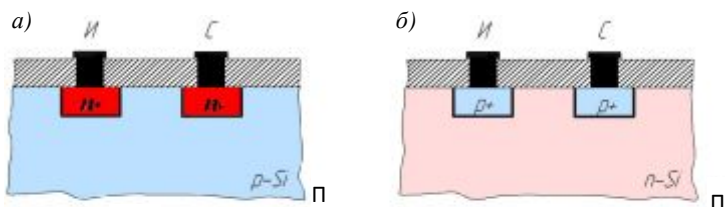


Рис. 1.56. Формирование диодов в МДП-транзисторных структурах типа И – П и С – П ( $n^+$ - $p$ ) в  $p$ -кремниевой подложке (а) и И – П и С – П ( $p^+$ - $n$ ) в  $n$ -кремниевых подложках (б) (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

В качестве стабилитрона, если необходимы напряжения стабилизации  $U_{ст} = 5 - 10$  В, используется обратное включение диода Б-Э в режиме пробоя. Если необходимо  $U_{ст} = 3 - 5$  В, то применяют обратное включение диода [БЭ-К]. Возможны стабилитроны, рассчитанные на напряжения, равные или кратные напряжению на открытом  $p$ - $n$ -переходе,  $U \approx 0,7$  В. В таких случаях используют один или несколько последовательно включенных диодов [БК-Э], работающих в прямом направлении [12].

### 1.3.4. Полупроводниковые резисторы и конденсаторы

Для диффузионных резисторов (ДР) чаще всего используется полоска базового слоя с двумя омическими контактами (рис. 1.55). Для такой полосковой конфигурации сопротивление ДР  $R = R_s(a/b)$ , где  $R_s$  – удельное сопротивление слоя, а размеры  $a$  и  $b$  показаны на рис. 1.57.

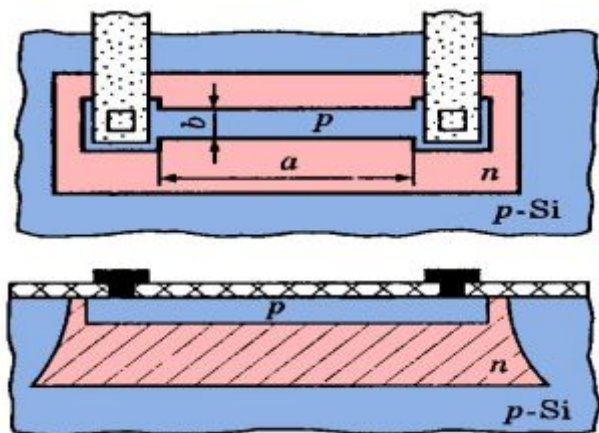


Рис. 1.57. Диффузионный резистор с полосковой конфигурацией

Длина и ширина полоскового ДР ограничены, так как длина не может превышать размеров кристалла, а ширина  $b$  ограничена возможностями фотолитографии, боковой диффузией, а также допустимым разбросом (10...20%).

При  $R_s = 200$  Ом и  $a/b = 100$  получаем типичное значение максимального сопротивления  $R_{max} = 20$  кОм. Это значение можно повы-

силь в 2...3 раза, используя не полосковую, а зигзагообразную конфигурацию ДР [12].

Температурный коэффициент сопротивления ДР, выполненного на основе базового слоя, составляет 0,15...0,30% / °С, в зависимости от значения  $R_s$ . Разброс сопротивлений относительно расчетного номинала  $\pm (15...20) \%$ . При этом сопротивления резисторов, расположенных на одном кристалле, меняются в одну и ту же сторону. Поэтому отношение сопротивлений сохраняется с гораздо меньшим допуском ( $\pm 3\%$  и менее), а температурный коэффициент для отношения сопротивлений не превышает  $\pm 0,01 \%$  / °С. Эта особенность ДР играет важную роль и широко используется при разработке ИС.

Если необходимые номиналы сопротивлений превышают 50...60 кОм, можно использовать так называемые пинч-резисторы (рис. 1.58). По сравнению с простейшим ДР, пинч-резистор имеет меньшую площадь сечения и большее удельное сопротивление (так как используется донная, т.е. слаболегированная часть  $p$ -слоя). Поэтому у пинч-резисторов удельное сопротивление слоя обычно составляет 2...5 кОм и более в зависимости от толщины. При таком значении  $R_s$  максимальное сопротивление может достигать 200...300 кОм даже при простейшей полосковой конфигурации.

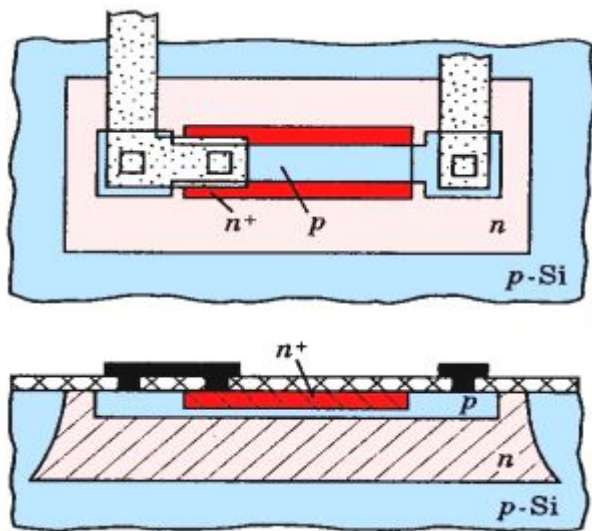


Рис. 1.58. Пинч-резистор

Недостатки пинч-резисторов: большой разброс номиналов (до 50%) из-за сильного влияния изменения толщины  $p$ -слоя, большой температурный коэффициент сопротивления ( $0,3...0,5\% / ^\circ\text{C}$ ) из-за меньшей степени легирования донной части  $p$ -слоя, нелинейность вольт-амперной характеристики при напряжениях более  $1...1,5$  В. Пробивное напряжение пинч-резисторов определяется пробивным напряжением эмиттерного перехода (обычно  $5...7$  В).

Если необходимые номиналы сопротивлений составляют  $100$  Ом и менее, то применение базового слоя и ДР нецелесообразно. Для получения ДР с малыми номиналами сопротивлений используют низкоомный эмиттерный слой. При  $R_s = 5 - 15$  Ом, свойственных этому слою, удастся получить минимальные сопротивления  $3...5$  Ом с температурным коэффициентом  $0,01...0,02\% / ^\circ\text{C}$ .

За последнее время все большее распространение получают ионно-легированные резисторы, которые в отличие от ДР получаются не диффузией, а локальной ионной имплантацией примеси.

Структура ионно-легированного резистора (рис. 1.59) такая же как ДР, но глубина имплантированного  $p$ -слоя значительно меньше глубины базового слоя и составляет всего  $0,2...0,3$  мкм. Кроме того, ионная имплантация позволяет обеспечить сколь угодно малую концентрацию примеси в слое. Оба фактора способствуют получению весьма высоких удельных сопротивлений слоя до  $10...20$  кОм. При этом номиналы сопротивлений могут составлять сотни килоом. ТКС меньше, чем у ДР, и лежит в пределах  $3...5\% / ^\circ\text{C}$ , а разброс сопротивлений не превышает  $\pm (5...10)\%$  [12].

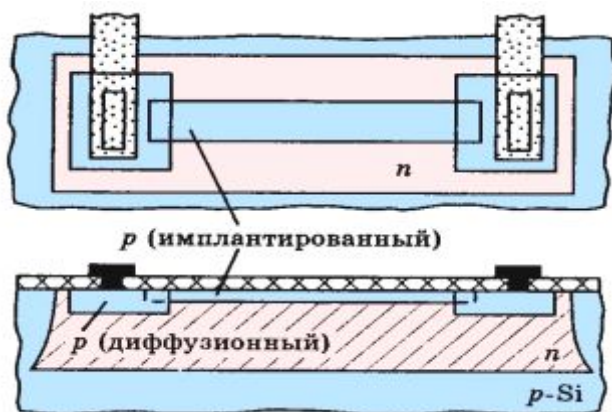


Рис. 1.59. Ионно-легированный резистор

Так как толщина имплантированного слоя мала, то к нему трудно изготовить омические контакты, поэтому по краям резистивного слоя на этапе базовой диффузии делают узкие диффузионные  $p$ -слои, к которым омический контакт осуществляется обычным способом.

В биполярных полупроводниковых ИС роль конденсаторов играют обратносмещенные  $p$ - $n$ -переходы. У таких конденсаторов хотя бы один из слоев является диффузионным, поэтому их называют диффузионными конденсаторами (ДК) [12].

В типичном ДК используется переход коллектор-база (рис. 1.60). Емкость такого конденсатора в общем случае определяется как  $C = C_{01}(ab) + C_{02}2(a+b)d$ , где  $C_{01}$  и  $C_{02}$  – удельные емкости донной и боковой частей  $p$ - $n$ -перехода. Соотношение слагаемых в правой части зависит от соотношения  $a$  и  $b$ . Оптимален квадрат ( $a = b$ ), и при этом «боковая» составляющая емкости оказывается в десятки раз меньше донной. Пренебрегая боковой составляющей, т.е. вторым слагаемым и полагая  $a = b$ , получаем  $C = C_{01}(ab) = C_{01}a^2$ .

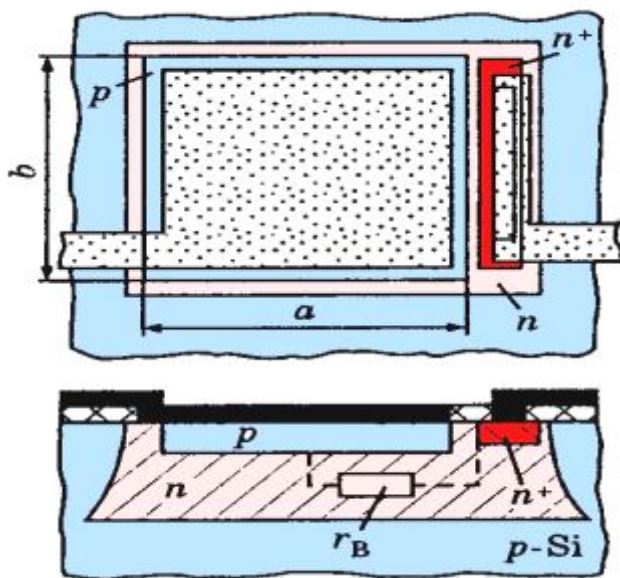


Рис. 1.60. Диффузионный конденсатор

Используя не коллекторный, а эмиттерный  $p$ - $n$ -переход, можно обеспечить в 5...7 раз бóльшие значения максимальной емкости из-за бóльшей удельной емкости эмиттерного перехода, поскольку он образован более низкоомными слоями.

Основные параметры ДК, включая технологический разброс номиналов  $\delta$ , температурный коэффициент емкости ТКЕ, пробивное напряжение  $U_{пр}$  и добротность  $Q$ , приведены в табл. 1.6 [12] для первых двух вариантов ДК с использованием коллекторного и эмиттерного переходов. Необходимым условием для нормальной работы ДК является обратное смещение  $p$ - $n$ -перехода. Следовательно, напряжение на ДК должно иметь строго определенную полярность.

Т а б л и ц а 1.6

**Типичные параметры интегральных конденсаторов**

Тип конденсатора	$C_0$ , пФ/мм <sup>2</sup>	$C_{max}$ , пФ	$\delta$ , %	ТКЕ, %/°С	$U_{пр}$ , В	$Q$ при (1 МГц)
Переход БК	150	300	$\pm 20$	-0,1	50	50–100
Переход БЭ	1000	1200	$\pm 20$	-0,1	7	1–20
МОП-структура	300	500	$\pm 25$	0,02	20	200

Емкость ДК зависит от напряжения. Это значит, что ДК, вообще говоря, – нелинейный конденсатор с вольт-фарадной характеристикой  $C(U)$ .

Интегральным конденсатором с другой структурой является МОП-конденсатор. Его типичная структура показана на рис. 1.61 [12], где над эмиттерным  $n$ -слоем с помощью дополнительных технологических процессов выращен слой тонкого (0,08...0,12 мкм) оксида. Далее при металлической разводке на этот слой напыляется алюминиевая верхняя обкладка конденсатора. Нижней обкладкой служит эмиттерный  $n$ -слой. Основные параметры МОП-конденсаторов приведены в табл. 1.6. Важным преимуществом МОП-конденсаторов по сравнению с ДК является то, что они работают при любой полярности напряжения. Однако МОП-конденсатор, как и ДК, нелинейный [12].

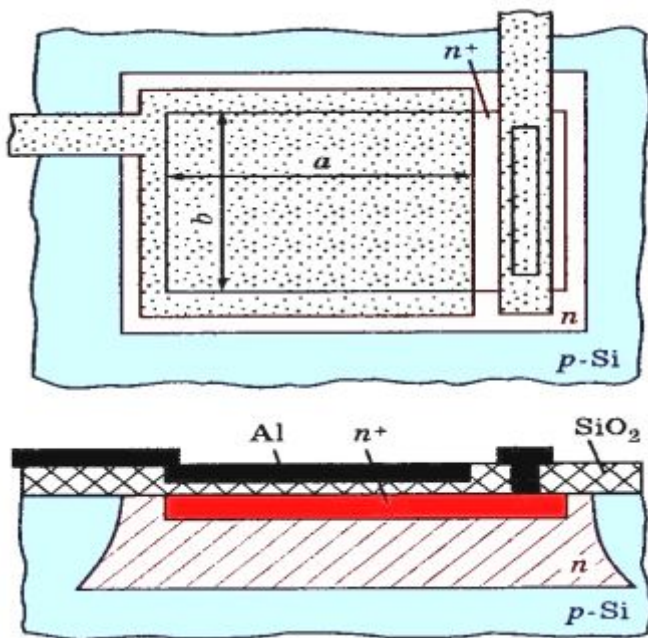


Рис. 1.61. МОП-конденсатор с диэлектриком

### 1.3.5. Интегральные МОП- и КМОП-транзисторы

Интегральные транзисторы с индуцированным каналом имеют структуру металл-диэлектрик-полупроводник (МДП) и называются МДП-транзисторами. Если диэлектрик – это диоксид кремния  $\text{SiO}_2$ , то используется название МОП-транзистор. В зависимости от типа электропроводности и вида МОП-структур различают  $p$ -канальную,  $n$ -канальную, КМОП, ВМОП, ДМОП-технологии.

Так как интегральные МОП-транзисторы до определенной степени интеграции не требуют изоляции, их структура внешне не отличается от структуры дискретных вариантов транзисторов. На рис. 1.62 приведена структура интегрального  $n$ -МОП-транзистора с индуцированным  $n$ -каналом. Отметим особенности этого транзистора как элемента микросхемы.

Микросхемы на МОП-транзисторах изготавливают по планарной технологии, в основу которой положены процессы окисления поверхности кремния, фотолитографии слоя оксида и диффузии примесей во



вскрытые окна. Для технологии изготовления МОП-ИС характерны следующие основные особенности, обусловленные конструкцией и структурой МОП-транзисторов [5]:



Рис. 1.62. Интегральный *n*-МОП-транзистор (с перекрытием затвора)  
(вертикальные размеры значительно увеличены по сравнению с горизонтальными)

1. Весь процесс изготовления сводится к формированию МОП-транзисторов и соединений между ними, поскольку МОП-структуры используют не только в качестве транзисторов, но и как резисторы и конденсаторы, т.е. практически все схемные функции реализуются на одних МОП-структурах.

2. В технологических процессах отсутствуют операции по изоляции структур, так как в МОП-ИС они не требуются из-за самоизоляции элементов.

3. Внутрисхемные соединения выполняют не только с помощью алюминиевых металлических слоев, но и высоколегированных диффузионных слоев кремния и материала затвора (молибдена, поликристаллического кремния), значительно упрощая задачу многослойной разводки.

4. Сравнительно легко в одном кристалле можно создавать МОП-транзисторы с различным типом электропроводности канала, что позволяет изготавливать МОП-ИС с большими функциональными возможностями на комплементарных структурах (КМОП-ИС).

5. Отдельные технологические операции, особенно совмещение фотошаблонов при фотолитографии, диффузия, окисление и др., требуют их прецизионного проведения. Поскольку размеры МОП-транзисторов значительно меньше биполярных, МОП-ИС можно формировать с высокой плотностью размещения элементов.

Из анализа технологических процессов изготовления биполярных и МДП-ИС следует [4], что биполярная технология примерно на 30% сложнее МОП-технологии. Для изготовления МОП-транзистора необ-



ходимы всего лишь один процесс диффузии и четыре процесса фотолитографии (под диффузию, под тонкий оксид, под омические контакты и под металлизацию). Технологическая простота, в свою очередь, обеспечивает меньший брак и меньшую стоимость. Отсутствие изолирующих карманов способствует лучшему использованию площади кристалла, т.е. повышению степени интеграции элементов.

С помощью МОП-технологии удается получить высокую помехоустойчивость схем. Благодаря сравнительно высокому напряжению включения, или пороговому напряжению МОП-транзистора, можно получить в диапазоне рабочих температур запас помехоустойчивости более 1 В. МОП-транзистор пригоден для использования в динамических схемах, так как его затвор, являющийся по существу высококачественным конденсатором, служит в качестве элемента временной памяти для входных данных.

Усовершенствование МОП-транзисторов происходило по двум главным направлениям: повышение быстродействия и снижение порогового напряжения [5]. В основе последней тенденции лежало стремление снизить рабочие напряжения МОП-транзисторов и рассеиваемую ими мощность.

Повышение быстродействия МОП-транзисторов связано, прежде всего, с возможным уменьшением емкостей перекрытия (см. рис. 1.62). Существенное (примерно на порядок) уменьшение емкостей перекрытия достигается при использовании технологии самосовмещенных затворов. Технология состоит в том, что слои истока и стока изготавливают не до, а после затвора (рис. 1.63). При этом затвор служит и маской при получении слоев истока и стока, а значит, края затвора и этих слоев будут совпадать, и перекрытие будет отсутствовать [12].

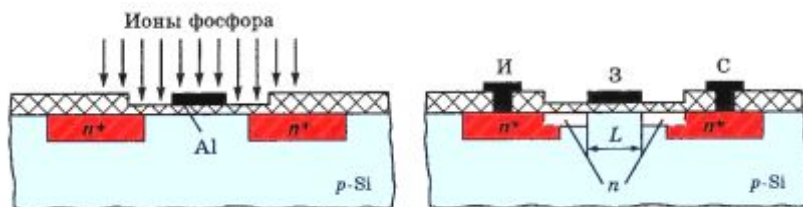


Рис. 1.63.  $n$ -МОП-транзистор с самосовмещенным затвором, полученный методом ионной имплантации (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

Последовательность технологических операций при этом следующая. Сначала проводится диффузия  $n$ -слоев, причем расстояние между ними делается заведомо больше желательной длины канала. Затем осуществляется тонкое окисление на участке между  $n$ -слоями и частично над ними. Далее на тонкий оксид напыляется алюминиевый электрод затвора, причем его ширина меньше расстояния между  $n$ -слоями. Наконец, проводится ионное легирование (имплантация атомов фосфора) через маску, образуемую алюминиевым затвором и толстым защитным оксидом. Атомы фосфора проникают в кремний через тонкий оксид и «продлевают»  $n$ -слои до края алюминиевой полоски так, что края затвора практически совпадают с краями истока и стока. Глубина имплантации составляет  $0,1 \dots 0,2$  мкм [5, 12].

В следующем варианте МОП-транзистора с самосовмещенным затвором (рис. 1.64) сначала вытравливают окно в оксиде с размерами, соответствующими всей структуре транзистора. Затем в средней части окна проводят тонкое окисление кремния в виде полоски, ширина которой равна длине будущего канала  $L$ . Далее на эту полоску напыляют поликристаллический слой кремния той же ширины, но более длинный, выходящий за границы исходного окна в оксида. Удельное сопротивление напыляемого кремния достаточно мало, так что слой поликристаллического кремния выполняет роль металлического затвора в обычных МОП-транзисторах. Далее проводят мелкую диффузию донорной примеси через маску, образуемую полоской поликристаллического кремниевого затвора и защитным оксидом, окружающим окно. В результате получают  $n$ -слои истока и стока, края которых почти совпадают с краями кремниевого затвора. В заключении всю поверхность кристалла окисляют и в этом оксиде как обычно делают окна для омических контактов, в том числе для контакта с кремниевым затвором [12].

При уменьшении паразитных емкостей МОП-транзисторов и, в первую очередь, емкости перекрытия  $C_{зс}$  возрастает быстродействие.

Переход от транзисторов с  $p$ -каналом к транзисторам с  $n$ -каналом позволил уменьшить значение  $\tau_s$  примерно в три раза благодаря увеличению подвижности носителей. Дальнейшее уменьшение величины  $\tau_s$  требует уменьшения длины канала  $L$ . Этот путь реализуется методом двойной диффузии (рис. 1.65) с транзистором, аналогичным структуре  $n$ - $p$ - $n$ -транзистора (рис. 1.43), но эмиттерный  $n$ -слой (в данном случае это слой истока) имеет почти такую же площадь, что и базовый  $p$ -слой (в данном случае это слой канала).

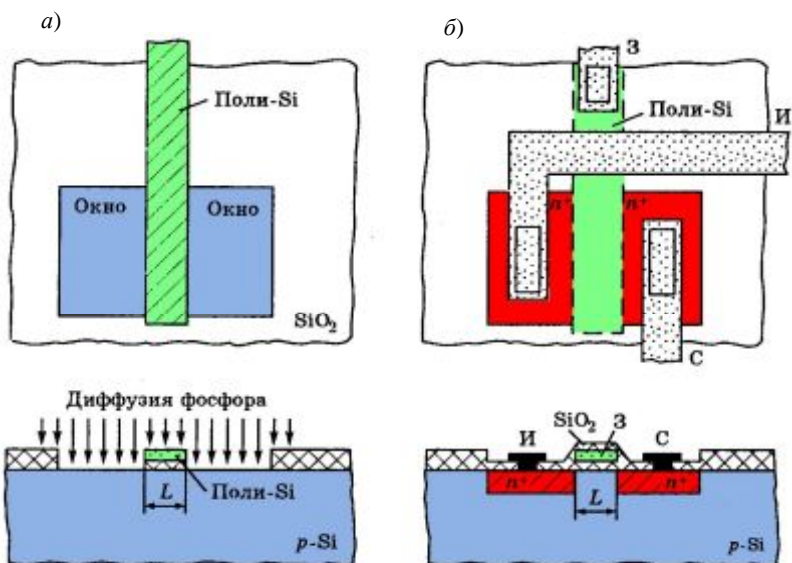


Рис. 1.64.  $n$ -МОП-транзистор с самосовмещенным поликремниевым затвором:  $a$  – этап диффузии доноров через маску, включающую слой полукристаллического кремния;  $b$  – готовая структура (после внесения защитного оксида и металлизации)

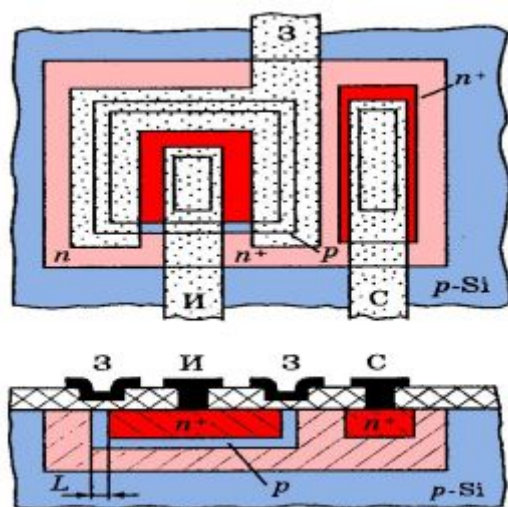


Рис. 1.65. МОП-транзистор, полученный методом двойной диффузии

Вблизи поверхности расстояние между  $n^+$ -и  $n$ -слоями играет роль длины канала  $L$ . При  $L \leq 1$  мкм (вместо 4...5 мкм у наиболее совершенных МОП-транзисторов, полученных по обычной технологии) постоянная времени  $\tau_s$  может быть менее 0,005 нс, а граничная частота  $f_s$  более 30 ГГц.

Для снижения порогового напряжения применяют МОП-транзисторы с поликремниевым затвором (рис. 1.64). В качестве затвора используется сильнолегированный кремний. Его основное преимущество – устойчивость при высоких температурах в процессе производства. Для легирования поли-Si затвора используется ионная имплантация бором. Для транзисторов характерны не только малая емкость перекрытия, но и малое пороговое напряжение 1...2 В. Это объясняется одинаковым материалом затвора и подложки – кремнием. Следовательно, контактная разность потенциалов между ними равна нулю, что и приводит к уменьшению порогового напряжения. Такой же результат дает использование молибденового затвора [12]. Также для уменьшения порогового напряжения можно заменить тонкий оксид  $\text{SiO}_2$  тонким напыленным слоем нитрида кремния  $\text{Si}_3\text{N}_4$ , у которого диэлектрическая проницаемость ( $\epsilon \approx 7$ ) в полтора раза больше, чем у двуоксида кремния ( $\epsilon \approx 4,5$ ). Это приводит к увеличению удельной емкости  $C_0$ , а значит, к уменьшению соответствующих слагаемых порогового напряжения. Нитрид кремния обеспечивает и меньшие шумы, большую временную стабильность вольт-амперной характеристики и повышенную радиационную стойкость ИС.

Следует отметить, что слишком малые значения порогового напряжения (0,5...1 В и менее) в большинстве случаев неприемлемы из-за малой помехоустойчивости ИС.

Один из путей уменьшения потребляемой мощности МОП-ИС – снижение напряжения питания. Однако оно не может быть меньше учетверенного порогового напряжения. В то же время пороговое напряжение не может быть ниже 0,2 В, поскольку это приводит к увеличению подпорогового тока, который определяет потребляемую мощность в пассивном режиме. Решить это противоречие позволяют МОП-транзисторы с динамически изменяющимся пороговым напряжением (DTMOS). При уменьшении напряжения на затворе, т.е. когда транзистор переходит в пассивный режим работы, у таких транзисторов увеличивается пороговое напряжение и, следовательно, уменьшается подпороговый ток. При увеличении напряжения на затворе пороговое напряжение падает, что вызывает рост тока стока и увеличение

нагрузочной способности транзистора. Конструктивно DTMOS-транзисторы представляют собой обычный МОП-транзистор со структурой «кремний на изоляторе», у которого затвор соединен с подложкой. При этом пороговое напряжение управляется напряжением на подложке, которое автоматически уменьшается с ростом напряжения на затворе.

Рассмотренные выше структуры МОП-транзисторов имеют планарную конструкцию, ток носителей в которых переносится в горизонтальном направлении.

Транзисторы типа V-МОП относятся к типу транзисторов с вертикальным токопереносом – от расположенного в подложке истока к верхнему стоку. Эти транзисторы изготавливают путем селективного травления в исходной структуре кремния V-образных канавок (рис. 1.66) [5, 13]. Истоковая область играет роль шины земли и не требует дополнительной площади кристалла для заземления. Проводящий канал образуется в  $p$ -слое, и его длина определяется микронами, а ширина – периметром V-образного углубления. Большая ширина канала позволяет получить транзисторы с большим током и большим усилением. Область объемного пространственного заряда (ОПЗ) дает возможность увеличить пробивное напряжение транзистора и снизить значение паразитной емкости «затвор-сток». Трехмерность V-МОП-транзисторов является большим достоинством при создании объемных интегральных схем с высокой плотностью упаковки на кристалле.

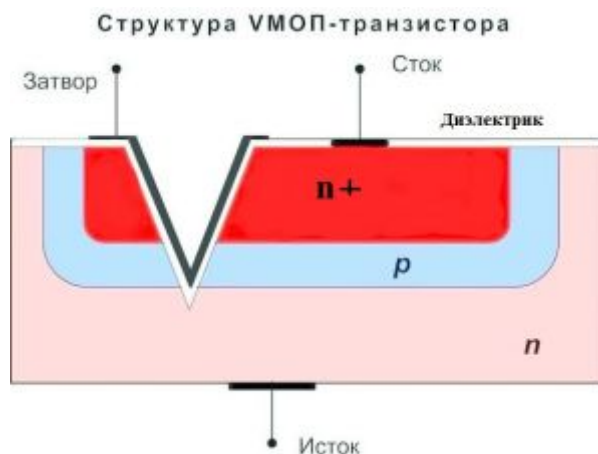


Рис. 1.66. Структура V-МОП-транзистора ИС

Дальнейшее усовершенствование МОП-ИС в части снижения мощности, потребляемой логической схемой на МОП-транзисторах одного типа электропроводности, за счет простого изменения электрического режима ухудшало быстродействие и ряд других параметров подобных микросхем. Поэтому для решения указанной задачи служат специально разработанные микросхемы, обладающие лучшими характеристиками даже при снижении их энергетического уровня. Наилучшие результаты, обеспечивающие получение высокого быстродействия и малой потребляемой мощности, дает использование комплементарных МОП-ИС (КМОП-ИС), построенных на транзисторах с различными типами электропроводности. По сравнению с МОП-ИС схемам на комплементарных транзисторах присущи следующие основные достоинства [5]:

- малая потребляемая мощность в статическом режиме;
- высокое быстродействие;
- высокая помехоустойчивость за счет большого перепада уровней логической единицы и логического нуля.

Рассмотрим принцип построения и функционирования КМОП-ИС на примере инвертора (рис. 1.67, 1.68), состоящего из двух последовательно соединенных МОП-транзисторов с каналами  $n$ - и  $p$ -типов. Истоки транзисторов подключаются к соответствующим полюсам источника питания. Транзистор  $T_1$  является ключевым, причем его исток соединен с заземленной шиной питания, а сток подсоединяется к стоку нагрузочного транзистора  $T_2$ . Подложки обоих транзисторов соединены с истоками, а затворы объединены и служат входом инвертора.

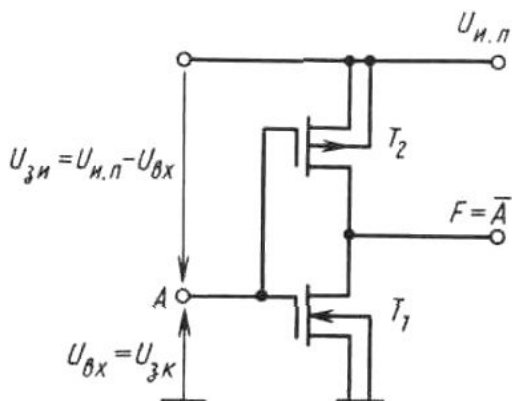


Рис. 1.67. Схема инвертора на комплементарных МОП-транзисторах

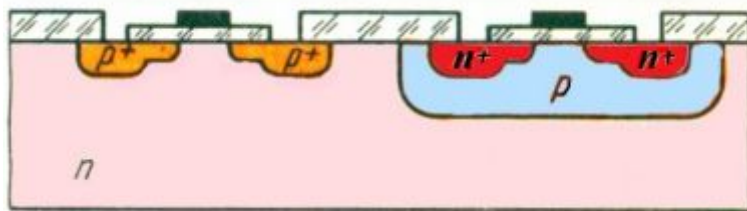


Рис. 1.68. КМОП-структура ИС, изготавливаемой по самосовмещенной технологии (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

В КМОП-ИС уровни логического нуля и логической единицы имеют экстремальные значения  $U(0) = 0$ ,  $U(1) = U_{и.п.}$ , а логический размах равен напряжению питания. Благодаря этому быстродействие КМОП-ИС оказывается выше по сравнению с обычными МОП-ИС на транзисторах с каналами одного типа электропроводности, у которых перезарядка емкости осуществляется значительно меньшими токами.

КМОП-ИС практически не потребляют мощность ни в одном из логических стационарных состояний, что обусловлено самой конфигурацией инвертора. В статическом состоянии  $n$ - и  $p$ -канальные транзисторы не могут быть открыты одновременно. Поэтому полный статический ток равен лишь току утечки закрытого транзистора. Благодаря исключительно малому потреблению энергии в режиме хранения информации КМОП-технология незаменима для создания БИС памяти, так как в большинстве систем памяти элементы в основном работают в режиме пассивного хранения.

Структуры КМОП-ИС не лишены недостатков. К их числу относится сравнительно низкое быстродействие, обусловленное малой скоростью переключения  $p$ -МОП-транзисторов из-за низкой подвижности дырок. Для повышения быстродействия ширину  $p$ -каналов необходимо увеличить в 1,5...2 раза по сравнению с шириной  $n$ -каналов, если длина каналов обоих типов минимальна. Также одним из недостатков КМОП-ИС, выполненных по традиционной технологии, является вероятность защелкивания. Вследствие своей близости друг к другу  $p$ - и  $n$ -канальные приборы вместе могут образовывать сквозные  $p$ - $n$ - $p$ - или  $n$ - $p$ - $n$ -структуры, которые ведут себя как кремниевые управляемые выпрямители (тиристоры), т.е. защелкивающиеся приборы, которые обычно срабатывают от бросков тока во входной или выходной цепи. Этот бросок тока попадает в базу  $n$ - $p$ - $n$ - или  $p$ - $n$ - $p$ -прибора, а раз открывшись, паразитная структура остается в этом со-

стоянии вплоть до выключения питания. Решение проблемы защелкивания КМОП-ИС – создание изолирующих карманов для каждого типа транзисторов.

Последовательность технологических операций при производстве КМОП-ИС приведена на рис. 1.69.

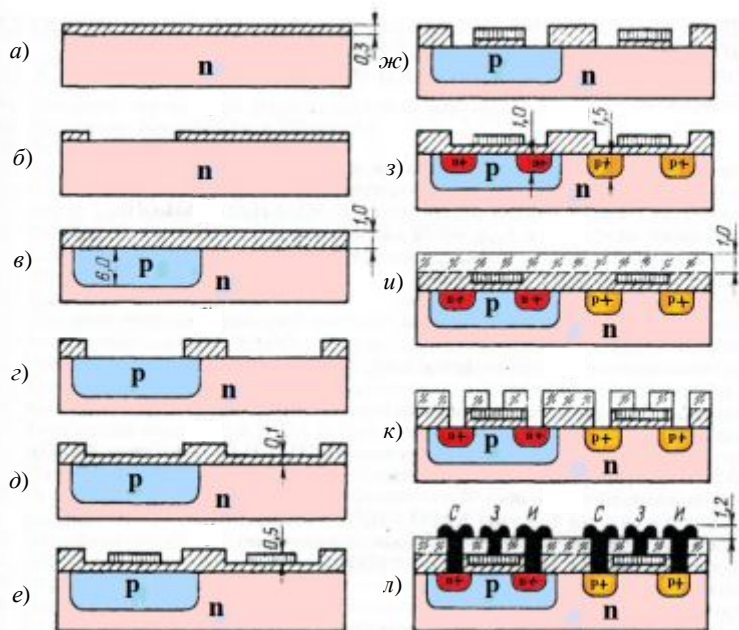


Рис. 1.69. Последовательность технологических операций при производстве КМОП-ИС с поликремниевыми затворами: а – окисление кремниевой пластины  $p$ -типа; б – фотолитография для вскрытия окон под диффузию  $p$ -типа и формирования областей размещения  $n$ -канальных транзисторов; в – ионное внедрение бора во вскрытые области, окисление и одновременная разгонка бора; г – фотолитография для вскрытия окон под области  $n$ -канальных транзисторов, диффузионных шин и охранных колец; д – формирование подзатворного оксида кремния; е – нанесение пленки поликристаллического кремния и фотолитография по поликристаллическому кремнию для формирования кремниевых затворов и шин; ж – фотолитография для вскрытия окон под легирование областей стоков и истоков  $p$ - и  $n$ -канальных транзисторов,  $p$ - и  $n$ -шин и охранных  $p$ - и  $n$ -колец и проведение загонки бора ионным легированием; з – окисление и одновременная разгонка примесей в ионно-легированных слоях; и – нанесение фосфоросиликатного стекла для межслойной изоляции; к – вскрытие окон под контакты методом фотолитографии; л – напыление алюминия и фотолитография для формирования металлических проводящих дорожек, перемычек на затворы и контактных площадок



При построении цифровых схем по КМОП-технологии большая часть потребляемой мощности затрачивается на заряд паразитной емкости изолирующего перехода в момент переключения транзистора из одного состояния в другое, а время, за которое происходит этот заряд, определяет общее быстродействие схемы. Технология «кремний на изоляторе» во многом решает указанные проблемы. Кремний на изоляторе (КНИ) (англ. Silicon on Insulator, SOI) – технология изготовления полупроводниковых ИС, основанная на использовании трехслойной подложки со структурой кремний-диэлектрик-кремний вместо обычно применяемых монокристаллических кремниевых пластин (рис. 1.70).

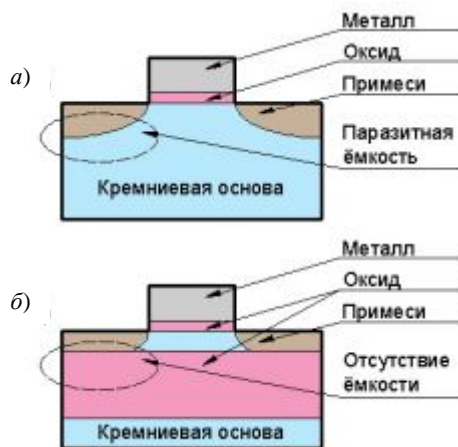


Рис. 1.70. Структуры МОП (а) и КНИ (б)

В качестве диэлектрика может выступать диоксид кремния  $\text{SiO}_2$  или, гораздо реже, сапфир (в этом случае технология называется «кремний на сапфире», или КНС). Суть технологии заключается в дополнительной имплантации кислорода в кремниевую подложку с образованием внутри полупроводника диэлектрического слоя оксида кремния. Основное преимущество технологии SOI состоит в том, что за счет тонкости поверхностного слоя и изоляции транзистора от кремниевой основы удастся многократно снизить паразитную емкость, а значит, и снизить время ее зарядки и, следовательно, потребляемую мощность.

Кроме того, традиционные кремниевые полупроводниковые технологии очень критичны к высоким рабочим температурам. В частности, при повышении температуры КМОП-структуры в ИС возникают три существенные проблемы:

- рост тока утечки КМОП-структуры за счет наличия в ней биполярных транзисторов;
- утечка через оксидную изоляцию затвора с возможностью ее разрушения;
- диффузия металлов из мест распайки выводов кристалла и металлизированных участков поверхности в полупроводник.

При этом в цифровой схеме будут наблюдаться снижение напряжения логической единицы, увеличение уровня логического нуля, снижение гистерезиса, увеличение задержки между логическими элементами и спад скорости нарастания сигналов, что, в конечном счете, приведет к потере работоспособности логической схемы. В аналоговых схемах рост тока утечки приводит к смещению всех основных ее параметров, таких как входной ток смещения, напряжение нуля, усиления, полосы пропускания и уровни шумов. Технология «кремний на изоляторе» позволяет устранить большинство источников возникновения утечек в структуре по сравнению с традиционной КМОП-технологией на кремнии. Эффект влияния созданного внутреннего оксидного слоя на составляющие тока утечки иллюстрируют рис. 1.71 и 1.72.

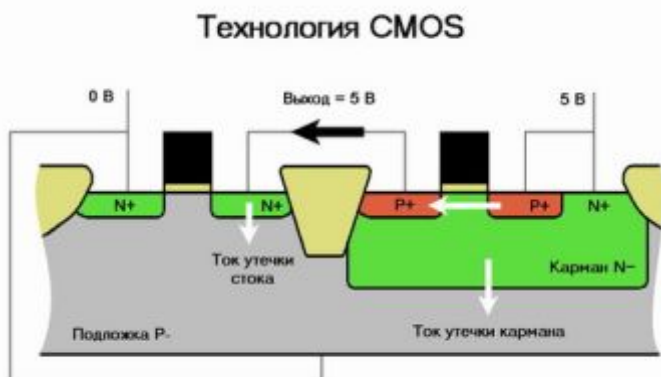


Рис. 1.71. Стандартная структура КМОП (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

## Технология SOI

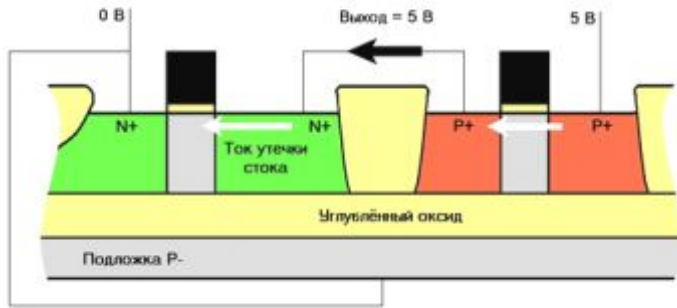


Рис. 1.72. Структура SOI (вертикальные размеры значительно увеличены по сравнению с горизонтальными)

### 1.4. Наночипы СБИС. Особенности технологии

В основе подавляющего большинства современных ИС лежит КМДП-транзистор. Если два десятка лет назад микроэлектроника в равной мере использовала и полевые, и биполярные транзисторы (последние имели явное преимущество в быстродействующих и аналоговых усилительных схемах, а первые — в некоторых цифровых и энергоэкономичных), то быстрый прогресс в технологии позволил КМДП-ИС вытеснить ИС на биполярных транзисторах почти отовсюду. Основное применение биполярных транзисторов — сверхбыстродействующие схемы для радиосвязи, однако полевой транзистор, работающий на частоте 1 ТГц (1000 ГГц), уже продемонстрирован, а современные серийные КМДП-ИС способны покрыть диапазон радиосвязи как минимум до 10 ГГц. Поэтому МДП-транзистор рассматривается как основа современной и будущей микроэлектроники еще как минимум лет десять.

Следует различать два основных направления развития индустрии производства современных КМДП-ИС. Первое — разработка архитектуры, включающая в себя выбор тех или иных функций и особенностей будущих схем, микросхемотехнику и компоновку на кристалле функциональных блоков и их элементов, которые воплощают выбранные функции. Далее следует оптимизация готовых блоков с

целью повышения производительности и надежности работы будущих схем, упрощения и удешевления их массового производства. Эти работы выполняются лишь в виде компьютерных файлов и чертежей проектов будущих микросхем, что отнюдь не исключает многократного компьютерного моделирования физической работы как отдельных блоков, так и микросхемы в целом.

Второе направление – это собственно полупроводниковые технологии производства микросхем. Сюда входят научная разработка и воплощение в кремний все более совершенных транзисторов, цепей связи между ними и прочим «обрамлением» микроструктур на кристалле, создание технологий изготовления рисунка линий и транзисторов на поверхности, новых материалов и оборудования для этого, а также manufacturability – область знаний о том, как производить микросхемы более высокого качества, более быстрые, с большим количеством годных кристаллов на пластине, меньшим числом дефектов и разбросом рабочих параметров.

Каждый технологический шаг в направлении уменьшения размеров сопряжен с ростом проблем конструирования и производства, которые приходится решать для обеспечения теоретически прогнозируемых характеристики КМДП-транзисторов. Любое улучшение одних параметров приводит к ухудшению других, причем с уменьшением размеров взаимное влияние параметров становится все более сильным. Основными проблемами микроминиатюризации МДП-транзисторов являются туннелирование через затвор, инжекция горячих носителей в оксид, прокол между истоком и стоком, утечки в подпороговой области, уменьшение подвижности носителей в канале, увеличение последовательного сопротивления между истоком и стоком, обеспечение запаса между пороговым напряжением и напряжением питания. Транзистор должен иметь слабую зависимость порогового напряжения от напряжения на стоке, от длины и ширины канала, а также большую передаточную проводимость, большое выходное сопротивление, малое сопротивление областей истока и стока и большую нагрузочную способность. Емкости затвора и  $p$ - $n$ -переходов должны быть минимальны. Разброс параметров техпроцесса, который растет с уменьшением размеров транзистора, не должен снижать процент выхода годных кристаллов.

С уменьшением длины затвора заметно возрастают быстродействие и количество транзисторов в одном кристалле (рис. 1.73). В дальнейшем полупроводниковая промышленность будет развиваться примерно в том же направлении. Производители стараются уменьшить

размеры МДП-транзисторов, так как большое количество транзисторов на кристалле позволяет, во-первых, создавать более сложные, многофункциональные и производительные микросхемы, а во-вторых, делать кристаллы компактнее, т.е. размещать больше кристаллов на одной кремниевой пластине, что в итоге снижает их себестоимость. Однако, помимо этих очевидных «геометрических» причин, существуют и другие немаловажные причины – «электрические». Дело в том, что ток, протекающий через канал открытого транзистора, зависит от приложенного напряжения с коэффициентом пропорциональности  $mZC/L$ , где  $m$  – подвижность носителей заряда (т.е. электронов или дырок),  $Z$  – ширина канала (в перпендикулярном к протеканию тока направлении),  $L$  – длина канала (в направлении протекания тока, т.е. от стока к истоку) и  $C$  – удельная (т.е. на единицу площади) емкость затвора, зависящая от толщины и материала (диэлектрической проницаемости) подзатворного диэлектрика.

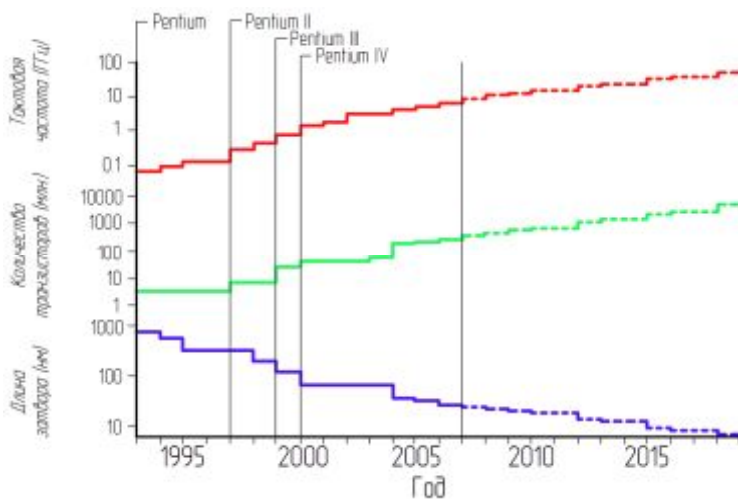


Рис. 1.73. Микроэлектронная эволюция на примере микропроцессоров *Pentium* фирмы *Intel*

Таким образом, чем короче канал, тем больше рабочий ток транзистора (при прочих равных), что позволит ему быстрее работать (например, перезаряжать паразитные емкости). С другой стороны, у транзистора с более коротким каналом можно пропорционально уменьшить и другие планарные размеры (ширину канала и пр.), не ухудшая при этом его рабочий ток, т.е. более компактный МДП-

транзистор будет работать лучше своего предшественника, поскольку с уменьшением планарных размеров уменьшаются и некоторые паразитные емкости, что влияет на увеличение максимальной (граничной) частоты  $F$  работы транзистора. Граничная частота прямо пропорциональна подвижности носителей и обратно пропорциональна квадрату длины канала. Так, для 0,13-микронных транзисторов (с реальной длиной канала около 70 нм) граничная частота составляет порядка единиц терагерц.

Для работы цифровых устройств на МДП-транзисторах важны паразитные емкости, величина рабочего тока «исток–сток» и крутизна  $S$  характеристики. Существует еще один важный параметр миниатюризации МДП-транзисторов – толщина подзатворного диэлектрика. Она напрямую влияет на крутизну  $S$ , поскольку удельная емкость  $C_0$  обратно пропорциональна толщине подзатворного диэлектрика. То есть чем тоньше слой оксида под затвором МДП-транзистора, тем у транзистора больше его  $C_0$ , крутизна  $S$  и потенциально он быстрее.

При уменьшении геометрических размеров транзисторов приходится снижать их рабочее напряжение, для текущих и ближайшего будущего микропроцессоров оно составляет 0,7...1,5 В. Однако при напряжении около 1 В уже трудно полностью «закрывать» транзисторы, и в результате увеличивается ток утечки от истока к стоку. А поскольку в новейших микропроцессорах насчитываются сотни миллионов и даже миллиард транзисторов, то суммарный ток утечки между истоком и стоком выливается в немалый паразитный ток для всей ИС. Этот эффект даже более существен, чем утечки затвора. Для технологии с минимальным размером 90 нм и напряжением питания 1,2 В плотность тока утечки «сток–исток» составляет 10...20 нА на 1 мкм ширины канала. Утечка «затвор–сток» на порядок меньше. При сложности схемы около 100 млн вентиля суммарный ток утечки составит 1...5 А, а статическая мощность может превысить динамическую. Дальнейшее уменьшение размеров и увеличение числа вентиля невозможно без специальных мер по снижению токов утечки.

Существует два схемотехнических метода снижения токов утечек. Первый предусматривает дополнительный блок управления питанием, который за счет введения в схемы памяти так называемых sleep-транзисторов отключает цепи питания неактивированных фрагментов схемы. В рамках второго метода разрабатывается библиотека логических элементов на основе транзисторов с разными порогами. В каждом вентиле определяются транзисторы, максимально влияющие на утечки схемы. Эти транзисторы реализуются в варианте с уве-

личенными пороговыми напряжениями. Первый вариант сложнее, но обеспечивает общее снижение утечек до 10 раз. Второй вариант дает общее снижение утечек примерно вдвое при снижении быстродействия на 10...15%.

Технологические методы снижения токов утечки наиболее эффективны, но сложны в реализации. Одним из выходов могло бы стать дальнейшее «утонышение» подзатворного диэлектрика, что позволило бы снизить пороговое напряжение и напряжение питания и тем самым уменьшить ток утечки «сток–исток» в закрытом состоянии, но в силу резко возрастающих при этом утечек затвора пока такой шаг оказывается неэффективным. Этот путь станет реальным с заменой оксида кремния на другой подзатворный диэлектрик с более высокой диэлектрической проницаемостью.

В современных МДП-транзисторах затвор из проводящего поликристаллического кремния отделен от канала транзистора тончайшим (толщиной всего 1,2 нм или пять атомов) слоем диоксида кремния  $\text{SiO}_2$ . Однако при толщине менее 1 нм резко (по экспоненте) возрастают туннельные токи утечки, что делает принципиально невозможным создание быстродействующих транзисторов менее определенных «горизонтальных» размеров. По сути дела, слой из диоксида кремния перестает быть препятствием для свободного дрейфа электронов, которые в таких условиях проявляют свойства уже не только частиц, но и волн, в силу чего пропадает возможность гарантированного управления состоянием транзистора. В компании Intel разработали материал, позволяющий заменить традиционный диоксид кремния в производстве микросхем. Требования к такому материалу: высокая химическая и механическая (на атомарном уровне) совместимость с кремнием, удобство производства в едином цикле традиционного кремниевого техпроцесса, но главное – низкие утечки и высокая диэлектрическая проницаемость. Материалов с диэлектрической проницаемостью 10...12 немало (конденсаторные керамики, оксиды алюминия, титана, тантала, циркония, гафния), однако тут уже важны факторы технологической совместимости материалов. И общей проблемой при использовании так называемых диэлектриков с высокой диэлектрической проницаемостью  $k$  (high- $k$ -диэлектриков) является переход из аморфного в кристаллическое состояние при относительно низких температурах, а также возрастающие утечки по границам зерен.

В результате слой диоксида кремния был заменен на более толстый слой материала (high- $k$ -материал) на базе солей редкоземельного металла гафния с высоким показателем диэлектрической проницаемо-

сти (рис. 1.74). Более толстый слой диэлектрика уменьшает ток утечки затвора и при этом уменьшается подзатворная емкость, что позволяет повысить быстродействие.



Рис. 1.74. Структуры затвора современных МДП-транзисторов

Далее был разработан высокоточный процесс нанесения high-k-материала, позволяющий формировать один молекулярный слой оксидов циркония или гафния за один цикл. Однако нанести такой материал на поверхность кремния гораздо сложнее, чем просто окислить ее. Приходится применять так называемый метод нанесения атомарных слоев, в котором используется газ, состоящий из небольших молекул, хорошо прилипающих к кремнию, но не сцепляющихся друг с другом. Сначала подложку подвергают воздействию этого газа в течение довольно длительного времени, чтобы он успел осесть на всей поверхности пластины. При последующей обработке вторым газом, который реагирует с первым, формируется слой покрытия высотой в одну молекулу. Поочередно подвергая подложку воздействию обоих газов, слой за слоем наносят изолятор требуемой толщины. Увеличение толщины подзатворного диэлектрика при пропорциональном увеличении его диэлектрической проницаемости позволяет снизить разброс параметров, связанный с колебанием толщины (ток утечки «затвор–сток», пороговое напряжение, максимальная величина тока открытого транзистора). В реальных структурах используется двух-



слоистый диэлектрик (см. рис.1.74). Первый слой – двуоксид кремния толщиной около 1 нм, полученный термическим окислением подложки. Второй слой – смесь оксидов алюминия и гафния или двуоксид гафния, получаемый осаждением из газовой фазы.

Потребовалось, однако, сменить не только диэлектрик, но и материал самого затвора – поликристаллический кремний. Дело в том, что замена диоксида кремния на high-k-диэлектрик ведет к проблемам взаимодействия с поликристаллическим кремнием. В частности, к фоновому рассеянию (электроны теряют подвижность, замедляются), а также «пиннингу» порогового напряжения транзисторов. Эти проблемы удастся устранить, если в сочетании с особым технологическим процессом использовать в качестве затвора силицид никеля NiSi, обеспечивающий хорошую проводимость. Благодаря этой комбинации материалов удастся достичь рекордной производительности транзисторов и уникально низких токов утечки, на два порядка меньших, чем при нынешних материалах. В этом случае уже не требуется использовать для борьбы с утечками значительно более дорогую технологию SOI (кремний на изоляторе), как делают некоторые другие крупные производители микропроцессоров.

В процесс изготовления кристаллов КМДП-ИС было внесено еще одно важное изменение. Оказалось, что небольшое принудительное растяжение кристаллической решетки кремния (примерно на 1%) значительно увеличивает подвижность проходящих через нее электронов, что, в свою очередь, позволяет повысить быстродействие транзисторов. Чтобы создать в кремнии механическое напряжение, его связывают с другим кристаллическим материалом – в данном случае с кремний-германиевым сплавом, имеющим несколько больший шаг кристаллической решетки (рис. 1.75).

Хотя технические детали (рис. 1.75, а, б) этой методики держатся в секрете, известно, что такой подход используют многие изготовители. Например, фирма Intel применяет напряженный кремний в улучшенной версии процессора Pentium IV, названной Prescott.

Так как КМДП-ячейка состоит из двух транзисторов *n*-МДП и *p*-МДП, соответственно и механизмы формирования напряженного кремния в этих двух случаях различны. Для *n*-МДП-транзистора используется внешнее покрытие слоем высоконапряженного нитрида кремния ( $\text{Si}_3\text{N}_4$ ), которое за счет механических напряжений немного (на доли процента) растягивает (в направлении протекания тока) кристаллическую решетку кремния под затвором, в результате чего рабочий ток канала возрастает на 10%. В *p*-МДП-транзисторах все наоборот

рот: материалом для областей стока и истока служат селективно осажденные на кремнии области из соединения кремния с германием (SiGe), что немного сжимает кристаллическую решетку кремния под затвором в направлении канала (рис. 1.75, в). Поэтому рабочий ток канала возрастает на 25%. Сочетание же обеих технологий дает 20...30%-ное увеличение тока при росте себестоимости их производства всего на 2%.

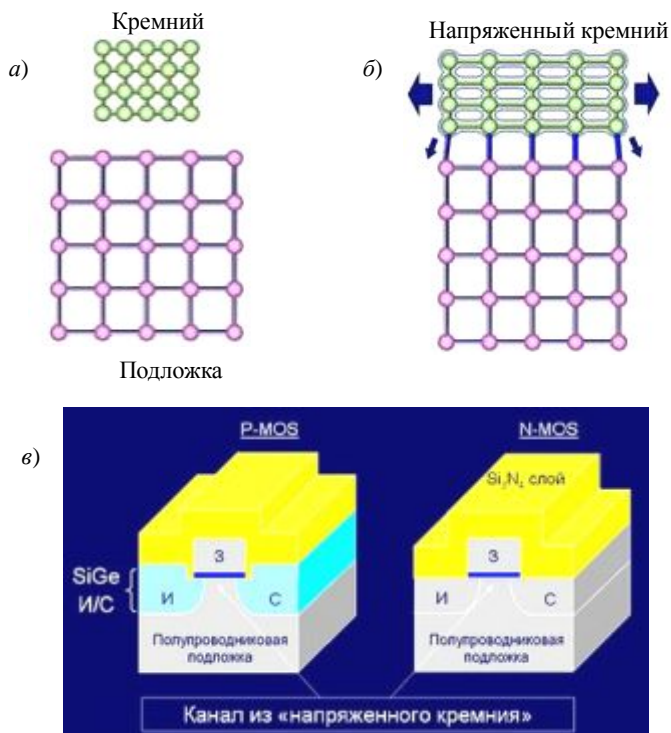


Рис. 1.75. Структура кристаллической решетки кремния: а – обычный кремний; б – напряженный кремний; в – структуры каналов *p*- и *n*-МДП-транзисторов

Рассмотрим, как были усовершенствованы технологические этапы изготовления кристаллов современных интегральных схем, например, таких как процессор Pentium IV.

Прежде чем начать процесс производства подобных ИС, необходимо получить монокремний. Традиционно его выращивают на небольшой кристаллозатравке, погруженной в ванну с расплавленным

поликремнием (см. подразд. 1.1). В результате получается массивный цилиндрический слиток, который разрезают на множество тонких полупроводниковых пластин, которые становятся подложками ИС. Увеличение диаметра пластин до 300...500 мм позволяет снизить себестоимость каждого процессора и увеличить выход продукции нужного качества. В полученных традиционным способом слитках слишком много дефектов – дислокаций в атомной решетке, которые ухудшают проводимость кремния и т.п. Поэтому сейчас приходится наносить на поверхность каждой пластины тонкий слой бездефектного монокристаллического кремния, подвергая ее воздействию кремнийсодержащего газа. Это позволяет заметно повысить быстродействие транзисторов. Еще лучших результатов можно добиться, если использовать более сложную технологию SOI и создать неглубоко под поверхностью пластины тонкий слой изолирующего оксида. Благодаря ему уменьшаются паразитные емкости между кремниевой подложкой и частями транзисторов, снижающие быстродействие и повышающие энергопотребление. Применение SOI-архитектуры помогает увеличить скорость переключения или уменьшить потребляемую мощность на 30%, что эквивалентно переходу на элементную базу следующего поколения миниатюризации. Впервые SOI-технологию стала использовать фирма IBM. Разработанный специалистами IBM метод назвали SIMOX (сокращение от Separation by Implantation of Oxygen – разделение путем внедрения кислорода). Он заключается в бомбардировке кремния разогнанными до большой скорости ионами кислорода, которые легко внедряются на относительно большую глубину, где соединяются с атомами подложки и формируют слой двуоксида кремния. Одна из трудностей этого метода состоит в том, что прохождение ионов кислорода через кремний создает множество дефектов, и после операции поверхность приходится тщательно прогревать, чтобы исправить нарушения кристаллической решетки. Есть и более серьезная проблема: внедрение кислорода происходит медленно и поэтому обходится недешево. IBM использует SOI-технологию только для дорогих микросхем.

Недавно было разработано более быстрое решение. Сначала изолирующий слой оксида формируется непосредственно на поверхности кремниевой подложки. Пластину переворачивают окисленной поверхностью вниз и накладывают на другую, необработанную подложку. Затем большую часть оказавшегося сверху кремния аккуратно удаляют. В результате остается тонкий слой кремния над изолирующей прослойкой оксида, лежащего на массивной подложке, обеспечи-

вающей механическую прочность. Далее некоторые участки диэлектрического слоя должны быть выборочно удалены, чтобы получился рисунок, определяющий топологию микросхемы. Для этого применяют литографию. В настоящее время элементы с размерами 70 нм без труда создаются с помощью ультрафиолетового излучения с длиной волны 248 нм. Методы и устройства, применяемые для решения таких задач – оптическая коррекция микрозазоров, маски с фазовым сдвигом, эксимерные лазеры. Когда размер элементов структуры меньше длины световой волны, искажения, возникающие вследствие оптической дифракции, можно заранее рассчитать и учесть. Затем остается сформировать маску такой формы, чтобы с учетом дифракции она позволяла получать на кремнии нужное изображение.

Такой подход дает возможность изготавливать транзисторы порядка 50 нм с помощью световой волны длиной 193 нм. Однако методы поправок на дифракцию применимы лишь до определенного предела. Весьма многообещающим выглядит переход к использованию света с еще меньшей длиной волны (см. п. 1.2.3), а именно применение литографии с жестким ультрафиолетом, что позволяет уменьшить размеры элементов на порядок.

Среди технологических новинок необходимо отметить также уже начавшую широко внедряться в коммерческое производство на последнем этапе изготовления разводки замену алюминия на медь. Медь – лучший проводник, чем алюминий, что позволяет уменьшить сечение межкомпонентных соединений. Кроме того, медь более стойка к электромиграции – явлению перемещения ионов металла по направлению электронного потока. Проблемой при переходе на медь являлось то, что алюминий куда лучше образует контакт с кремнием и соответственно трудности формирования топологического рисунка. Кроме того, медь – хороший диффузانت в Si и SiO<sub>2</sub>. Однако после не одного десятилетия исследований удалось найти принцип создания сверхтонкой разделительной области между кремниевой подложкой и медными проводниками, предотвращающей диффузию этих двух материалов.

По данным IBM, применение в технологическом процессе меди вместо алюминия позволяет добиться снижения себестоимости примерно на 20...30% за счет уменьшения площади чипа. Технология CMOS 7S, использующая медные соединения, позволяет, во-первых, создавать чипы, содержащие до 150...200 миллионов транзисторов, и,

наконец, просто увеличить их производительность (до 40%) за счет меньшего сопротивления проводников. Можно отметить использование семислойных медных межсоединений и специального материала с низкой диэлектрической проницаемостью (оксид, легированный кремнием) в качестве диэлектрика медных соединений во всех технологиях Intel, начиная с 0,13-микронного. Материал с низкой диэлектрической проницаемостью уменьшает величину паразитной емкости, которая возникает между медными соединениями на кристалле, что повышает скорость передачи внутренних сигналов и уменьшает энергопотребление.

Во второй половине 2007 г. корпорация Intel начала серийное производство нового поколения процессоров Intel® Core™2 и Intel® Xeon® под кодовым названием Penryn с использованием передовой 45-нанометровой производственной технологии с high-k-диэлектриками, с металлическими затворами и с улучшенной микроархитектурой. Новые двухъядерные процессоры семейства Penryn имеют более 400 миллионов транзисторов, а четырехъядерные – более 800 миллионов. Новые возможности микроархитектуры обеспечивают рост производительности без изменений тактовой частоты, а также расширенные функции управления питанием, повышающие энергосбережение. В процессорах Intel Core 2 и Intel Xeon на базе 45-нанометровой производственной технологии нового поколения с металлическими затворами используется на 30% больше транзисторов, чем в выпускаемых в настоящее время процессорах Intel на базе 65-нанометровой производственной технологии. При этом площадь кристалла у новых процессоров на 30% меньше, а уровень энергопотребления сопоставим.

Еще в 2002 г. компания Intel объявила о разработке трехмерной конструкции транзистора с тройным затвором (Tri-gate), в которой расход энергии по сравнению с традиционными планарными транзисторами более эффективен. В основе трехмерного транзистора с тройным затвором лежит трехмерная структура, похожая на приподнятую горизонтальную плоскость с вертикальными стенками (рис. 1.76). Она дает возможность посылать электрические сигналы как по «крыше» транзистора, так и по обеим его «стенам». Фактически получается не один затвор, как в планарной структуре, а сразу три (две стенки и крышка). Отсюда и название «тройной затвор» (Tri-gate). За счет подобной схемы распределения тока эффективно увеличивается площадь, доступная для прохождения тока; следовательно, снижается его плотность, а вместе с ней уменьшается и ток утечки (рис. 1.77). Тройной затвор строится на ультратонком слое полностью

обедненного кремния, что обеспечивает еще большее снижение тока утечки и позволяет транзистору быстрее включаться и выключаться при значительном снижении энергопотребления.

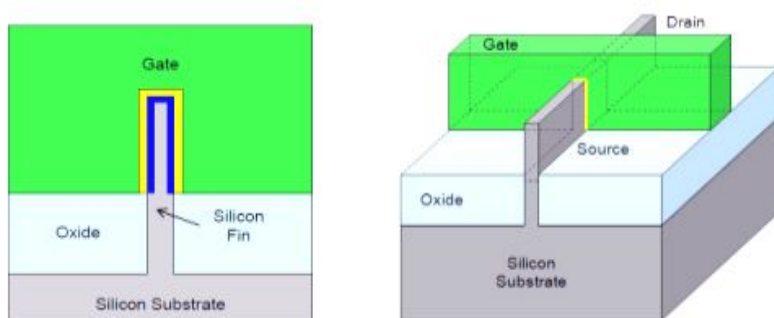


Рис. 1.76. Структура трехмерного транзистора с тройным затвором

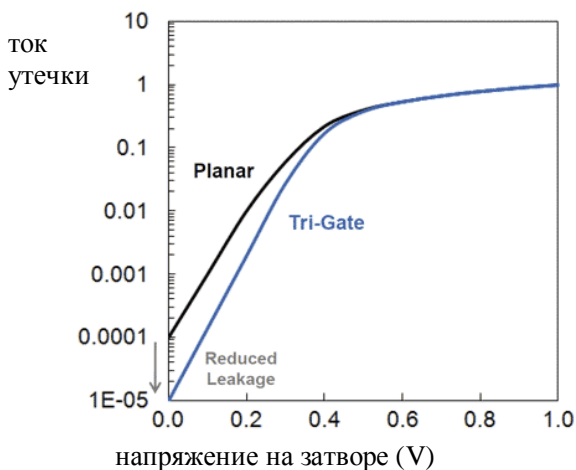


Рис. 1.77. Снижение тока утечки в трехмерном трехзатворном транзисторе

Особенностями этой конструкции также являются поднятые исток и сток, в результате чего снижается сопротивление, поэтому транзистор может работать при токе меньшей мощности.

Трехмерная архитектура транзистора с тройным затвором позволяет производить многоканальные трехзатворные транзисторы (Multi-

Channel Tri-Gate Devices). В таких устройствах применяется один трехмерный затвор, который сразу управляет прохождением тока между несколькими парами истоков и стоков, т.е. одновременно образует множество каналов (рис. 1.78). Такая архитектура в еще большей степени позволяет повысить плотность размещения транзисторов на кристалле, а также силу тока в транзисторе, поскольку суммарный ток, проходящий через транзистор, пропорционален количеству пар «истоков–стоков» в транзисторе.

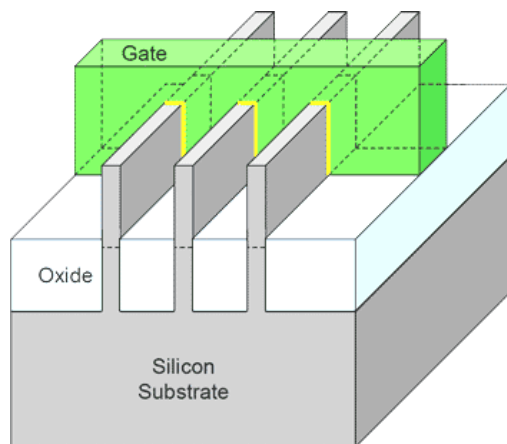


Рис. 1.78. Структура трехканального трехмерного транзистора

Трехмерные транзисторы с тройным затвором позволяют создавать процессоры, работающие при меньших значениях напряжения и с меньшими токами утечки, благодаря чему достигаются высокий уровень энергоэффективности и значительный прирост скорости работы по сравнению с существующими чипами.

У трехмерных транзисторов Tri-Gate, изготовленных на базе 22-нм техпроцесса и работающих на низком напряжении, до 37% более высокая производительность по сравнению с обычными транзисторами, изготовленными на базе 32-нм технологии. Процессоры с новыми транзисторами могут потреблять менее половины мощности, чем 32-нм чипы с двумерной структурой, обеспечивая тот же уровень производительности. Переход на новые трехмерные транзисторы Tri-Gate осуществлен компанией Intel вместе с переходом на новую, 22-нм технологическую норму производства (рис. 1.79). Процессоры

Intel Core под кодовым названием Ivy Bridge стали первыми массовыми чипами с транзисторами 3D Tri-Gate.

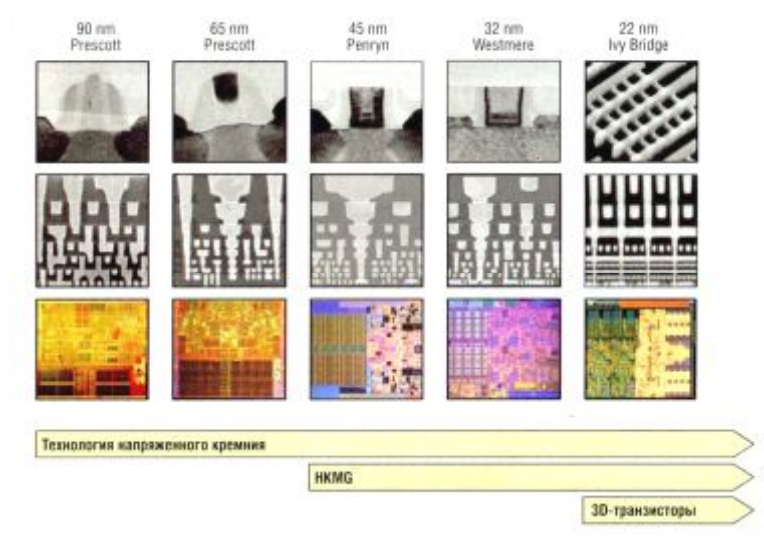


Рис. 1.79. Эволюция полупроводниковых технологий и поколения процессоров Intel за 2003–2013 гг.

## 2. ПАРАМЕТРЫ КАЧЕСТВА КРИСТАЛЛОВ ПОЛУПРОВОДНИКОВЫХ ИС И ИХ КОНТРОЛЬ

Для контроля качества кристаллов полупроводниковых ИС характерны следующие особенности [5, 16]:

- контроль выполняется на различных этапах по электрофизическим параметрам и свойствам;
- сложные технологические процессы производства ИС требуют быстрых и оперативных методов контроля;
- необходимы специальные методы контроля из-за малых размеров контролируемых структур;
- зависимость между качеством и параметрами контролируемых структур и ходом проведения тех или иных операций не всегда удается осуществить непосредственно после выполнения данной операции.



Качество кристаллов ИС в значительной степени определяется разработанной технологией изготовления. Различают два вида контроля качества полупроводниковых ИС: производственный контроль и контроль готовых ИС [5, 16].

Производственный контроль – составная часть типового технологического процесса (может быть пассивным «да – нет» и диагностирующим (дающим информацию о природе дефектов)). При производственном контроле осуществляются как измерение параметров структур, так и контроль технологических режимов.

Производственный контроль параметров структур подразделяется на следующие виды: входной, межоперационный и финишный.

Входной – контроль качества полупроводников, металлов, диэлектриков, деталей корпусов, фотошаблонов, масок и др.

Межоперационный – оценка качества проводимых технологических операций, а именно: операций очистки, эпитаксиального наращивания, окисления, диффузии, металлизации, напыления, фотолитографии, разделения, монтажа и др. Контролируемые объекты – изготовленные структуры и технологические режимы.

Финишный – контроль полупроводниковых ИС на функционирование на неразделенной пластине по завершении определенного этапа изготовления.

Используют четыре вида производственного контроля качества кристаллов полупроводниковых ИС:

1. Полный или выборочный неразрушающий пооперационный контроль структур (например, контроль толщины пластин и оксидных слоев, контроль удельного сопротивления эпитаксиальных слоев и т.д.). При этом недопустимо внесение загрязнений и разрушение структур в процессе контроля.

2. Выборочный контроль полупроводниковых структур, которые разрушаются в процессе проведения испытаний, например контроль прочности термокомпрессионных соединений на обрыв.

3. Контроль качества проведения технологического процесса путем измерения параметров специальных «спутников», например поверхностного сопротивления и толщины диффузных слоев, когда диффузия проводится в окна, а контроль осуществляют при использовании пластин-«спутников», или контроль удельного сопротивления  $n^+$ - $n$ -структур по измерению удельного сопротивления  $n$ - $p$ -структур четырехзондовых методов на «спутниках».

4. Контроль качества технологических процессов с использованием специальных испытательных элементов. Для этого «рабочие»

структуры (обычно пять–девять в центре и на периферии пластины) заменяют на тест-структуры [16]. Измерения тест-структур дают информацию о таких параметрах, как поверхностное сопротивление и сопротивление между слоями металла и полупроводника, стабильность оксида и т.д.

Рассмотрим более подробно эти методы контроля.

Метод визуального контроля играет важную роль в производстве ИС, несмотря на кажущуюся тривиальность. Он включает осмотр под оптическим микроскопом и использование различных средств визуализации.

Существенные данные о состоянии полупроводниковой пластины можно получить визуальной проверкой с помощью микроскопа с большим увеличением – от 80х до 400х. При этом выявляются такие показатели, как состояние поверхности, избыточное или недостаточное травление, изменение толщины оксидного слоя, правильность перехода и др.

Одним из наиболее опасных дефектов является пористость оксидного слоя, легко обнаруживаемая при визуальной проверке схемы под микроскопом. Это – небольшие отверстия в оксидном слое, вызванные либо пылью при нанесении фоторезиста, либо повреждением фотошаблона. Если этот дефект окажется в критической точке, то при последующей диффузии примеси может возникнуть короткое замыкание перехода и выйти из строя вся микросхема.

Один из эффективных методов визуализации – использование сканирующего электронного микроскопа, позволяющего наблюдать топографический и электрический рельеф кристаллов. Это наблюдение обеспечивает неразрушающий характер контроля. Для наблюдения необходимо, чтобы поверхность кристалла была открытой. Резкое изменение потенциала на поверхности вызывает изменение контраста изображения, формируемого вторичными электронами, и свидетельствует о разомкнутой электрической цепи или о перегретых участках. Этим методом можно легко обнаружить загрязнение перехода, частицы пыли, проколы в оксидном слое и царапины на тонком слое металла. Нормальный градиент потенциала в резисторе можно наблюдать в виде равномерного изменения цвета от темного на одном конце резистора до светлого на другом его конце. Подложка при этом имеет более высокое напряжение смещения, как это обычно бывает и интегральных микросхемах. Поэтому изображение резистора будет рельефным. Установив ряд таких изображений интегральных компонентов, соответствующих норме, можно судить на основании сравнения с

ними об отклонениях и вызвавших их причинах. Увеличение энергии электронов в луче позволяет проникать в поверхностный слой для обнаружения таких дефектов, как трещины.

Для измерения термических профилей с выявлением перегретых участков разработан инфракрасный сканирующий микроскоп. Его используют для оценки качества конструкции данной ИС по температурному профилю на кристалле.

В планарных структурах на поверхности схемы хорошо видны горячие участки, возникающие в результате наличия проколов в оксиде и диффузионных каналов в полупроводнике. Отклонения от нормы обнаруживают путем сравнения с нормально функционирующими стандартами ИС. Широкое применение получили термографические системы, основанные на использовании термочувствительных красок. Пленки из термочувствительных красок, в том числе жидких кристаллов, нанесенные на поверхность интегральной микросхемы, поставленной под нагрузку, окрашиваются в различные цвета, что позволяет, наблюдая кристалл ИС под микроскопом, фиксировать изменение температуры с точностью до 0,5 °С.

Для контроля электрических характеристик полупроводниковых структур и качества проведения технологических операций используют специально изготавливаемые и размещаемые на полупроводниковой пластине структуры, называемые тестовыми ИС (рис. 2.1). Основной принцип их построения состоит в том, что тестовая ИС по отношению к реальной должна быть изготовлена по тому же технологическому маршруту, содержать все конструктивные элементы в различных сочетаниях и обеспечивать удобство их контроля во время испытаний и оценку качества технологического процесса. Удобство контроля достигается либо последовательным, либо параллельным включением в электрическую цепь элементов ИС. Тестовые ИС состоят из набора однотипных элементов – диодов, транзисторов, резисторов, переходов со слоя на слой, пересечений проводников и других с контактными площадками и такой коммутацией, которая позволяет при надобности изменить каждый элемент схемы отдельно или проконтролировать сразу группу элементов.

Наряду с тестовыми ИС контроль отдельных компонентов, в первую очередь диодов и транзисторов, производится с помощью тестовых кристаллов (ТК) [4, 5, 16]. Тестовым кристаллом называют совокупность изолированных интегральных элементов, встречающихся в микросхеме, и специальных тестовых структур. Тестовые структуры должны иметь сходство с рабочими компонентами ИС, чтобы объек-

тивно отражать их свойства, и тестовый кристалл должен содержать набор тех же изолированных элементов, встречающихся в интегральной микросхеме (рис. 2.2) [3]. Его размеры близки к размеру кристалла и на пластине расположено тестовых кристаллов столько же, сколько размещается ИС.

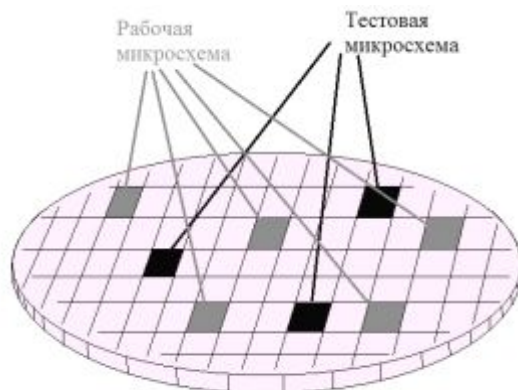


Рис. 2.1. Тестовые микросхемы на пластине

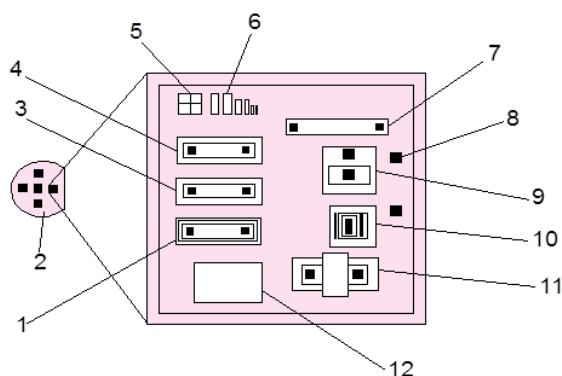


Рис. 2.2. Тестовый кристалл с контрольными элементами: 1 – сопротивление эмиттера; 2 – пластина с тестовыми ячейками; 3 – сопротивление базы после диффузии эмиттера; 4 – сопротивление базы; 5 – знак для совмещения; 6 – знаки для определения разрешающей способности; 7 – эпитаксиальное сопротивление; 8 – подложка; 9 – диод большой площади; 10 – транзистор; 11 – толщина базы; 12 – толщина оксидного слоя

Использование тестовых ИС и кристаллов позволяет организовать эффективный технологический контроль производства ИС и сократить трудоемкость при проведении испытаний на надежность. Особенно широкое применение тестовые кристаллы нашли при изучении механизмов отказов ИС и прогнозировании их надежности. Тестовые кристаллы изготавливают в виде отдельных конструктивных элементов, герметизируют в стандартные корпуса и испытывают в различных условиях. При проведении этих испытаний определяются механизмы отказов, энергия активации процессов деградации отдельных конструктивных элементов и количественные характеристики надежности тестовых структур. На основе этих данных строят модели надежности ИС. С помощью тестовых кристаллов, в частности, исследуются такие механизмы отказов, как электромиграция, коррозия и т.д. Для каждой базовой технологии целесообразно иметь специальный набор тестовых кристаллов, позволяющий исследовать влияние всех существенных механизмов отказа.

Входной контроль компонентов – неотъемлемая часть обеспечения качества продукции в производстве электроники. С повышением уровня сложности производимых изделий увеличивается уровень ответственности компонента в изделии. Особенно важна 100%-ная исправность комплектующих при сборке ответственных узлов управляющих систем, когда неисправность какой-либо одной детали может повлечь за собой выход из строя других деталей, узлов, а возможно, и всего комплекса в целом.

Очень важно на этапе входного контроля оценить работоспособность кристалла ИС. На сегодняшний день ассортимент выпускаемых микросхем ТТЛ и КМОП-логики настолько велик, что самым доступным решением при тестировании ИС является универсальное устройство, позволяющее проводить проверку большого количества элементов. Как правило, для контроля ИС требуется оборудование, выполняющее функциональную проверку параметров на соответствие таблице истинности. При большой номенклатуре проверяемых ИС подобные тестеры дороги, кроме того, достаточно трудоемкий и процесс написания тестовых программ.

Обычно производители электроники на входном контроле ограничиваются визуальным осмотром и инструментальным контролем геометрии микросхем.

Однако при отсутствии внешних повреждений корпуса и соответствии чертежам могут присутствовать дефекты кристалла ИС, выявляемые лишь тестированием компонента. При проведении тестирова-

ния интегральной микросхемы ее серия и тип известны, и микросхема считается исправной при условии соответствия всех контролируемых входных и выходных сигналов для данной ИС нормативным требованиям ТУ.

Статистические данные говорят о том, что на практике до 80% дефектов ИС, выявленных на входном контроле – это повреждения входных/выходных каскадов интегральных микросхем, вызванные «пробоем» защитных диодов либо отсутствием связи между кристаллом и выводом ИС. Поэтому для отбраковки микросхем на входном контроле наиболее доступным решением являются комплексы, анализирующие входные/выходные каскады.

К основным видам контрольных испытаний кристаллов ИС относятся: параметрический, функциональный и диагностический контроль.

Целесообразность и эффективность применения различных видов контроля зависит главным образом от сложности и степени интеграции ИС, типа логических элементов и целей контрольных испытаний.

Параметрический контроль, используемый для ИС с малой интеграцией, включает в себя измерения основных параметров на постоянном токе. Кроме того, данный вид предусматривает проверку правильности выполнения несложных логических функций, которая проводится одновременно с последовательным измерением выходных электрических сигналов после подачи определенной комбинации калиброванных сигналов тока или напряжения на входы ИС [4].

Функциональный контроль служит для проверки ИС с высокой степенью интеграции и включает в себя проведение статических и динамических измерений на базе контрольной тестовой таблицы, составленной, например, с помощью ЭВМ с учетом минимизации количества входных кодовых комбинаций. Функциональный контроль позволяет проводить проверку БИС в условиях, близких к эксплуатационным [4].

Диагностический контроль наиболее эффективен при испытаниях ГИС (МСБ), в которых возможна замена неисправных элементов, расположенных на общей подложке.

Сложность и многообразие программы функционального и диагностического контроля ИС требуют обязательного использования специальных автоматизированных систем. Автоматизированные системы для контроля интегральных микросхем характеризуются следующими основными параметрами: производительностью, макси-

мальным числом выводов, максимальным числом разрядов кодовой комбинации, выдаваемой одной командой за один цикл управления, числом контрольных постов в системе, с которыми возможна одновременная работа, составом и универсальностью программного обеспечения, возможностью выполнения параметрического контроля.

Процесс тестирования и отладки современных ИС постоянно усложняется, так как растет функциональная насыщенность кристаллов, уменьшается размер транзисторов, увеличивается их число. Например, только на стадии разработки процессоры Intel проходят 176 квадриллионов циклов проверки. Проверка включает более 250 тысяч отдельных тестов с использованием более чем шестисот программных приложений и длится примерно 6...8 недель круглые сутки. Мобильные эталонные платформы проходят примерно 26 тыс. ч дополнительного тестирования и испытаний, в частности, средствами управления энергопотреблением, в более широком диапазоне условий среды и пр.

Очень широко для микропроцессов (90-нм Athlon 64) применяется так называемый «разрушающий» анализ. Дело в том, что многие важные параметры производимых на фабриках микроструктур могут быть измерены только разрушающим способом. Для этого в готовых или полуготовых (при контроле на стадии производства) кристаллах делают поперечные сечения или разрезы. А далее используют широко известные в физике методы: оптическую микроскопию, сканирующую электронную микроскопию (SEM), просвечивающую электронную микроскопию высокого разрешения (TEM), рентгеновскую дифракцию (XRD), атомно-силовую микроскопию (AFM) и др.

Например, SEM является очень распространенным, оперативным и удобным методом контроля геометрических размеров создаваемых структур – транзисторов, металлических слоев и омических контактов между ними (в 130-нм и 90-нм процессорах AMD 9 слоев межсоединений и пять миллиардов контактов, и в их качестве и соответствии размеров проектным нормам можно быть уверенным). На современных технологических установках такой электронный микроскоп дополнен ионной пушкой. При помощи сфокусированного ионного луча (используются тяжелые ионы галлия) в нужном месте кристалла делается небольшой надрез и «вытравливается» неглубокая и аккуратная вертикальная канавка для того, чтобы под углом в электронный микроскоп было видно сечение верхних слоев микросхемы и можно было установить характерные размеры различных компонентов структуры. При помощи этой же аппаратуры можно определять и некоторые

электронные свойства структур, а также контролировать количество дефектов на поверхности пластины.

Аналогичным образом (ионной пушкой) делаются сечения и для более тонкого метода визуального контроля – ТЕМ. Этот метод чаще применяется для анализа сечений современных нанотранзисторов, поскольку некоторые их размеры настолько малы (например, в области затвора), что разрешения SEM просто не хватает. Тут же можно сделать и элементный (химический) анализ атомарных слоев, например, измерить распределение азота в слое.

При помощи различных традиционных методов поверхностного анализа измеряется профиль легирования слоев кремния атомами примеси (B, P, As), так как концентрацию легирующих примесей в процессе производства микросхем нужно уверенно контролировать, чтобы получить *p-n*-переходы с заданными свойствами. Для анализа дефектов в поверхностном слое монокристалла кремния служит SIMS (Secondary Ion Mass Spectrometer). Фотоэлектронный микроскоп измеряет концентрацию азота в диэлектрике затвора. Все эти установки используют ультравысокий вакуум. Атомно-силовой микроскоп определяет шероховатость (неровность) поверхностей и размер зерен осаждаемых в производстве материалов.

Помимо этого, в лабораториях по контролю качества процессов проводят различные электрические тесты готовых структур, например, тесты на электромиграцию и диэлектрический пробой. Полные тесты электромиграции в омических контактах и межсоединениях необходимы для того, чтобы определить качество омических контактов в межсоединениях микропроцессора и оценить время жизни всей структуры. Напомним, что межсоединения в современных процессорах делают из меди, однако в местах омических контактов наносят тонкий проводящий подслой (обычно его состав является ноу-хау компании). На электромиграцию тестируются как новые технологии при их разработке, так и текущие (квалифицируются продукты перед их выпуском на рынок и образцы серийной продукции). Для вычисления времени жизни контактов проводятся тесты при повышенной температуре, 350...360 °С. О времени жизни судят по степени омической деградации контактов в течение определенного времени (не принимая во внимание неомические нарушения). При такой высокой температуре деградация контактов становится заметной уже через несколько дней или недель работы. Далее процесс экстраполируют на штатные рабочие температуры процессора (до 100 °С). Если получается более 100 тыс. ч (около десяти лет), продукт считается годным,



если нет – партию кристаллов бракуют. Тестировать кристаллы можно прямо на неразрезанных пластинах.

Контроль подзатворного диэлектрика особенно важен для КМДП-транзисторов. Поскольку подзатворный диэлектрик сейчас предельно тонок (1,4 нм или шесть атомарных слоев в последних процессорах AMD; у Intel еще тоньше – 1,2 нм), то его изолирующие свойства со временем ухудшаются. Физические механизмы зависящего от времени диэлектрического пробоя подзатворного диэлектрика весьма сложны и неоднозначны, поэтому тут необходимы комплексные исследования. Время жизни процессоров «по диэлектрику» определяют при помощи стресс-тестов трех параметров экстраполяции: повышенного напряжения (2,0...2,9 В), повышенной температуры и на транзисторах большей площади. Полученные результаты экстраполируют на реальные размеры и условия работы транзисторов (например, температуру 90 °С и напряжение 1,4 В) и по спецификациям допустимого тока утечки вычисляют среднее время жизни. Для процессоров Opteron поколения 90 нм среднее время жизни оценивается (по этой характеристике) примерно в три года, но такое, казалось бы, малое время оправдывается требованиями нынешних пользователей.

Современная оптическая диагностика кристаллов ИС использует микросонд с импульсным лазером ближнего инфракрасного диапазона (Laser Probe). Луч лазера проходит сквозь подложку кристалла микросхемы с обратной стороны, т.е. там, где нет слоев металлизации, и фокусируется на слое «стоков-истоков» и каналов, работающих в реальном масштабе времени транзисторов. Слабый отраженный оптический сигнал модулируется исследуемым транзистором в соответствии с изменениями зарядов и напряжений в его канале и, таким образом, содержит информацию о его динамической работе. Обработанные аппаратурой сигналы с оптического датчика представляют собой осциллограммы с пикосекундным разрешением, амплитуда которых пропорциональна напряжению на каждом из транзисторов, что позволяет детально анализировать любой транзистор прямо во время реальной работы микропроцессора. Сканирующий лазерный луч может дать контрастную карту транзисторов на выбранном участке микросхемы с неплохим разрешением. Данная аппаратура применима и для техпроцессов с нормами 45 и 22 нм.

Другим современным бесконтактным методом анализа полупроводниковых структур является Time-Resolved Emission (спектроскопия с временным разрешением). Дело в том, что КМДП-структуры являются к тому же и активными оптоэлектронными приборами. Пе-

реключающиеся транзисторы излучают вспышки света, хотя этот свет и очень слаб — один инфракрасный фотон испускается примерно за 10 тысяч переключений транзисторов. Тем не менее, подсчет этих фотонов во времени делает возможным получение осциллограмм работы транзисторов в полностью пассивном режиме.

Третий интересный современный диагностический метод Silicon Debug — активное воздействие на кристалл микросхемы при помощи лазера (Laser-Assisted Device Alteration). Основная идея метода: лазер сканирует по поверхности кристалла, работающего в режиме обычного (электронного) теста микросхемы, и когда луч попадает на элемент (транзистор), работающий в критическом режиме (с малым запасом надежности), тест дает сбой. Так определяют наиболее «слабые» участки кристалла, работа которых с наибольшей вероятностью приведет к сбою всей микросхемы. Этот тест можно разнообразить, меняя рабочие напряжения и частоты функционирования микросхемы во время лазерного сканирования.

Методы Laser Probe и Time-Resolved Emission широко применяются для обнаружения единичных отказов логики, сбоев из-за паразитных емкостных, индуктивных и резистивных перекрестных связей и из-за шума источника питания. Третий метод более эффективен при дефектах типа всплесков  $dI/dt$ , низковольтных колебаний и нестабильности питания, т.е. там, где КМДП-элемент недостаточно надежно фиксирует уровни логических «0» или «1».

### *Библиографический список*

1. *Парфенов, О.Д.* Технология микросхем: учебное пособие для вузов / О.Д. Парфенов. М.: Высш. шк., 1986. 320 с.
2. *Степаненко, И.П.* Основы микроэлектроники / И.П. Степаненко. М.: Лаборатория базовых знаний, 2004. 488 с.
3. *Ефимов, И.Е.* Микроэлектроника: Физические и технологические основы, надежность: учебное пособие для приборостроит. спец. вузов / И.Е. Ефимов, И.Я. Козырь, Ю.И. Горбунов. М.: Высш. шк., 1986. 464 с.
4. *Назаров, А.И.* Технология СБИС: электронное учебное пособие и методические материалы / А.И. Назаров. Петрозаводский ун-т, 2013. [http://www.edu.ru/modules.php?page\\_id=6&name=Web\\_Links&l\\_op=viewlinkinfo&lid=75690](http://www.edu.ru/modules.php?page_id=6&name=Web_Links&l_op=viewlinkinfo&lid=75690)
5. *Готра, З.Ю.* Технология микроэлектронных устройств: справочник / З.Ю. Готра. М.: Радио и связь, 1991. 528 с.

6. *Ефимов, И.Е.* Микроэлектроника: Проектирование, виды микросхем, функциональная микроэлектроника: учеб. пособие для приборостроит. спец. вузов. / И.Е. Ефимов, И.Я. Козырь, Ю.И. Горбунов. М.: Высш. шк., 1987. 416 с.
7. *Денисенко, В.* Особенности субмикронных МОП-транзисторов / В. Денисенко. М.: Физматлит, 2010. 408 с.
8. *Рындин, Е.А.* Субмикронные интегральные схемы: элементная база и проектирование / Е.А. Рындин, Б.Г. Коноплев. Таганрог: Изд-во ТРГУ, 2001. 147 с.
9. *Жаркой, М.Ф.* Основы конструирования и технологии производства изделий микроэлектронной аппаратуры. Ч 1: учебное пособие / М.Ф. Жаркой; Балт. гос. техн. ун-т. СПб., 2008. 64 с.
10. *Черных, А.Г.* Технология изготовления КМОП-транзисторов: метод. пособие / А.Г. Черных. Минск, БГУИР, 2008. 47 с.
11. *Щука, А.А.* Электроника: учебное пособие / А.А. Щука; СПб.: БХВ-Петербург, 2005. 800 с.
12. *Коледов, Л.А.* Технология и конструкции микросхем, микропроцессоров и микросборок: учебное пособие / Л.А. Коледов. 2-е изд., испр. и доп. СПб.: Изд-во «Лань», 2008.
13. *Полищук, А.* Полупроводниковые материалы и приборы для жестких условий эксплуатации / А. Полищук // Современная электроника, 2006, №4.
14. *Карабуто, А.* Транзисторы, микросхемы, миниатюризация / А. Карабуто // Компьютерра, 2004, № 37, 5 октября.
15. [www.Intel.com/technology/silicon/micron.htm](http://www.Intel.com/technology/silicon/micron.htm)
16. *Готра, З.Ю.* Контроль качества и надежность микросхем: учебник для техникумов / З.Ю. Готра, И.М. Николаев, М.: Радио и связь, 1989. 168 с.

## О Г Л А В Л Е Н И Е

ПРЕДИСЛОВИЕ.....	3
1. ОСОБЕННОСТИ ТЕХНОЛОГИИ ПРОИЗВОДСТВА.....	4
1.1. Структуры кристаллов полупроводниковых ИС. Основные конструк- тивные элементы. Принципы интегральной технологии.....	5
1.2. Базовые техпроцессы изготовления полупроводниковых ИС.....	6
1.2.1. Получение полупроводниковых материалов для подложек ИС. Оценка качества .....	6
1.2.2. Методы получения слоев $\text{SiO}_2$ и $\text{Si}_3\text{N}_4$ .....	21
1.2.3. Литография .....	30
1.2.4. Травление.....	46
1.2.5. Эпитаксия.....	50
1.2.6. Диффузия и ионная имплантация .....	59
1.3. Элементы полупроводниковых ИС.....	69
1.3.1. Изоляция элементов полупроводниковых ИС.....	69
1.3.2. Интегральные $p$ - $p$ -транзисторы.....	76
1.3.3. Интегральные диоды и стабилитроны .....	80
1.3.4. Полупроводниковые резисторы и конденсаторы .....	82
1.3.5. Интегральные МОП- и КМОП-транзисторы .....	87
1.4. Наночипы СБИС. Особенности технологии .....	99
2. ПАРАМЕТРЫ КАЧЕСТВА КРИСТАЛЛОВ ПОЛУПРОВОДНИКОВЫХ ИС И ИХ КОНТРОЛЬ.....	112
Библиографический список.....	122

*Жаркой Михаил Филиппович*

### **Технологические основы производства полупроводниковых интегральных схем**

Редактор *Г.В. Никитина*

Корректор *Л.А. Петрова*

Компьютерная верстка: *Н.А. Андреева*

Подписано в печать 8.04.2016. Формат 60×84/16. Бумага документная.

Печать трафаретная. Усл. печ. л. 7,7. Тираж 100 экз. Заказ № 71.

Балтийский государственный технический университет

Типография БГТУ

190005, С.-Петербург, 1-я Красноармейская ул., д. 1

