**IC Design Lab**

DRC: Calibre

Design Rule Check

1. Lab目的: 學習如何進行Design Rule Check (DRC)。
2. 將上次Lab 產生的CHIP.gds檔放入Lab5\_DRC的資料夾裡
3. 進入Lab5\_DRC/BaseRule 資料夾
4. 執行Calibre DRC
   1. *% source /usr/mentor/CIC/calibre.cshrc*
   2. *% calibre -drc G-DF-Mixed\_Mode\_RFCMOS18-1.8v\_3.3v-1P6M-MMC-Calibre-DRC-2.11\_P2*
5. 觀看DRC結果 (在BaseRule資料夾內)
   1. 打開檔案QA\_pass.sum，檢查RULECHECK RESULTS STATISTICS中Result Count不等於0的部份即為DRC Error
   2. *%* *grep ^RULECHECK QA\_pass.sum | grep -v 0$*
   3. 此部分error可對照http://www2.cic.org.tw/~shuttle/drc/all/U18.pdf Sample result:

